

N₂O가스로 재산화시킨 oxynitride막의 특성

논문
7-1-4

Properties of the oxynitride films formed by thermal reoxidation in N₂O gas

김태형*, 김창일*, 최동진**, 장의구*
(Tae-Hyung Kim, Chang-Il Kim, Dong-Jin Choi, Eui-Goo Chang)

Abstract

Properties of oxynitride films reoxidized by N₂O gas after thermal oxidation and N₂O oxide films directly oxidized by using N₂O gas on the bare silicon wafer have been studied. From the AES analysis, nitrogen pile-up at the interface of Si/oxynitride and Si/N₂O oxide has observed. N₂O oxide and oxynitride films have the self-limited characteristics. Therefore, it will be possible to obtain ultra-thin films. Nitrogen pile-up at the interfaces of Si/oxynitride and Si/N₂O oxide strengthens film structure and improves dielectric reliability. Although fixed charge densities and interface trap densities of N₂O oxide and oxynitride films have somewhat higher than those of thermal SiO₂, N₂O oxide and oxynitride films showed improved I-V characteristics and constant current stress.

Key Words(중요용어): N₂O oxide (N₂O 산화막), Nitrogen-rich layer (질소풍부층), Self-limited characteristics(자기 제한 특성), Constant current stress(정전류스트레스), Oxynitride(질화 산화막)

1. 서 론

반도체 소자 제조 기술이 집적화 및 박막화되어 감에 따라 게이트 유전체로서 종래의 열산화막을 대체하기 위한 새로운 유전체의 개발이 중요한 문제로 대두되었다.[1] 지금까지는 열적으로 성장된 실리콘 산화막(silicon dioxide)이 많은 연구개발의 결과로 성장이 용이하고 산화막과 실리콘 기판사이 계면의 우수한 특성이 조화되어 신뢰성이 높은 게이트 산화막으로서 MOS IC기술에 널리 사용되어 왔다. 그러나 10nm 이하의 박막 유전체로서의 사용은 종래의 제조 공정에서 무시한 몇가지 현상이 중요한 문제로서 대두된다. 즉 편홀(pin hole)의 생성으로 수율(yield)과 신뢰성이 저하되며 빠른 실리콘의 산화에 기인하여 박막 형성이 어렵고, 얇은 산화막은 불순물 확산에 대해 효과적인 확산장벽(diffusion barrier)으로서 작용하지 못하며 전극 물질과 반응하는 경향등이 있다.[2-5]

이에 대한 개선책으로 새로운 유전체로서 암모니아(NH₃) 가스를 이용하여 열질화한 질화막이 제안되었는데[6], 질화막은 막내에 질소가 함유되므로서 산화막에 비해 구조적으로 조밀하여 불순물 확산에 대한 장벽 역할과 방사(radiation)에 대한 높은 저항을 가지며, 열산화막에 비해 높은 유전 상수를 가지고 있어 절연 내력이 우수하다는 장점을 가지고 있다. 그러나 암모니아 가스로 열질화를 할 경우 분해된 수소 원자가 막내로 침투함으로써 전자 트랩핑이 증가하여 hot carrier stressing에 대한 저항이 약하고, 또한 열산화막에 비해 고정 전하 밀도와 계면 상태 밀도가 크고 절연 파괴 전압이 불안정하는 등의 문제점이 대두되었다.[7] 이에 대한 개선책으로 열산화막을 암모니아 가스로 질화시키고 이를 재산화시키므로서 수소 species를 감소시키려는 연구가 이루어지고 있으나 공정 단계(step)의 증가와 수소 species가 완전히 제거되지 않음으로서 전자 트랩핑이 잔존하는 단점이 있다.[8]

위와 같은 문제점을 제거하기 위해 수소 species가 포함되지 않는 N₂O 가스를 이용함으로써 수소 species에 기인한 전자 트랩핑 문제를 피할 수 있고, 또한 재산화 질화막과 같은 특성을 얻을 수 있으리라 생각된다. 따라서 본 연구에서는 N₂O 가스를 이용하여 실리콘 기판을 직접 열산화한 N₂O 산화막과 10 및 19nm

* : 중앙대학교 전기공학과

** : 경원대학교 전기공학과

접수일자: 1993년 8월 18일

심사완료: 1993년 12월 11일

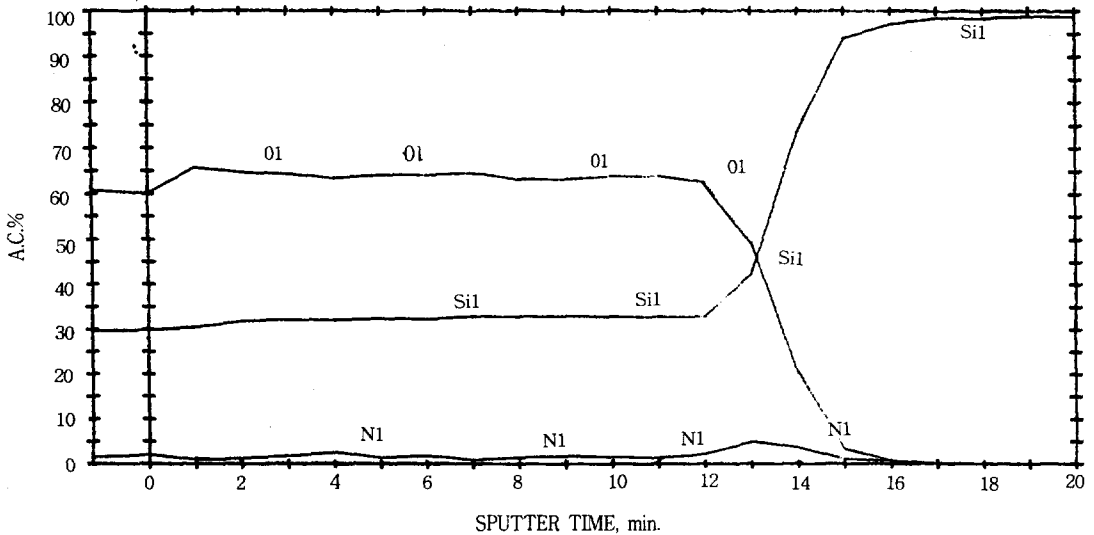
열산화막을 기판으로 하여 N₂O 가스에서 산화시킨 oxynitride막을 산화 온도와 시간을 달리하여 형성하고 그 특성을 고찰하고자 하였다.

2. 실험

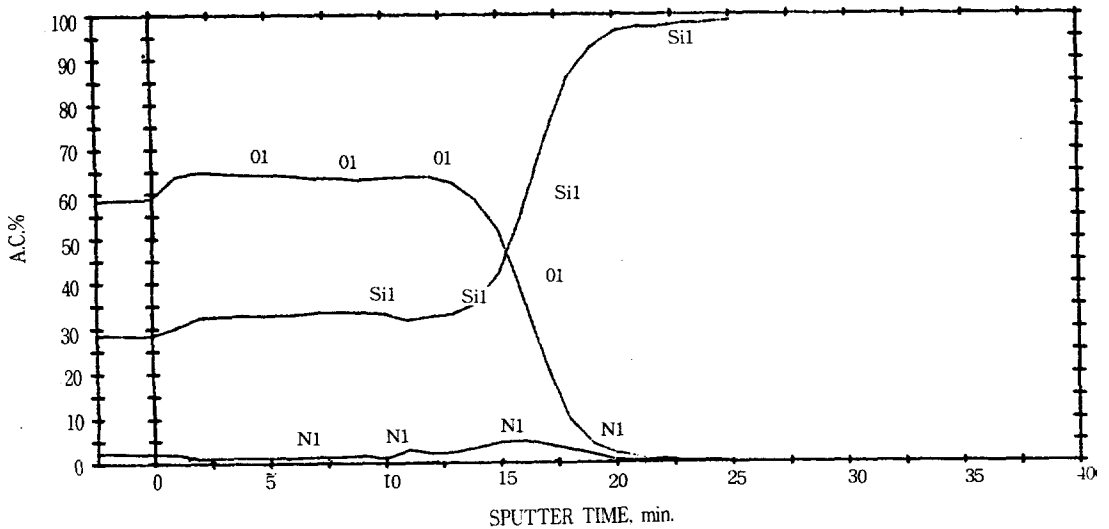
본 실험에서는 비저항이 18-22 Ω-cm이고 결정면이 (100)인 직경 6인치의 보론이 도핑된 P형 Si 웨이퍼를 사용하였다. N₂O 산화막은 실리콘 웨이퍼를 N₂O 분위기에서 전기로를 이용하여 산화 온도(900, 1000℃) 및 시간(10~60분)을 각각 변화시켜 성장시켰으며, oxynitride막은 dry O₂ 분위기에서 10 및 19nm의 두께

의 열산화막을 성장시킨 후, 형성된 SiO₂막을 N₂O 분위기에서 온도와 시간을 변화시켜 재산화하였다. 이때 실리콘을 산화시키기 위한 N₂O 및 O₂ 가스의 유량은 1.0 l/min.이었다. 또한 비교를 위해 dry O₂ 분위기에서 순수 열산화막을 성장시켰다. 형성된 oxynitride막과 N₂O 산화막의 전기적 특성을 조사하기 위해 Al 전극을 갖는 MOS소자를 제작하였다.

형성된 oxynitride막의 두께와 굴절율(refractive index)은 Ellipsometer(Rudolph research Inc. Rudolph auto II)로 측정하였다. 이들 막의 성분을 연구하기 위해 H₂O와 49%HF를 100:1로 희석한 용액에서 식각실험이 수행되었다. 또한 막내의 깊이에 따른



(a) N₂O 산화막 (1000℃, 30min.)



(b) oxynitride (10nm, 1000℃, 30min.)

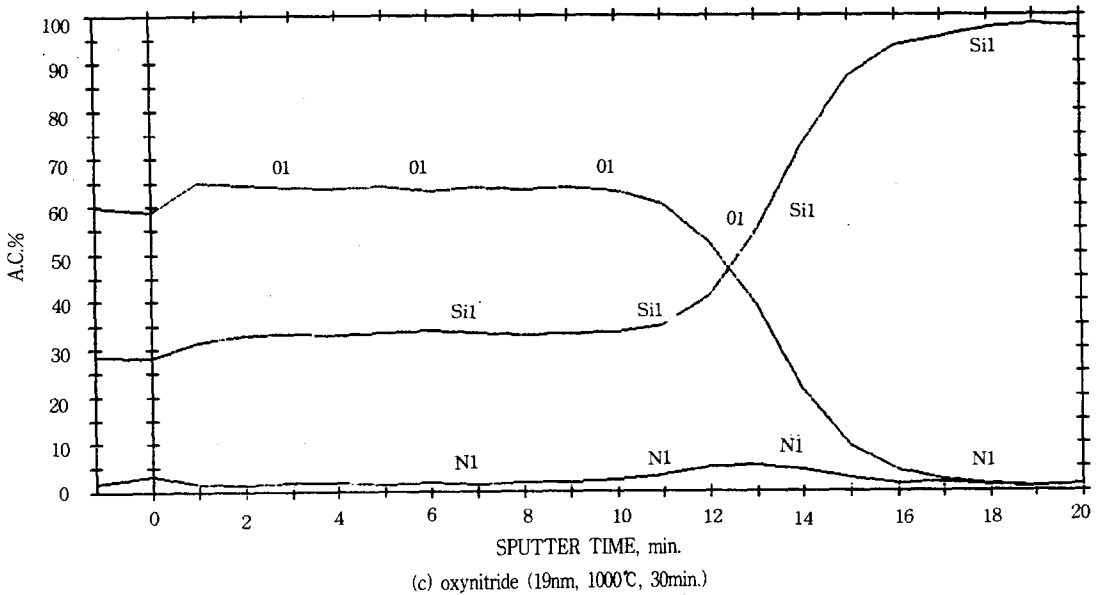


그림 1 N₂O 산화막과 oxynitride막의 Auger depth 프로파일

Fig. 1 Auger depth profile of the N₂O oxide and oxynitride films.

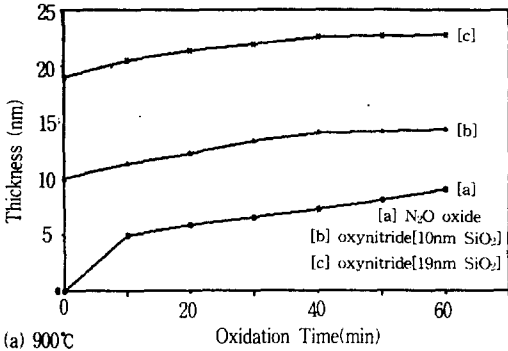
원소 조성의 변화는 AES depth 프로파일로 분석하였다. MOS 캐패시터의 전기적 특성은 C-V 및 I-V와 constant current stress 특성등에 의해 분석하였다. C-V, I-V, 및 constant current stress는 각각 LCR meter(HP 4284A), semiconductor parameter analyzer(HP 4145B), 및 DC power supply(HP 6624A)를 이용하여 측정하였다.

3. 결과 및 검토

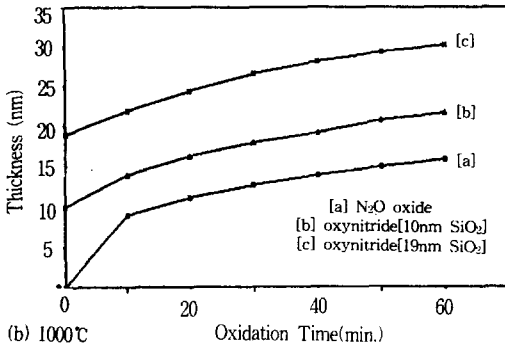
그림 1은 1000°C에서 30분 동안 실리콘 웨이퍼를 직접 열산화한 (a)N₂O 산화막과 (b)10nm 열산화막 및 (c)19nm 열산화막을 N₂O 분위기에서 재산화시켜 얻어진 oxynitride막의 AES depth profile이다. 그림 1에서 N₂O 산화막과 oxynitride막내에 걸쳐 상당히 적은 양의 질소가 분포하고 있지만 계면 부근에서 peak를 이루며 측정되어 있음을 알 수 있다. 이와 같이 계면에 축적된 질소로 인해 SiO₂보다 조밀한 막을 형성하며 산화제가 실리콘 기판으로 확산하는 것을 억제한다고 생각된다. 19nm의 산화막에 형성된 oxynitride막의 경우에 계면에 더 큰 질소 농도를 보이는데, 이는 산화막 벌크가 질소 species의 전달을 용이하게 하는 매개체로 작용함으로써 계면으로 더 많은 양의 질소가 축적된다고 생각된다.

그림 2는 (a)900°C와 (b)1000°C의 온도에서 형성된 N₂O 산화막 및 oxynitride막의 두께를 산화시간에 대하여 나타낸 것이다. 그림 2에서 900°C의 경우, N₂O 산화

막에서는 10분 동안의 산화시간 동안 5nm의 빠른 성장을 보이나, 이후 30분인 경우 6.5nm, 60분인 경우 9nm로 산화시간이 증가함에 따라 막 성장의 증가가 둔화됨을 보이고 있다. 그러나 10nm 열산화막을 산화시킨 시료의 경우는 10분 동안 11.3nm, 30분인 경우 13.3nm, 60분인 경우 14.3nm의 막성장을 보였으며, 19nm 열산화막을 산화시킨 시료의 경우는 10분 동안 20.5nm, 30분인 경우 22nm, 60분인 경우 22.8nm로 막 성장의 증가가 둔화됨을 보이고 있다. 1000°C의 경우, N₂O 산화막에서는 10분 동안의 산화시간 동안 9.1nm의 빠른 성장을 보였으나, 이후 30분인 경우 12.8nm, 60분인 경우 21.8nm의 막 성장을 보이며 막두께의 증가가 둔화됨을 볼 수 있다. 그러나 10nm 열산화막을 산화시킨 시료의 경우는 10분 동안 14.1nm, 30분인 경우 17.9nm, 60분인 경우 21.8nm의 막성장을 보였으며, 19nm 열산화막을 산화시킨 시료의 경우는 10분 동안 22.1nm, 30분인 경우 26.6nm, 60분인 경우 30.2nm의 막성장의 증가가 둔화됨을 보이고 있다. 이는 N₂O 산화막의 경우 산화초기에 실리콘 표면에서의 산화반응에 의해 빠른 성장을 보인 후, 성장된 산화막을 매개체로 하여 질소산화물(NO)이 계면에 결합력이 강한 Si-N결합의 질소공부충을 형성하므로써 산화제의 계면으로 확산을 제한하여 막의 성장이 둔화된다고 생각된다. oxynitride막은 초기에 반응하기 쉬운 질소산화물이 하부 산화막을 매개체로 하여 Si/oxynitride막의 계면에서 반응이 일어나 질소공부충이 형성되어 막의 성장이 느리게 진행된다고 생각된다. 따라서 N₂O 산화



(a) 900°C



(b) 1000°C

그림 2 산화시간에 따른 N₂O 산화막과 oxynitride막의 두께

Fig. 2 N₂O oxide and Oxynitride film thickness as a function of oxidation times.

막 및 oxynitride막의 계면에 pile-up된 질소는 산화제가 계면을 통해 실리콘 기판으로 확산하는 것을 억제하여 막의 성장이 자기 제한하는 것으로 생각된다.

그림 3은 900°C에서 산화시킨 (a)N₂O 산화막 및 (b)10nm, (c)19nm 열산화막을 재산화한 oxynitride막의 재산화시간에 따른 굴절율의 변화를 나타낸 것이다. 그림 3에서 산화시간이 증가함에 따라 oxynitride막의 굴절율은 점차 증가하여 1.515에서 포화되고 있음을 보인다. 이러한 굴절율의 변화는 Si, N 및 O의 결합상태 및 조성의 변화에 기인한 것으로 생각되는데, O₂에서 산화된 SiO₂ (1.46), 암모니아로 질화된 Si₃N₄(2.1) 및 재산화 질산화된 SiO_xN_y(1.6-1.8)의 굴절율과 비교해 보면 N₂O산화막과 oxynitride막의 굴절율은 O₂로 열산화한 SiO₂ 막의 굴절율과 질화막의 굴절율의 중간적인 값을 가짐을 알 수 있다. 따라서 N₂O 분위기에서 산화는 N₂O 산화막과 oxynitride막 모두에서 막내에 질소가 도입됨이 확인되며 산화 시간의 증가에 따른 굴절율의 증가는 N₂O 가스의 열분해 반응 온도의 차이에 따라 NO, N₂, N₂O 및 O₂로 분해되는 비율이 다르고 산화 시간에 따라서 산화막 내로 축적되는 질소의 농도가 증가하기 때문이라고 생각할 수 있다. 따라서 굴절율의 변화는 계면에서의 Si, N 및 O

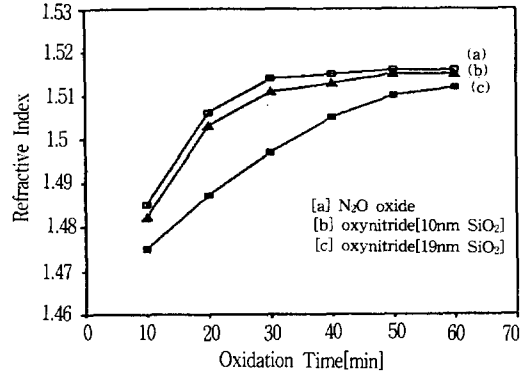


그림 3 산화시간에 따른 N₂O 산화막과 oxynitride막의 굴절율

Fig. 3 Refractive index of the N₂O oxide and oxynitride films as a function of oxidation times.

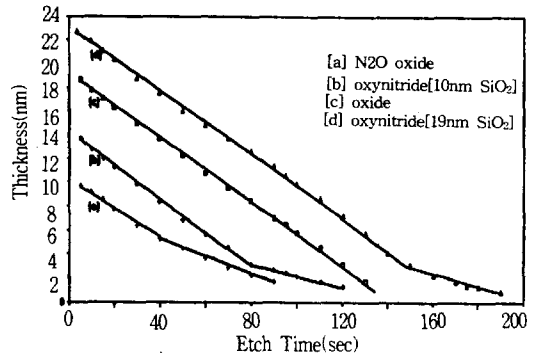


그림 4 열산화막과 N₂O산화막 및 oxynitride막의 식각 프로파일

Fig. 4 Etching profiles of thermal oxide, N₂O oxide and oxynitride films.

의 결합 상태의 변화와 도입된 질소농도에 의한 것임을 알 수 있다.

그림 4는 (a)N₂O 산화막, (b)10nm 열산화막을 기판으로 재산화시킨 oxynitride막, (c) 산화막 및 (d)19nm 열산화막을 기판으로 재산화시킨 oxynitride막을 H₂O : 49%HF = 100:1로 희석시킨 용액에서 5~10초간격으로 연속적으로 식각한 후의 식각율을 보인 것이다. 그림 4(c)의 산화막은 막 전체에 걸쳐 거의 균일하고 직선적인 식각율을 보이는 반면 (a), (b) 및 (d)의 N₂O 산화막과 oxynitride막은 산화막과 비슷한 식각율을 보인다 (a)는 5.5nm 정도 이하에서, (b), (d)는 약 3.5~4nm 이하에서 식각율의 감소를 볼 수 있다. 따라서 N₂O 산화막과 oxynitride막은 계면에 질소가 도입되었음을 알 수 있으며, 막내로 도입된 질소가 조성을 변화시키므로써 식각율의 감소를 초래하고 있고 N₂O 산

화막에 비해 oxynitride막은 질소풍부층이 계면에 더욱 근접한 분포를 갖음을 알 수 있다. 따라서 N_2O 산화막과 oxynitride막은 두가지 선형영역으로 대별되며 벌크(bulk)층과 계면의 질소풍부층이다.

그림 5는 10nm 및 19nm 열산화막을 900°C 및 1000°C에서 재산화시킨 oxynitride막의 고정전하 밀도의 변화를 산화온도와 시간에 대하여 나타낸 것이다. 900°C에서 10nm 열산화막을 10분간 산화한 시료의 경우 $2.0 \times 10^{11} \text{cm}^{-2}$ 의 고정전하밀도를 나타냈으며 이 후 산화시간의 증가에 따라 60분간 산화한 시료의 경우 $3.5 \times 10^{11} \text{cm}^{-2}$ 를 나타냈다. 1000°C에서는 10nm 열산화막을 10분간 산화한 시료의 경우 $3.4 \times 10^{11} \text{cm}^{-2}$ 를 나타냈으며 30분간 산화한 시료에서 $4.3 \times 10^{11} \text{cm}^{-2}$ 를 나타낸 후 둔화되어 60분간 산화한 시료의 경우 $4.5 \times 10^{11} \text{cm}^{-2}$ 의 값을 보였다. 900°C에서 19nm 열산화막을 10분간 산화한 시료의 경우 $6.2 \times 10^{11} \text{cm}^{-2}$ 의 값을 나타냈으며 이 후 산화시간의 증가에 따라 60분간 산화한 시료의 경우 $7.8 \times 10^{11} \text{cm}^{-2}$ 를 나타냈다. 1000°C에서 19nm 열산화막을 10분간 산화한 시료의 경우 $6.3 \times 10^{11} \text{cm}^{-2}$ 의 값을 나타냈으며 30분간 재산화한 시료에서 $6.9 \times 10^{11} \text{cm}^{-2}$ 를 나타낸 후 둔화되는 경향을 보이며 60분간 산화한 시료의 경우 $7.5 \times 10^{11} \text{cm}^{-2}$ 를 나타내다. 900°C의 경우 10 및 19nm 열산화막을 산화한 시료에서 산화시간이 증가함에 따라서 고정전하 밀도가 지속적으로 증가함을 볼 수 있었으며 1000°C의 경우 10 및 19nm 열산화막을 산화한 시료에서 30분 이상의 산화 시간에서는 고정전하 밀도의 증가가 둔화되고 있다. 이는 막내의 산화 시간이 증가함에 따라 고정전하 밀도의 증가는 가장 반응하기 쉬운 질소산화물이 막내로 확산되어 strained Si-O bond 구조를 파괴하고 더 강한 Si-N bond를 형성시키나 실리콘과 반응하지 않은 질소 산화물의 존재에 기인하여 결합으로 작용한다고 생각된다. 그러나 고온에서 고정전하 밀도의 '둔화' 경향은 열처리 공정에 지배되기 때문으로 생각된다.

그림 6은 900°C 및 1000°C에서 10nm 열산화막을 재산화시킨 시료의 mid-gap에서의 oxynitride막의 계면상태밀도를 산화시간 및 온도에 대한 보인 것이다. 그림에서 oxynitride막의 계면상태밀도는 $6.5 \times 10^{10} [\text{cm}^{-2} \text{eV}^{-1}]$ 의 값을 보이고 있다. 이 값은 열산화막($4.3 \times 10^{10} [\text{cm}^{-2} \text{eV}^{-1}]$)[6] 과 비교하여 다소 높지만 질화막 또는 재산화된 질화막($\sim 9 \times 10^{11} [\text{cm}^{-2} \text{eV}^{-1}]$)[7]보다는 낮다. 이는 Si/oxynitride 계면으로 도입된 질소산화물이 실리콘의 현수결합(dangling bond)과 결합하여 계면상태를 개선하지만 이러한 개선에 비해서 반응하지 않고 남아 있는 질소산화물이 또한 결합으로 작용하므로서 계면상태 밀도의 증가가 이루어진다고 생각된다.

그림 7은 900°C에서 10분간 10nm 열산화막을 N_2O 가스로 재산화한 oxynitride막에 제작된 MOS capaci-

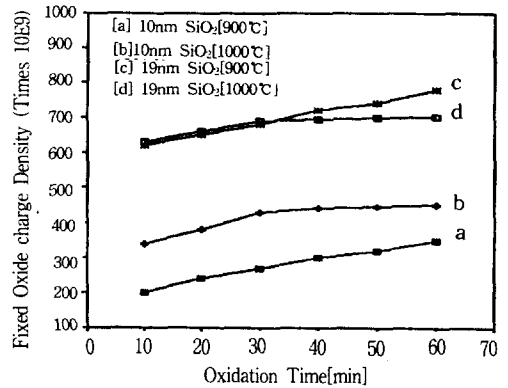


그림 5 산화온도와 시간에 따른 고정전하밀도
Fig. 5 Fixed oxide density as a function of oxidation temperatures and times.

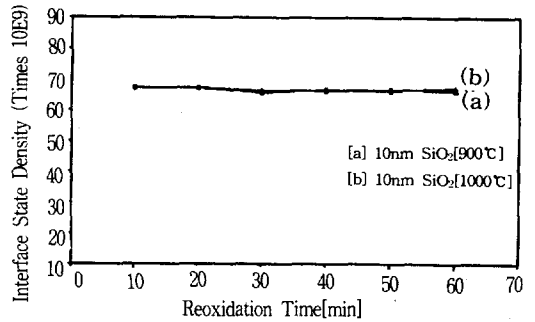


그림 6 oxynitride막의 미드갭에서의 계면상 태밀도
Fig. 6 Interface trapped density of the oxynitride films at mid-gap.

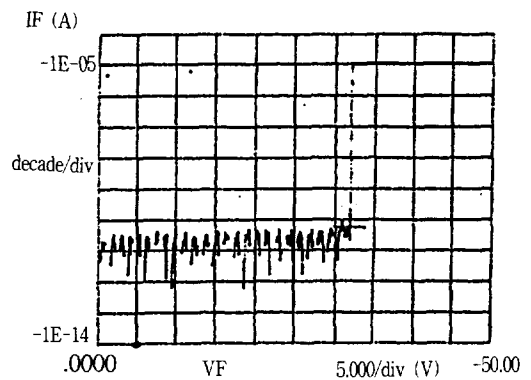


그림 7 900°C, 10분간 산화한 oxynitride막의 I-V특성
Fig. 7 I-V characteristics of the oxynitride films oxidized at 900°C(10min).

tor의 I-V 특성이며 그림 8은 비교를 위해 동일 두께의 열산화막으로 제작된 MOS capacitor의 I-V특성을 나타냈다. 그림 7과 8에서 동일 전계에서 터널링 전류

가 oxynitride막의 시료에서 미소하나 산화막보다 증가하였다. 이는 oxynitride막의 산화 반응시 Si/oxynitride계면에서 질소풍부층이 생성됨과 동시에 산소 원자와 질소 원자의 부분적인 치환이 이루어져 전자와 정공에 대한 유효 터널 장벽의 높이를 낮추는 결과가 되어 동일 전계하에서 보다 많은 캐리어의 이동이 가능해진 결과라 생각된다.

그림 9는 정전류 스트레스를 가한 후의 고주파 C-V 특성 곡선으로부터 얻어진 플랫폼 전압의 변위를 보인 것이다. 두께의 영향을 배제하기 위해 N₂O 산화막 및 oxynitride막은 13nm로 막두께를 일치시켰다. N₂O 산화막은 900℃에서 90분 산화하였고 oxynitride막은 10nm 열산화막을 30분간 900℃에서 산화시킨 시료이며 두께는 각각 13.2, 13.5nm 이다. 그림 9에서 모든 시료에서의 음의 플랫폼 전압의 변위는 실리콘 기판에서 전자 주입동안 계면에서 양전하의 생성을 의미하며 장시간 정전류 스트레스 후의 플랫폼 전압 변위의 둔화 경향은 정공트랩이 채워짐으로서 감소함을 의미한다. 열산화막에 비해 정전류 스트레스 후 N₂O 산화막과 oxynitride막의 적은 플랫폼 전압의 변위를 보이고 있다. 이는 N₂O 산화막과 oxynitride막 계면에서의 Si-N 결합의 형성이 정전류 스트레스 동안 발생하는 실리콘 결함을 줄임으로서 상당히 적은 플랫폼 전압의 변위를 보인다고 생각된다.

그림 10은 (a) 산화막, (b) N₂O 산화막 및 (c) oxynitride막의 TDDB 특성을 나타낸 것이다. 그림에서 보는 바와 같이 N₂O 산화막과 oxynitride막의 t_{BD}(time-to-breakdown)가 dry O₂에서 형성된 산화막과 비교하여 상당히 개선됨을 볼 수 있다. 이는 계면 hardness를 개선하고 전하 트랩핑을 억제하는 질소풍부층의 형성을 통해서 Si-O 결합(bonds)을 더 강한 Si-N 결합으로 치환할 뿐 아니라 계면 스트레인을 완화하므로써 계면에서의 compressive stress를 보상하므로써 계면 상태의 생성이 억제된 결과라 생각된다.

4. 결 론

N₂O 분위기에서 형성된 N₂O산화막과 oxynitride막의 조성을 AES로 분석하였다. AES depth profile을 통해서 ~5 atm% 정도의 질소가 계면에 pile-up되었으며 식각을 분석을 통해서 계면에서의 질소 풍부층의 존재를 확인할 수 있었다. Si/N₂O산화막과 Si/oxynitride 계면에서의 질소풍부층의 존재는 산화제가 실리콘 기판으로 확산하는 것을 억제하므로써 막의 성장을 자기 제한하는 특성을 갖는다. 고주파 C-V 특성 곡선을 통해 분석한 결과 질소의 영향에 의해 고정전하 밀도와 계면트랩 밀도는 열산화막과 비교하여 다소 높은 값을 보였다. 그러나 정전류 스트레스 후 Si/N₂O

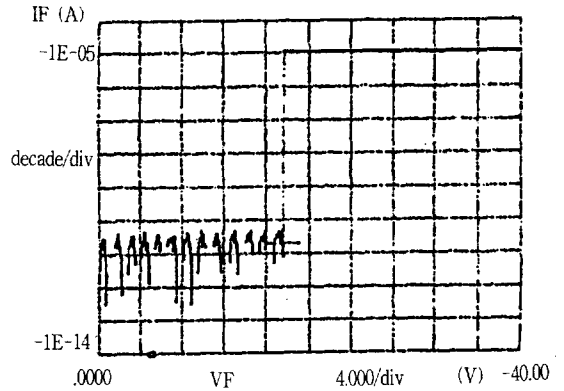


그림 8 산화막의 I-V특성

Fig. 8 I-V characteristics of the oxide film.

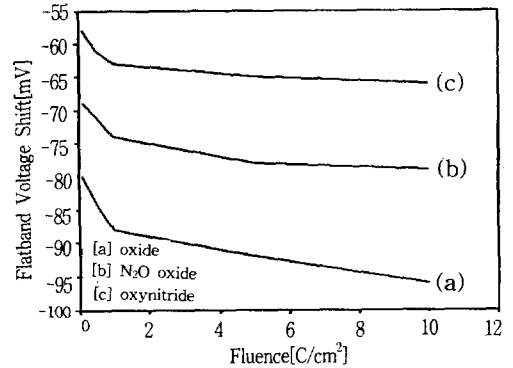


그림 9 정전류 스트레스(10mA/cm²)후 플랫폼전압의 변위

Fig. 9 Flatband voltage shift after constant current stress(10mA/cm²).

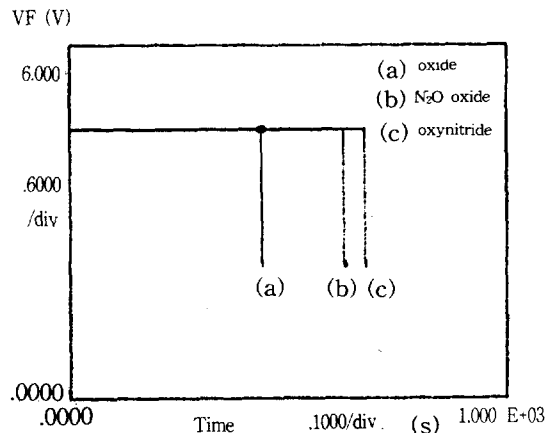


그림 10 산화막과 N₂O 산화막 및 oxynitride막의 time-to-breakdown(t_{BD}).

Fig. 10 Time-to-breakdown(t_{BD}) of oxide, N₂O oxide and oxynitride films.

산화막과 Si/ oxynitride 계면에 축적된 질소는 계면 스트레인을 완화하므로서 개선된 플랫밴드 전압의 변위를 보였으며, 계면상태의 생성을 억제하므로서 개선된 I_{BD} 특성을 보였다.

참 고 문 헌

1. Zhi Hong Liu, P.T. Lai, Yiu Chung Cheng, "Characterization of Charge Trapping and High-Field Endurance for 15-nm Thermally Nitrided Oxides," IEEE Electron Devices, Vol.38, No.2, pp.344-354, 1991
2. H.R. Grinolds, S.S. Wong, T.W. Ekstedt C.G. Sodini, S.H. Kwan, K.H. Jackson, and L. Martinez, "Nitrided-Oxides for Thin Gate Dielectrics in MOS Devices," IEDM, pp.42-45, 1982.
3. Y. Hayafuji and K. Kajiwara, "Nitridation of Silicon and Oxidized-Silicon," J.Electrochem. Soc., Vol.129, No.9, pp.2102-2108, 1982.
4. T.Ito, T.Nakamura, and H.Ishikawa, "Advantage of Thermal Nitride and Nitroxide Gate Films in VLSI Process," IEEE Electron Devices, Vol. 29, No.4, pp.498-502, 1982.
5. M.M. Moslehi, C.J. Han, K.C. Saraswat, C.R. Helms, and S. Shatas, "Compositional Studies of Thermally Nitrided Silicon Dioxide(Nitroxide)," J. Electrochem. Soc., Vol.132, No.9, pp2189-2197, 1985.
6. S.P. Murada, C.C. Chang, and A.C. Adams, "Thermal Nitridation of Silicon in Ammonia Gas: Composition and Oxidation Resistance of Resulting Films," J. Electrochem. Soc., Vol.126, No.6, pp. 996-1003, 1979.
7. M.M Moslehi and K.C. Saraswat, "Thermal Nitradation of Si and SiO₂ for VLSI," IEEE Electron Devices, Vol.32, No.2, pp.106-123,1985.
8. T. Hori, H. Iwasaki and K. Tsuji, "Electrical and Physical Properties of Ultrathin Reoxidized Nitrided Oxides Prepared by Rapid Thermal Processing," IEEE Electron Devices, Vol.36, No.2, pp.340-350, 1989.

저자소개



김태형

1963년 2월 25일생. 1985년 중앙대학교 공대 전기공학과 졸업. 1987년 중앙대학교 전기공학과 석사. 1993년 8월 동 대학원 전기공학과(공박). 현재 여주전문대 전기과 전임강사.



김창일

1960년 7월 13일생. 1984년 중앙대학교 공대 전기공학과 졸업. 1986년 2월 중앙대학교 대학원 전기공학과 석사. 1993년 2월 동 대학원 전기공학과 공학박사. 현재 전자통신연구소 미세구조연구실 연구원.



최동진

1945년 8월 6일생. 1973년 2월 한양대학교 전기공학과 졸업. 1980년 8월 연세대학교 산업대학원 전기전공(석사). 1985년 2월 중앙대학교 대학원 전기재료전공(공박). 1994년 현재 경원대학교 공대 전기공학과 부교수.



장희구

1943년 3월 9일생. 1972년 중앙대학교 공대 전기공학과 졸업. 1975년 2월 중앙대학교 대학원 전기공학과 석사. 1983년 2월 동 대학원 전기공학과(공박). 1987년 1월-88년 1월 Arizona주립대학 연구교수. 현재 중앙대학교 공대 전기공학과 교수.