


O₂ 플라즈마에 의해 형성된 GaON 계면층을 통한 AlGaIn/GaN High Electron Mobility Transistors (HEMTs)의 전기적 특성 향상

한석현¹, 이지훈¹, 임창건², 김남훈², 이재성², 강성욱²,
정유진², 한영훈^{2,3}, 송준오³, 김윤석² 

¹ 한국공학대학교 IT반도체융합공학과

² 한국공학대학교 반도체공학부

³ 웨이브로드(주)

Improvement of Electrical Characteristics of AlGaIn/GaN High Electron Mobility Transistors (HEMTs) Through GaON Interfacial Layer by O₂-Plasma

Seokhyun Han¹, Jihun Lee¹, Changgeon Lim², Namhun Kim², Jaesung Lee², Sungwook Kang²,
Yujin Jeong², Younghun Han^{2,3}, Juneo Song³, and Yoon Seok Kim²

¹ Department of IT-Semiconductor Convergence Engineering, Tech University of Korea, Siheung 15073, Korea

² Department of Semiconductor Engineering, Tech University of Korea, Siheung 15073, Korea

³ Wavelord Co., Ltd., Hwaseong 18589, Korea

(Received August 14, 2025; Revised September 11, 2025; Accepted September 12, 2025)

Abstract: AlGaIn/GaN High Electron Mobility Transistors (HEMTs) are emerging as next-generation semiconductors optimized for high-power and high-frequency applications, with their performance highly dependent on the surface and interface quality of the AlGaIn/GaN structure. In particular, the 2-Dimensional Electron Gas (2DEG) formed in the AlGaIn layer is susceptible to trapping by surface defects, which degrades electrical characteristics and makes the device vulnerable to degradation. In this study, we propose an approach to enhance device reliability and performance by forming a gallium oxynitride (GaON) interfacial layer through O₂ plasma treatment on the AlGaIn surface. This method effectively suppresses interface defects, resulting in improved electrical properties such as reduced interface trap density (D_{it}), threshold voltage (V_{th}) shift, increased drain current density (I_d), and enhanced transconductance density (g_m). Furthermore, this surface treatment demonstrates the potential for process simplification by improving the electrical characteristics of power semiconductor devices without the need for complex deposition steps.

Keywords: AlGaIn/GaN HEMTs, 2DEG, O₂-plasma, GaON interfacial layer, HFET

1. 서론

✉ Yoon Seok Kim; yskim410@tukorea.ac.kr

Copyright ©2025 KIEEME. All rights reserved.
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

AlGaIn/GaN High Electron Mobility Transistors (HEMTs)는 wide bandgap, 높은 internal electric field, 빠른 electron mobility 등의 특성을 바탕으로 고전력 및

고주파 응용에서 차세대 반도체 소자로 주목받고 있다. 특히 레이더, 위성 통신, 전기차용 전력 변환기, 5G 송수신 모듈 등에서 실리콘(Si) 기반 소자를 대체할 수 있는 유력한 후보로 간주된다 [1].

AlGaIn/GaN HEMTs는 이종접합 구조를 통해 채널에 고밀도의 2-Dimensional Electron Gas (2DEG)를 형성함으로써 낮은 온저항(R_{on})과 높은 스위칭 속도를 구현할 수 있다. AlGaIn과 GaN 계면에서는 자발 분극 및 압전 분극 효과에 의해 자연적으로 높은 전기장이 유도되고, 도핑 없이도 고이동도의 2DEG가 형성된다(그림 1). 이는 소자의 높은 전류 구동 능력과 전력 효율을 결정짓는 핵심 메커니즘이다 [2].

그러나 이러한 HEMTs 구조는 계면 및 표면에 형성되는 트랩(trap) states에 의해 전기적 특성 저하 문제가 발생한다. 특히 제조 공정 중 열팽창 계수 차이 및 격자 상수 불일치로 인해 유도되는 나사 전위, 스테핑 결함 등은 계면 전하 포획과 누설 전류 증가, 문턱 전압(V_{th}) 불안정성 등의 원인이 된다(그림 2). 이러한 결함은 고속 및 고전압 동작이 요구되는 응용에서 소자의 신뢰성을 크게 저해하며, 이를 해결하기 위한 표면 및 계면 엔지니어링이 필수적이다 [3].

최근에는 버퍼층의 누설 전류를 막기 위한 C-doped GaN buffer 및 Transition 층 삽입과 같은 복잡한 공정뿐만 아니라, O_2 플라즈마 전처리를 통해 AlGaIn 표면에 산 질화갈륨(GaN) 계면층을 형성함으로써 트랩을 효과적으로 감소시키고 누설 전류를 억제하는 접근이 주목받고 있다. 대표적인 형성 기구는 플라즈마 내 고활성 산소 라디칼($O^{\cdot-}$, O^{\cdot})은 AlGaIn 표면의 Ga와 반응하여 Ga-O, Ga-N-O 결합을 형성하고, 결과적으로 약 4.2 eV의 넓은 밴드갭을 가진 절연성 GaN 층을 생성하게 되는 것이다(그림 3). 이 GaN층은 우수한 계면 안정성과 절연 특성을 통해 소자의 전기적 신뢰성 확보에 기여할 수 있다[4-5].

본 연구에서는 AlGaIn/GaN HEMTs의 성능 저하 원인 중 하나인 계면 결함과 게이트 누설 전류 밀도 문제를 개선하기 위해 O_2 플라즈마 전처리를 적용하였고 그 결과 개선된 전기적 특성들에 대해서 논의하고자 한다. 특히, 플라즈마 전력 및 처리 시간을 주요 변수로 설정하여 공정 조건에 따른 GaN 형성 특성, 표면 거칠기(R_q), 계면 결함 밀도(D_{it}), 문턱 전압(V_{th}), 드레인 전류 밀도(I_d), 게이트 누설 전류 밀도 등 주요 전기적 파라미터를 정량적으로 분석하였다. 이를 통해 게이트 누설 전류 밀도 감소와 온 전류 증가를 동시에 달성할 수 있는 최적 조건을 도출하는 것을 목표로 하였으며, 간단한 전처리 공정만으로 소자 성능을 향상시킬 수 있는 계면 공정 최적화 기반을 제시하고자 한다.

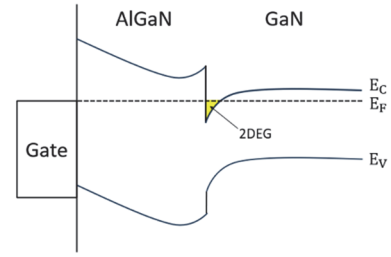


Fig. 1. Schematic diagram of band structure in heterojunction AlGaIn/GaN based HEMTs.

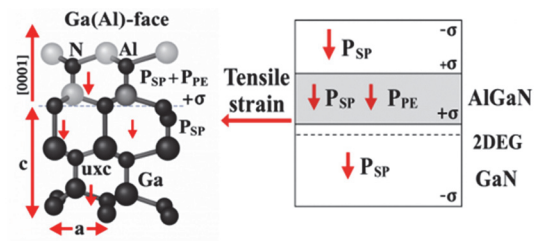


Fig. 2. Directions of spontaneous and piezoelectric polarization in AlGaIn/GaN HEMTs.

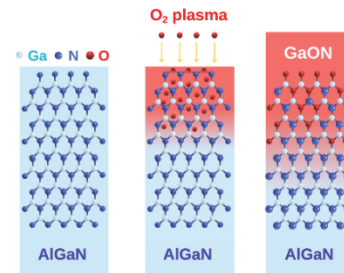


Fig. 3. A schematic diagram of O_2 plasma for GaN formation.

2. 실험 방법

2.1 소자제작

본 연구에서 사용된 AlGaIn/GaN HEMTs 소자는 Si(111) 기반 위에 약 5.5 μm 두께의 GaN 기반 이종 접합 구조로 구성된 epitaxial 층을 기반으로 제작되었다. Epitaxial 성장은 Metal Organic Chemical Vapor Deposition (MOCVD) 공정을 통해 성장되었으며, 구조는 그림 4에 나타난 것과 같다.

기판과 GaN 사이의 격자 상수 불일치 및 열팽창 계수 차이로 인한 응력을 완화하기 위해 200 nm 두께의 AlN 핵 생성층이 최하단에 형성되었고, 이어서 3.0 μm 두께의

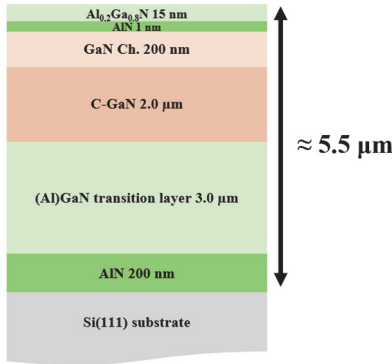


Fig. 4. Epitaxial structure of this study.

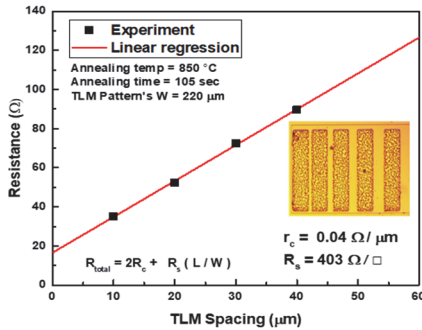


Fig. 5. Ohmic characteristics checked by TLM pattern.

(Al)GaN Transition 층이 성장되어 threading dislocation을 효과적으로 차단하는 역할을 한다. 그 위에는 2.0 μm 두께의 C-doped GaN buffer층이 형성되며, 이는 누설 전류를 방지하고 전자 이동 채널의 품질을 확보한다 [6-8].

이후, 200 nm 두께의 GaN 채널층 위에 1 nm 두께의 AlN spacer와 15 nm 두께의 Al_{0.2}Ga_{0.8}N barrier 층이 순차적으로 증착되어, 2DEG의 형성과 carrier confinement를 유도한다 [9].

소자 제작 공정은 mesa 구조 형성부터 시작되며, 이는 Inductively Coupled Plasma-Reactive Ion Etching (ICP-RIE)을 통해 수행되었다. Etching은 BCl₃ : Cl₂ = 1 : 7 혼합 가스를 사용하고, 5 mTorr 압력, 800 W RF power 조건에서 약 74 Å/s의 식각 속도로 진행되어, 약 350 nm 깊이의 소자 격리를 구현하였다.

이후 소스 및 드레인 전극은 E-beam evaporator를 통해 Ti (20 nm)/Al (80 nm)/Ni (50 nm)/Au (50 nm)를 증착하였으며, Rapid Thermal Annealing (RTA)을 850°C, 105 s 조건에서 수행한 뒤 오염 접촉을 확인하기 위해 그림 5와 같이 Transmission Line Method (TLM)를 사용한 결과 접촉 저항은 0.04 Ω/μm, 면저항은 403 Ω/□으로

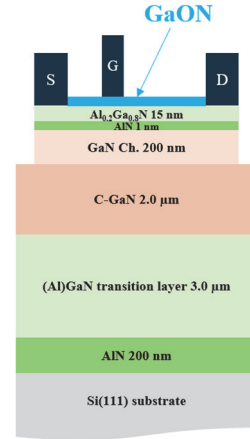


Fig. 6. Schematic fabricated device structure of this study.

도출되었다 [10].

게이트 전극 형성 전, AlGaN 표면에 O₂ 플라즈마 전처리를 다양한 조건에서 적용하여 GaON 계면층을 형성하였다. 이후, Ni (50 nm)/Au (100 nm)의 게이트 금속을 증착함으로써 소자 제작을 완료하였다(그림 6).

2.2 O₂ 플라즈마 전처리 조건 설정

AlGaN 표면의 계면 결함을 효과적으로 억제하고 소자 제작 시 전기적 특성을 향상시키기 위해, 게이트 금속 증착 전 O₂ 플라즈마 표면 전처리 공정을 적용하였다. 해당 공정은 Capacitively Coupled Plasma - Reactive Ion Etching (CCP-RIE) 장비를 활용하였으며, 표 1에서와 같이 플라즈마 파워 및 처리 시간에 따라 두 가지 조건군으로 나누어 실험을 진행하였다.

각 조건은 AlGaN 표면에 GaON 계면층을 형성하기 위한 전처리 공정으로, 이러한 전처리 공정은 계면 결함 밀도를 효과적으로 저감시키고, 게이트 누설 전류를 억제함으로써 소자의 전기적 특성 향상에 기여한다.

후속 공정의 일관성을 확보하기 위해 동일한 챔버와 공정압력(100 mTorr) 및 산소 유량 조건(30 sccm) 하에 진행되었다. 플라즈마 전처리 후 시료는 게이트 금속 증착을 위한 공정 단계로 진행되었다.

Table 1. Plasma experimental conditions.

Treatment condition	Plasma power (W)	Process time (s)
Low energy plasma	40	60, 90, 120
High energy plasma	80	60, 90, 120

3. 결과 및 고찰

본 연구에서는 O_2 플라즈마 전처리를 통해 AlGaIn/GaN HEMTs 소자의 표면 및 계면 특성을 개선하고, 전기적 성능을 향상시키기 위한 일련의 실험을 수행하였다. 먼저, Atomic Force Microscope (AFM)를 이용하여 플라즈마 처리 전후의 AlGaIn 표면 거칠기를 분석한 결과인 표 2에서 확인할 수 있듯이 40 W 조건에서 처리 시간이 길어질수록 R_q 가 0.145 nm (60s), 0.138 nm (90s), 0.122 nm (120s)로 감소하며, 표면 결함이 효과적으로 억제되는 것을 확인하였다. 반면 80 W 조건에서는 오히려 R_q 가 증가하는 경향을 보여, 고에너지 플라즈마가 표면 손상을 유발함을 시사하였다. 이러한 저에너지 조건에서의 우수한 표면 품질은 그림 7의 AFM 3D 이미지에서도 확인된다.

형성된 GaON 층의 두께를 파악하기 위하여, Cs^+ 가스를 사용하여 시료 표면을 스퍼터링하면서 깊이 방향의 profile을 관찰할 수 있는 Secondary Ion Mass Spectrometry (SIMS) 분석을 수행하였다. SIMS 분석에서 얻어진 깊이 축은 장비의 가정 스퍼터 속도에 기반하므로, 실제 두께와 일부 차이가 발생할 수 있다. 따라서 시편 제작 시 명확히 파악한 AlGaIn epitaxial 층 두께 15 nm를

Table 2. Root mean square of surface roughness over plasma power and time.

Plasma power (W)	R_q 60s (nm)	R_q 90s (nm)	R_q 120s (nm)
Low energy (40)	0.145	0.138	0.122
High energy (80)	0.186	0.169	0.160

기준으로 깊이 보정을 수행하였다. 40 W, 120s 조건에서 SIMS 프로파일의 Ga 신호 강도가 급격히 감소하는 시점을 AlGaIn 소거 완료 지점으로 정의한 결과, 소거 시간은 약 6.9 min으로 나타났으며, 이를 바탕으로 실제 스퍼터 속도는 약 2.156 nm/min으로 계산되었다. 산소 농도 프로파일에 대한 피크의 Full Width at Half Maximum (FWHM)은 약 1.05 min으로 측정되었고, 스퍼터 속도와 곱하여 환산 두께를 산출했다. 같은 방법으로 80 W, 120s 조건에서는 AlGaIn 층에 대한 스퍼터 속도가 각각 약 6.6 min, 2.27 nm/min으로 계산되었고, 산소 농도 프로파일 피크의 FWHM은 약 1.13 min으로 측정되었다. 환산한 GaON 두께 분석 결과, 40 W, 120s 조건에서는 약 2.26 nm, 80 W, 120s 조건에서는 약 2.56 nm의 산화층이 형성되었으며, 화학 반응 속도 차이를 반영한다(그림 8). 이렇게 플라즈마 처리를 통해 형성된 GaON 층은 약 4.2 eV

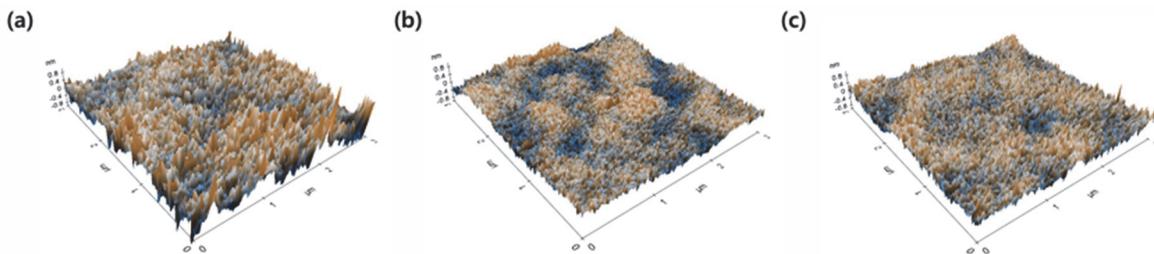


Fig. 7. 3D surface morphology from AFM (a) before O_2 plasma treatment, (b) plasma treated by low energy plasma source, and (c) plasma treated by high energy plasma source.

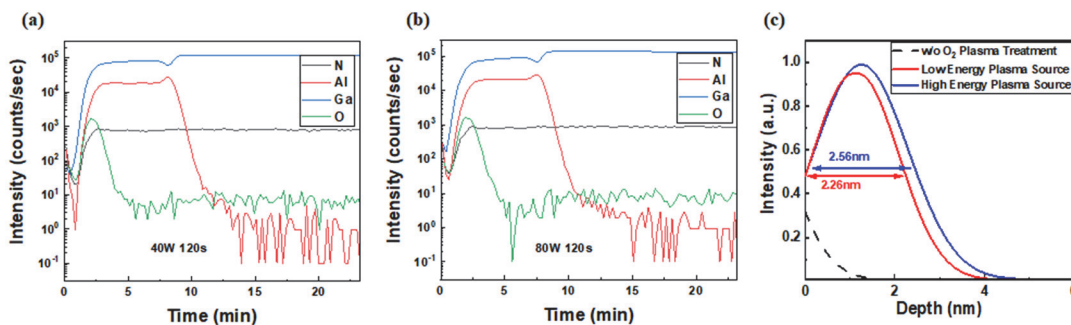


Fig. 8. SIMS profiles of AlGaIn surface after O_2 plasma treatment for 120s (a) 40 W, (b) 80 W, and (c) depth distributions of oxide related intensity with and without O_2 plasma treatment.

의 밴드갭을 가지는 절연성 산질화물로, trap states를 줄이고 게이트 누설 전류를 감소시키는 데 기여한다.

D_{it} 는 C-V curve를 기반으로 평탄 밴드 전압 이동 (ΔV_{FB})을 추출하여 식 (1)과 식 (2)를 통해 정량적으로 분석되었으며 [11], O_2 플라즈마 처리로 인해 D_{it} 가 크게 저감되었다. 특히 40 W, 120s 조건에서는 $3.04 \times 10^{12} \text{ cm}^{-2} \cdot \text{eV}^{-1}$ 로 가장 낮은 값을 기록하였다(표 3, 그림 9).

$$D_{it} = Q_{it}/(q \cdot \Delta E) \quad (1)$$

$$Q_{it} = C_{ox} \cdot \Delta V_{FB} \quad (2)$$

전기적 특성 측면에서는 transfer curve 분석을 통해 전류 제어 특성과 전도 채널 품질을 평가하였다 [12]. 그림 10 - 12에서 나타낸 것과 같이, 플라즈마 처리된 샘플은 무처리 샘플보다 높은 V_{th} 를 띄며 안정적인 채널 형성을 보여주었고, 특히 40 W 조건에서는 max transconductance density ($g_{m,max}$)가 약 60 - 70 mS/mm까지 측정되었으며, 최대 드레인 전류 밀도($I_{d,max}$)는 약 165 - 210 mA/mm로 측정되었다. 이는 trap states 저감과 전자 수송 경로 개선의 직접적인 결과로 판단된다. 반면 80 W 조건은 표면 손상으로 인해 $g_{m,max}$ 및 $I_{d,max}$ 가 저하되는 경향을 보였다.

Output curve 분석에서도, 40 W, 120s 조건의 샘플은 높은 I_d 와 뛰어난 직선 특성을 보이며, 출력 임피던스가 감소하고 고출력 응용에 적합한 특성을 나타냈다(그림 13).

마지막으로 게이트 누설 전류 밀도 분석에서는, 무처리

Table 3. D_{it} over O_2 plasma power and time.

Plasma power (W)	$D_{it,60s}$ [$\text{cm}^{-2} \cdot \text{eV}^{-1}$]	$D_{it,90s}$ [$\text{cm}^{-2} \cdot \text{eV}^{-1}$]	$D_{it,120s}$ [$\text{cm}^{-2} \cdot \text{eV}^{-1}$]
Low power (40)	9.87×10^{12}	5.45×10^{12}	3.04×10^{12}
High power (80)	10.2×10^{12}	7.91×10^{12}	6.13×10^{12}
No treatment	12.3×10^{12}	12.3×10^{12}	12.3×10^{12}

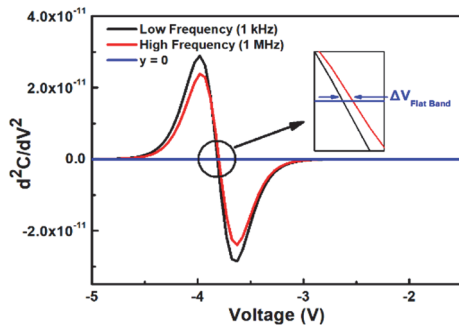


Fig. 9. ΔV_{FB} measurement graph.

샘플이 전압 전반에 걸쳐 약 10^{-2} mA/mm 의 높은 누설 전류 밀도를 보인 반면, 40 W 조건의 샘플은 시간 증가에 따라 $10^{-3} \sim 10^{-6} \text{ mA/mm}$ 수준으로 현저히 감소하였다(그림 14). 이는 GaON 계면층의 우수한 절연 특성과 표면 결함 패시베이션 효과에 기인하며, 전반적인 소자의 전기적 안정성과 신뢰성 향상에 핵심적인 역할을 한다.

식 (3)에 의거하여 소자의 전자 이동도를 측정한 결과, 플라즈마 처리를 하지 않은 소자는 약 $2,180 \text{ cm}^2/\text{V} \cdot \text{s}$ 의

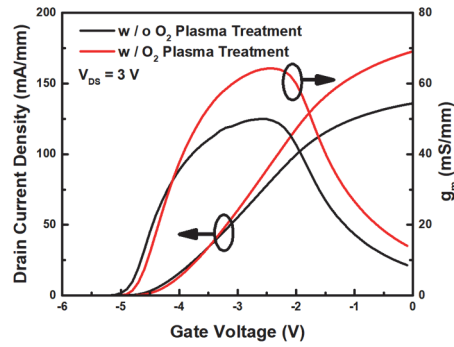


Fig. 10. Transfer curve and g_m curves with or without plasma.

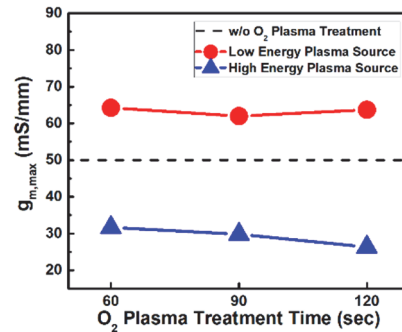


Fig. 11. $g_{m,max}$ under different plasma process conditions.

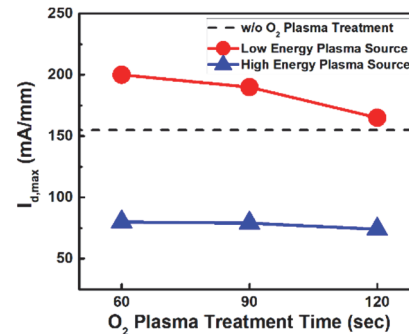


Fig. 12. Comparison of $I_{d,max}$ depending on plasma process conditions.

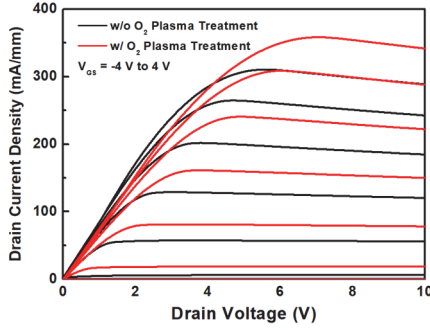


Fig. 13. Output curve with or without plasma.

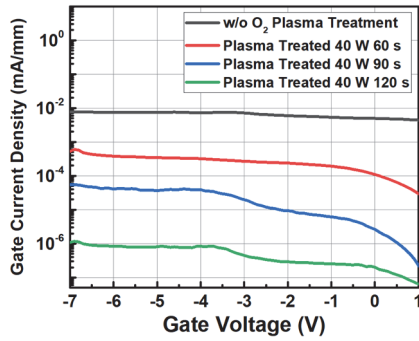


Fig. 14. Gate leakage current comparison graph under low-power conditions.

값을 나타냈다. 반면 40 W, 120s 조건에서 O_2 플라즈마 전처리를 수행한 소자는 약 $3,050 \text{ cm}^2/\text{V}\cdot\text{s}$ 로 이동도가 크게 향상되었음을 확인하였다. 이는 O_2 플라즈마 전처리를 통해 계면 결함이 감소하고 전하 수송 특성이 개선된 결과로 사료된다.

$$I_D = \mu_n \cdot \frac{\epsilon_{\text{AlGaIn}}}{t_{\text{AlGaIn}}} \cdot \frac{W}{L} \cdot [(V_{GS} - V_{th})V_{DS} - \frac{1}{2}V_{DS}^2] \quad (3)$$

결과적으로, O_2 플라즈마 전처리는 GaON 계면층을 형성함으로써 AlGaIn/GaN HEMTs 소자의 표면 및 계면 결함을 효과적으로 저감하고, 전류 구동 능력과 누설 전류 특성에서 현저한 성능 개선을 유도함을 확인할 수 있었다.

O_2 플라즈마 처리 과정에서 발생한 고활성 산소 라디칼 (O^\cdot , O_2^\cdot)은 표면 흡착 불순물과 결합 부위를 제거하고, AlGaIn 표면의 dangling bond와 산화 결함을 패시베이션하여 균일하면서 절연성이 우수한 GaON 계면층을 형성하였다. 이를 통해 표면 평탄화와 전하 트랩 밀도의 저감이 동시에 달성되었으며, 가장 낮은 R_q 값과 낮은 D_{it} , 그리고 전기적 특성 측면에서 가장 우수한 성능을 나타낸 40 W, 120s 조건이 최적 공정 조건으로 도출되었다.

모든 실험은 데이터의 신뢰성 확보를 위하여 중심극한 정리에 의거 표본의 크기(n)은 30으로 측정하였으며, 노이즈는 윈도우 크기가 2인 이동평균으로 스무딩하였다. 이상치에 한해서는 이웃 평균 대체법을 사용하였다.

4. 결론

본 연구에서는 AlGaIn/GaN HEMTs 소자의 표면 특성과 전기적 성능 향상을 위해, O_2 플라즈마 공정을 도입하고 그 효과를 체계적으로 분석하였다. 특히 CCP-RIE 방식의 O_2 플라즈마 공정을 다양한 파워(40 W, 80 W) 및 시간 조건(60s, 90s, 120s)에서 적용함으로써, GaON 계면층의 형성 특성 및 소자의 전기적 반응을 비교하였다.

AFM 및 SIMS 분석 결과, 40 W, 120s 조건에서 약 2.26 nm 두께의 GaON이 균일하게 형성되었고, 이는 R_q 의 현저한 감소와 D_{it} 의 최소화로 이어졌다. 플라즈마 처리를 하지 않은 소자와 비교하여 전자 이동도가 크게 향상되었으며, 전하 수송 특성이 개선되었다. 해당 조건은 또한 $I_{d,max}$, $g_{m,max}$ 에서 우수한 결과를 보였고, 게이트 누설 전류 밀도 측면에서는 가장 우수한 성능을 보인 반면, High Energy (80 W) 조건은 이전 분석에서 확인된 바와 같이 표면 거칠기 증가 및 손상에 따른 전기적 특성 저하를 야기하였고, 이는 과도한 이온 충돌로 인한 GaON 층의 과형성 및 손상 때문으로 해석된다.

이러한 결과는 간단한 플라즈마 기반 공정만으로도 별도의 게이트 절연막 증착 없이 AlGaIn/GaN HEMTs의 surface trap을 감소시킴으로써 소자의 성능을 효과적으로 향상시킬 수 있음을 보여주며, 향후 차세대 전력 반도체 소자의 공정 최적화 및 상용화에 기여할 수 있을 것으로 기대된다.

ORCID

Yoon Seok Kim

<https://orcid.org/0000-0002-6479-6605>

감사의 글

이 논문은 정부(과학기술정보통신부)의 재원으로 정보통신기획평가원-학·석사연계ICT핵심인재양성의 지원(IITP-2025-RS-2022-00156326, 50)과 2025년도 정부(산업통상자원부)의 재원으로 한국산업기술진흥원의 지원(P0017907, 2025년 산업혁신인재성장지원사업_적합성평가기술전문인력양성사업)을 받아 수행된 연구임.

REFERENCES

- [1] H. G. Park, D. Y. Kim, and J. Yi, *J. Korean Inst. Electr. Electron. Mater.*, **37**, 133 (2024).
doi: <https://doi.org/10.4313/JKEM.2024.37.2.2>
- [2] H. W. Jang, C. M. Jeon, K. H. Kim, J. K. Kim, S. B. Bae, J. H. Lee, J. W. Choi, and J. L. Lee, *Appl. Phys. Lett.*, **81**, 1249 (2002).
doi: <https://doi.org/10.1063/1.1501162>
- [3] J. J. Kim, H. K. Ahn, S. B. Bae, Y. R. Pak, J. W. Lim, J. K. Moon, S. C. Ko, K. H. Shim, and J. W. Yang, *J. Korean Inst. Electr. Electron. Mater.*, **25**, 862 (2012).
doi: <https://doi.org/10.4313/JKEM.2012.25.11.862>
- [4] S. Xu, Y. Zhou, X. Zhang, Q. Li, J. Liu, H. Qie, Q. Wang, X. Zhan, X. Sun, Q. Dai, G. Yan, Q. Sun, and H. Yang, *Appl. Phys. Lett.*, **123**, 203504 (2023).
doi: <https://doi.org/10.1063/5.0172364>
- [5] M. I. Nawaz, A. Gurbuz, G. Salkim, S. Zafar, B. C. Akoglu, A. Bek, and E. Ozbay, *Eng. Res. Express*, **6**, 035366 (2024).
doi: <https://doi.org/10.1088/2631-8695/ad79bd>
- [6] Y. Dikme, M. Fieger, F. Jessen, A. Szymakowski, H. Kalisch, J. F. Woitok, P. van Gemmern, P. Javorka, M. Marso, N. Kaluza, R. H. Jansen, and M. Heuken, *Phys. Status Solidi C*, **0**, 2385 (2003).
doi: <https://doi.org/10.1002/pssc.200303493>
- [7] L. Heuken, M. Kortemeyer, A. Ottaviani, M. Schroder, M. Alomari, D. Fahle, M. Marx, M. Heuken, H. Kalisch, A. Vescan, and J. N. Burghartz, *IEEE Trans. Electron Devices*, **67**, 1113 (2020).
doi: <https://doi.org/10.1109/TED.2020.2968757>
- [8] Z. Gao, M. Meneghini, F. Rampazzo, M. Rzin, C. De Santi, G. Meneghesso, and E. Zanoni, *Microelectron. Reliab.*, **100–101**, 113489 (2019).
doi: <https://doi.org/10.1016/j.microrel.2019.113489>
- [9] O. Ambacher, B. Foutz, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, A. J. Sierakowski, W. J. Schaff, L. F. Eastman, R. Dimitrov, A. Mitchell, and M. Stutzmann, *J. Appl. Phys.*, **87**, 334 (2000).
doi: <https://doi.org/10.1063/1.371866>
- [10] G. Greco, F. Iucolano, and F. Roccaforte, *Appl. Surf. Sci.*, **383**, 324 (2016).
doi: <https://doi.org/10.1016/j.apsusc.2016.04.016>
- [11] D. I. Shahin, M. J. Tadjer, V. D. Wheeler, A. D. Koehler, T. J. Anderson, C. R. Eddy, and A. Christou, *Appl. Phys. Lett.*, **112**, 042107 (2018).
doi: <https://doi.org/10.1063/1.5006276>
- [12] B. B. Upadhyay, K. Takhar, J. Jha, S. Ganguly, and D. Saha, *Solid-State Electron.*, **141**, 1 (2018).
doi: <https://doi.org/10.1016/j.sse.2017.11.001>