

최대 전압 12 kV, 커패시턴스 50~500 pF 가변 진공커패시터 개발

차영광¹, 이일회¹, 전기범¹, 장지훈¹, 주흥진¹ , 최승길²

¹ (주)비츠로이엠 기술연구소

² 신안산대학교 전기과

Development of Variable Vacuum Capacitor with Maximum Voltage of 12 kV and Capacitance of 50 to 500 pF

Youngkwang Cha¹, Ilhoi Lee¹, Kibeom Jeon¹, Jihoon Jang¹, Heungjin Ju¹, and Seungkil Choi²

¹ R&D Center, VITZROEM Co., LTD., Ansan 15603, Korea

² Department of Electrical Engineering, Shin-Ansan University, Ansan 15435, Korea

(Received November 26, 2021; Revised December 14, 2021; Accepted December 14, 2021)

Abstract: A variable vacuum capacitor (VVC), which is a variable element, is used to match impedance in plasma that changes with various impedance values, and its use is expanding with the rapid growth of the semiconductor business. Since VVCs have to secure insulation performance and vary capacitance within a compact size, electrode design and manufacturing are very important; thus, various technologies such as part design and manufacturing technology and vacuum brazing technology are required. In this study, based on the model of an advanced foreign company that is widely used for impedance matching in the manufacture of semiconductors and displays, a VVC that can realize the same performance was developed. The electrode part was designed, the consistency was confirmed through analysis, and the precision of capacitance was improved by designing a cup-type electrode to secure the concentricity of the electrode. As a result of the evaluation, all requirements was satisfied. We believe that self-development will be possible if satisfactory responses are received through evaluation by VVC consumers in the future.

Keywords: Variable vacuum capacitor (VVC), Insulation performance, Capacitance, Impedance matching, Localization

1. 서론

반도체 산업의 급성장과 더불어 반도체 및 디스플레이의 박막 제조장치에서 가변형 진공커패시터(variable vacuum capacitor, VVC)의 활용이 증대되고 있다. 일반적으로 RF (radio-frequency) 고주파 전력을 플라즈마 부하에

공급하기 위해서는 고주파 전원의 출력 임피던스와 플라즈마 임피던스간 정합(matching)이 요구된다 [1-5]. 이때 프로세스 조건에 따라 다양한 임피던스 값으로 변화하는 플라즈마와 수시로 임피던스 정합을 확보하기 위한 기술로 VVC를 사용하고 있다. 또한 VVC는 통신기기에서의 발진 회로, 동조용 및 유도, 유전자열장치, 각종 고주파 전원의 전압증폭용으로 사용되고 있으며, 반도체 박막 제조장치의 대형화와 더불어 고주파전원이 대용량화됨에 따라 진공커패시터도 RF 주파수 외에 다른 고주파수 영역에의 적용에 대한 기대가 커지고 있다.

VVC는 공기나 다른 절연매질 대신 진공을 유전매질로

✉ Heungjin Ju; hju@vitzrotech.com

Copyright ©2022 KIEEME. All rights reserved.
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

사용하고 있으므로 콤팩트한 사이즈에서 높은 절연내력을 가지고 있으며, 조정나사를 회전시킴으로써 대면하고 있는 전극의 면적을 변화시켜 큰 폭의 정전용량 가변이 가능하다 [6,7]. 이러한 장점에 비해 전극부에 대한 제조 및 부품의 품질 유지가 어렵고, 소재기술, 설계기술, 제조기술, 평가기술 등 다양한 기술이 요구되고 있다. 또한 제품 품질에 대한 수요기업의 진입장벽이 높고 제품 개발에 대한 접근이 어려워져 현재까지 전량 해외수입에 의존하고 있다.

본 연구에서는 현재 RF matcher용으로 사용되고 있는 해외 선진사의 VVC를 벤치마킹하여 동등 이상의 성능을 구현할 수 있는 제품을 개발하였다. 특히, 수요기업의 주요 요구사항인 전기적 특성 및 기계적 특성에 대한 공인시험기관의 시험 결과에 따른 분석 평가를 통해 개발품의 상용화 가능성을 확인하였다.

2. VVC 설계

2.1 개발사양

진공커패시터는 커패시턴스가 제작단계부터 정해진 고정형 진공커패시터(fixed vacuum capacitor, FVC)와 전자적 또는 기계적인 구동을 통해 커패시턴스가 가변되는 VVC로 구별된다. 본 연구에서는 국내 주요 시장에서 점유율이 높으며, 현재 반도체 및 디스플레이 패널의 제조장비에서 RF matcher용으로 주로 사용되고 있는 C사(스위스)의 VVC를 모델(제품명: CVUN-500BC/12-BAJA)로 선정하여 제품을 개발하였다. 특히, VVC는 기존에 적용되고 있는 제품을 신규 모델로 대체 시 패널 제조장비에 장착되는 구조의 설계와 사양 변경이 선행되어야 하므로 수요기업에서는 기존 모델과 동일한 형상을 요구하고 있다. 따라서 금번 개발품은 기존 모델에 대해 외형은 동일한 형상 및 사이즈로 하였으며, 내부는 고유의 모델로 설계하여 표 1과 같이 동등 이상의 성능 구현을 목표로 하였다.

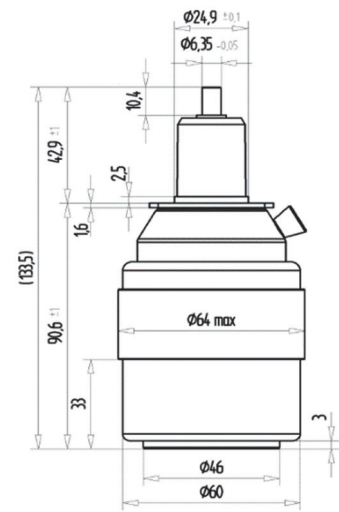


Fig. 1. VVC (Comet, Swiss) and outer design [8].

2.2 전극부 설계

VVC는 콤팩트한 공간 내에서 높은 절연 및 커패시턴스의 가변이 가능해야 하므로 전극의 설계가 매우 중요하다. 특히 좁은 공간에서 500 pF의 높은 커패시턴스를 만족시키기 위해서는 대면하는 전극 간 간격이 매우 좁아야 하고, 전극의 두께도 얇아야 하며, 여러 겹의 전극을 겹쳐서 사용해야 한다. 일반적으로 VVC의 전극부는 그림 2와 같이 두 가지의 방식이 적용되고 있다 [9,10].

그러나 두 가지 방식 모두 각 전극들의 동심과 간격을 유지시키고 이를 고정시키기 위해 별도의 조립판이 필요하며, 조립 및 고온 열처리 과정에서 전극이 변형될 수 있는 단점이 있으므로 다른 방식을 적용하였다. 고안된 방식은 그림 3과 같은 cup 형상의 전극으로, 전극의 하단부 끝단을 말아 사이즈가 다른 각 전극끼리 연결되도록 함으로써 각 전극들이 자체적으로 동심 및 간격을 유지하며 별도의 조립판이 없이도 조립이 가능한 방식이다. Cup 형상으로

Table 1. Target specification of VVC.

Item	Sample spec.	Target spec.	Unit
Max. voltage	12	12	kV.rms
Min. capacitance	50	≤50	pF
Min. capacitance	500	≥500	pF
Linearity of capacitance change (standard deviation)	≤5	≤5	%
Rotating torque	≤0.2	≤0.18	Nm

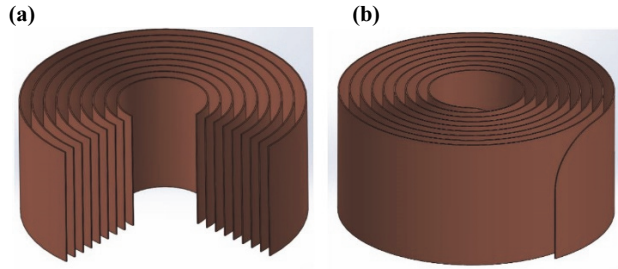


Fig. 2. Normal electrode structure of VVC. (a) Pipe-type and (b) Spiral-type.

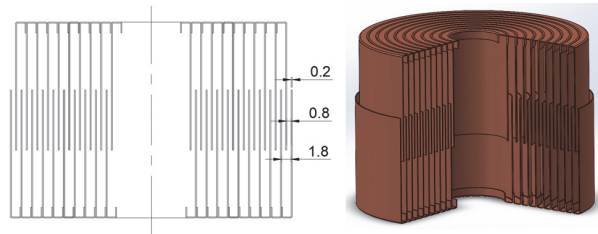


Fig. 3. New electrode design of VVC (2D, 3D).

최종 설계된 전극은 두께 0.2 mm, 전극 간 간격 1.8 mm (대면 전극 간 거리는 0.8 mm)이며, 외경이 서로 다른 10장의 전극으로 설계하였다. 최소 커패시턴스에서는 대면 전극 간 0.5 mm가 겹쳐지며, 최대 커패시턴스에서는 21 mm가 겹쳐지도록 하였으며, 최소~최대 커패시턴스까지 샤프트는 11회 동작한다.

2.3 벨로우즈 설계

벨로우즈는 진공기밀을 유지하는 역할 외에 가동측 전극이 상하로 운동할 수 있도록 주름관 형상으로 되어 있다. 특히 VVC에서는 벨로우즈가 전류의 통전 역할까지 담당하고 있어 특수한 소재가 사용되고 있다. 또한, VVC의 벨로우즈는 보통 수십~수백만 회의 내구수명을 요구하고 있어, 소재의 선택 및 설계에서 주의가 요구된다. 일반적으로 VVC 벨로우즈는 내마모성이 우수하고 입계반응이 적은 베릴륨동 또는 내식성이 우수한 STS316L 소재에 동 도금을 하여 사용하고 있다. 베릴륨동의 경우, 높은 도전성과 연성으로 인해 고 통전을 요구하는 VVC에는 적합하나, 제품 제작을 위한 브레이징 시 상변이 온도가 600°C 초반으로 인해 특수한 브레이징 필러가 필요하다. 또한 브레이징 온도조건을 필러에 맞게 설정해야 하는 어려움이 있으므로 통전전류가 높지 않은 경우에는 보통 STS316L 소재에 동 도금을 하여 사용하고 있다.

본 연구에서는 외경 32 mm, 내경 20 mm, 원관두께 0.1 mm, 자유장 45 mm, 13개의 산수를 가지는 벨로우즈를 설계하였으며, 외부에만 동 도금을 한 STS316L 소재를 선택하였다. 설계된 벨로우즈에 대해 응력 및 소성 변형을 해석하였으며, 해석 결과 압축 운동 시 발생 응력이 기준 항복강도를 약 1.0% 정도 넘어서는 수준이지만, 소성 변형량이 0.009%로 외부 진공 압력과 압축 운동에 의한 변형량이 미세한 관계로 동작에는 문제가 없을 것으로 판단한다. 단, 해석은 7 mm의 압축 동작 시의 결과로서, 벨로우즈가

Table 2. Structure analysis of bellows.

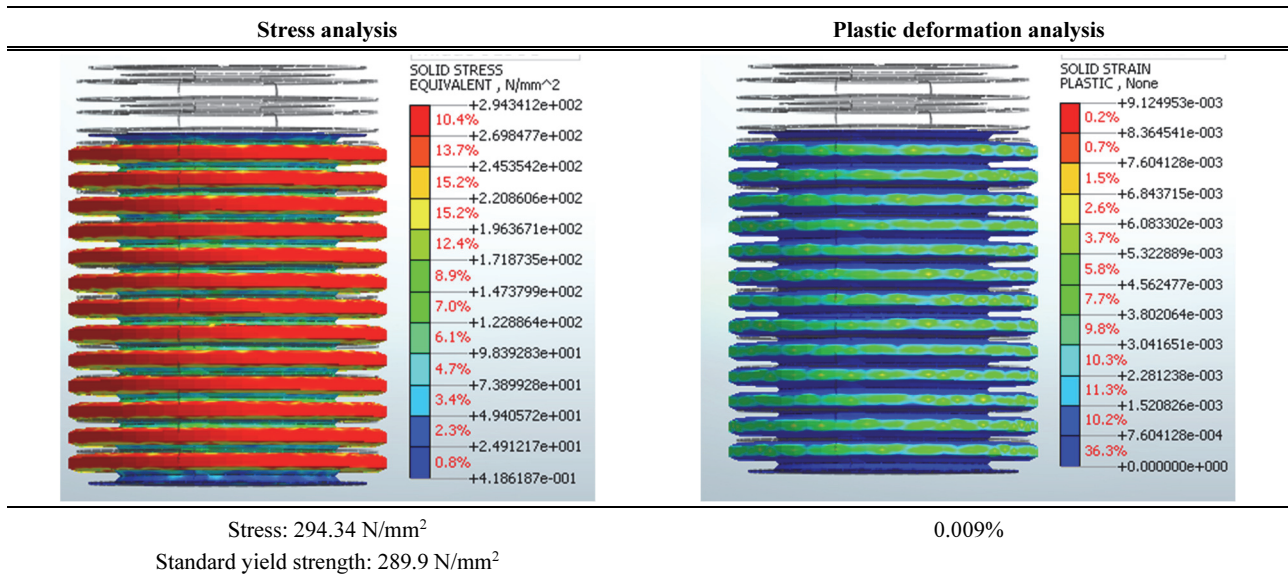




Fig. 4. VVC bellows (before and after Cu-plating).

21 mm 정도 동작하는 것을 감안하면 벨로우즈의 내구수명에 문제가 있을 것으로 예상되므로 향후 추가적인 설계 보완 및 시험을 통해 검증할 예정이다.

2.4 VVC 해석

기타 부품으로 세라믹, 플랜지, 스토퍼, 조정너트 등을 설계하였고, 최종 내부조립도를 완성하였다. 설계의 정확성을 판단하기 위해 Maxwell 1.8 S/W를 사용하여 전계 해석 및 커패시턴스를 해석하였다. 해석 결과, 최소 커패시턴스는 25.73 pF이며, 이때 최대전계는 전극 끝단에서 35 kV/mm이다. 또한 최대 커패시턴스는 508.03 pF으로, 최대전계는 25 kV/mm로 마찬가지로 전극 끝단에서 발생한다. 최대 전계값이 진공의 절연내력(30 kV/mm)을 초과하나, 제품의 컨디셔닝을 통해 절연성능의 향상이 가능하므로 크게 문제가 되지 않을 것으로 판단한다. 커패시턴스는 요구 사양을 충족하는 결과를 얻었으므로 최종 부품도를 완성하고 각각의 부품 및 제품을 제작하였다.

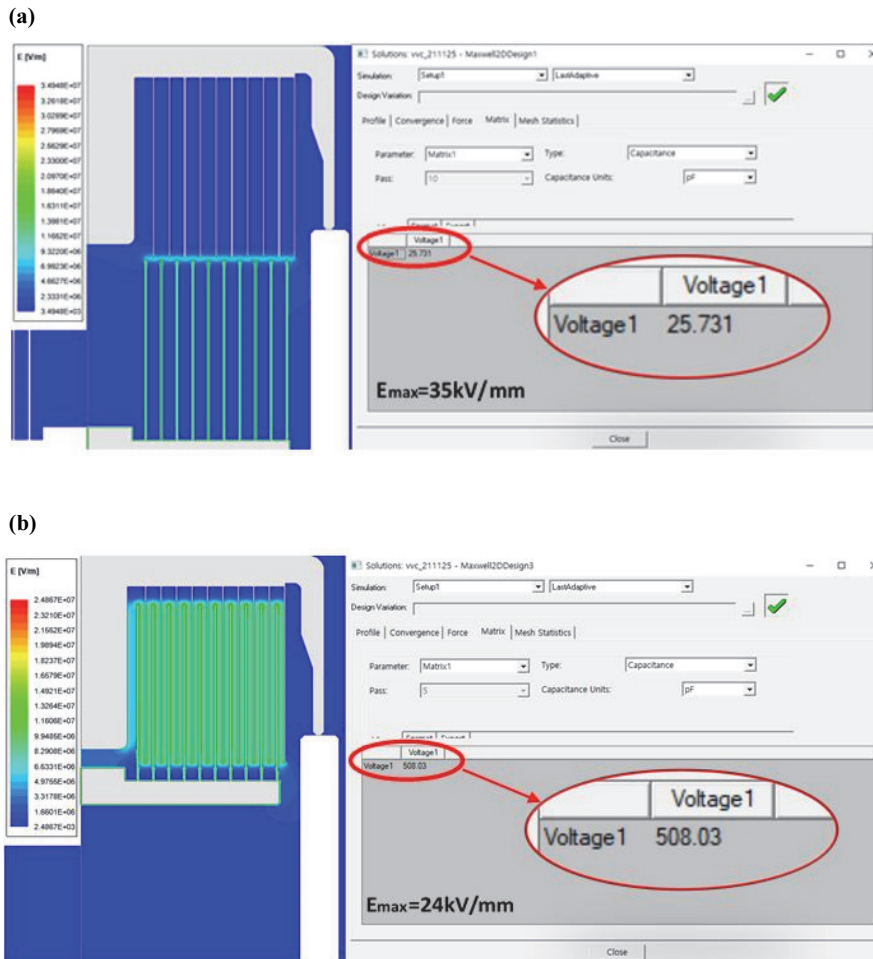


Fig. 5. Electric field and capacitance analysis on electrode part. (a) Electric field analysis at min (capacitance) and (b) electric field analysis at max (capacitance).

3. VVC 제작

3.1 전극부 제작

VVC의 제작은 진공 브레이징 방식을 이용하였으며, 1차와 2차로 나누어 진행하였다. 전극의 두께가 매우 얇기

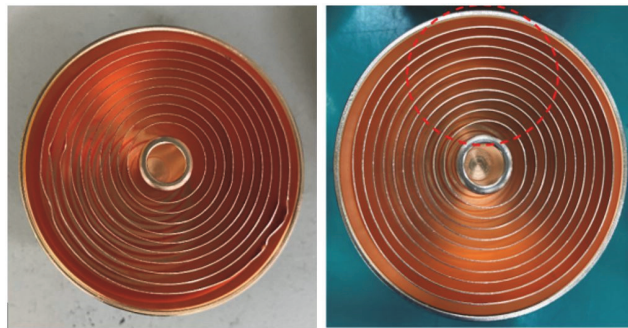


Fig. 6. Damage and deformation of electrode parts.

때문에 일반적으로 사용되는 고온(970°C)에서 브레이징을 하는 경우 전극부의 변형이 발생될 수 있으므로, 전극부만 먼저 조립한 후 BAg-8 필러를 사용하여 850°C의 중온에서 1차 브레이징을 실시하였다. 제작 초기에는 조립 시 실수 및 온도조건 설정 미비로 그림 6과 같이 전극부에 손상, 변형이 발생하였으나, 온도조건을 재설정하고, 조립 지그를 보완하여 1차 브레이징을 완료하였다. 그림 7은 전극부의 1차 브레이징을 위해 진공로에 장입한 사진 및 브레이징 온도조건을 나타내었다.

3.2 완성품 제작

VVC는 각 부품들 사이에 필러를 삽입하여 최종 조립한 후, 진공로 안에서 온도를 높여 부품들을 브레이징 용접함으로써 제작한다. 따라서 진공로 안으로 최종 조립품을 운반하거나 또는 높은 온도에서 브레이징할 때 충격 및 진동에 의해 내부 부품의 틀어짐과 이탈이 발생할 수 있다. 이를 방지하기 위해 그림 8과 같은 브레이징 지그를 설계하

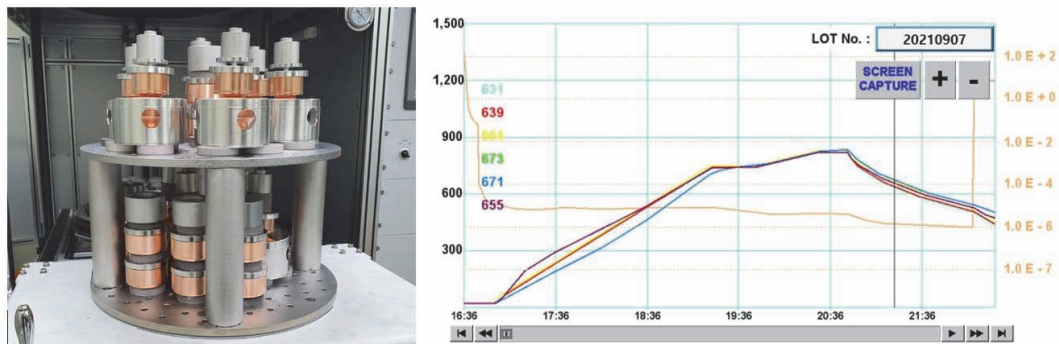


Fig. 7. Mid-temp brazing (1st step) [sub-assembly and brazing temperature].

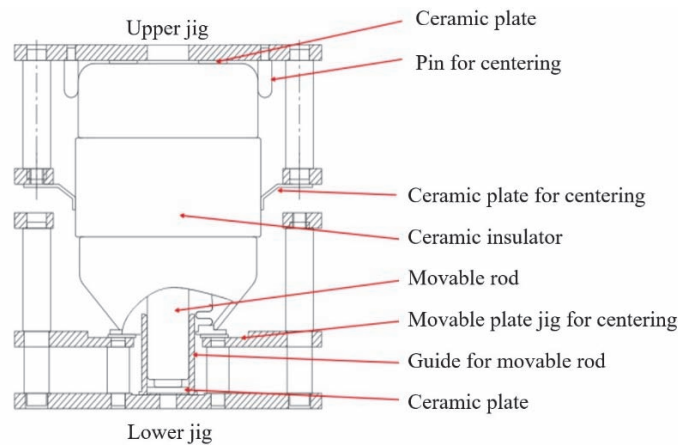


Fig. 8. Jig for final-brazing.

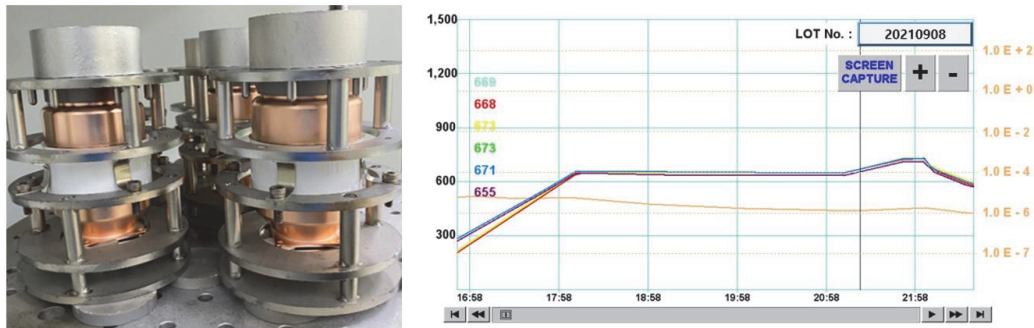


Fig. 9. Low-temp brazing (2nd step) [full-assembly and brazing temperature].

였다. 하부지그는 전체 제품을 지지하면서 가동 로드와 가동부 전체의 동심을 유지할 수 있으며, 상부지그는 고정부 전체와 세라믹과의 동심을 유지할 수 있도록 하였다.

2차 브레이징은 AgCuIn 필러를 사용하여 온도조건 670°C의 저온에서 진행하였다. 1차 중온브레이징을 한 부품들과 세라믹을 최종 조립한 후, 그림 9와 같이 진공로에 장입하고 브레이징을 실시하였다.

4. VVC 평가

총 10개의 VVC를 제작하였으며, 공인시험기관(한국기계전기전자시험연구원)에서 평가를 진행하였다. 시험항목은 AC 내전압시험, 최소/최대 커패시턴스 측정, 커패시턴스 변화의 선형성 확인, 토크 시험으로써, VVC는 아직 공인규격이 없으므로 의뢰자 제시 시방에 의한 참고시험으로 진행하였다. 금번 시험에서는 전류 통전과 관련된 시험은 실시하지 않으므로 은 도금 유무가 성능에 큰 영향은 없다. 그러나 향후 제품의 상용화를 고려하여 일부 VVC는 동 부품에 은 도금을 실시하고 시험을 진행하였다.



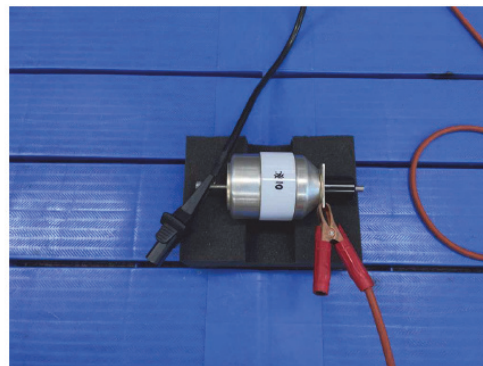
Fig. 10. Prototype VVC.

먼저 DKP-50 kV 시험기를 사용하여 내전압시험을 진행하였다. 내전압 시험은 시료 양단 사이에 60 Hz, AC 12 kV 전압을 1분간 인가하여 절연파괴 발생 여부를 확인하는 것으로써, 시작품 10개의 시험 결과, 모두 성공하였다.

다음으로 LCR meter (4284A)를 사용하여 시료의 최소, 최대 커패시턴스를 측정하였다. 최소 커패시턴스는 구동 샤프트를 시계방향으로 끝까지 회전시켜 가동 전극이 최



Fig. 11. AC withstand voltage test.



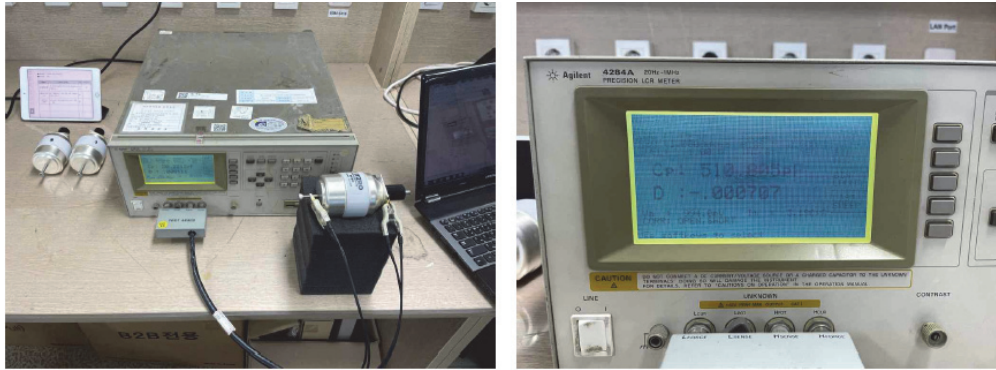


Fig. 12. Capacitance test.

대한 개극되었을 때(전극 간 대향 면적이 최소가 되었을 때)이며, 최대 커패시턴스는 구동 샤프트를 반시계방향으로 약 11.2회 회전시켜 가동 전극이 최대한 고정전극쪽으로 유입되었을 때(전극 간 대향 면적이 최대가 되었을 때)의 값이다. 시험 결과, 최소 커패시턴스는 18.6~25 pF, 최대 커패시턴스는 510.8~520.3 pF까지 측정되었으며, 목표로 했던 50~500 pF 가변량의 최소/최대 범위를 초과하는 커패시턴스를 확인하였다. 측정값에서 시료마다 커패시턴스의 편차가 발생한 사유는 각 전극별 가공상태 및 제작 시 전극들의 동심도에서의 차이에 의한 것으로 판단한다. 또한 해석 결과와 비교 시에도 차이가 발생되는데, 이는 스토퍼의 치수 설계상 오류 및 구동 샤프트의 회전수 차이에 의한 것으로 판단한다.

다음으로 커패시턴스 변화의 선형성을 확인하였다. 먼저 커패시턴스가 50 pF이 되도록 샤프트를 조정하여 시료를

세팅한 후, 샤프트를 회전시켜 가며 매 회전 시마다 커패시턴스를 측정하였다. 측정은 샤프트를 10회 회전할 때까지 진행하였다. 커패시턴스의 변화량은 각 회전 시마다 측정된 커패시턴스의 차이로서, 이 값들의 표준편차를 계산하여 선형성을 확인하였다. 제조사에서 동일한 측정장치로 측정했을 때, 오차는 1% 미만으로 계측되었으므로 각 시험들은 반복 측정 없이 단 1회만 진행하였다. 표 4에는 측정된 커패시턴스의 변화량에 대한 평균값 및 표준편차를 각 시료별로 나타내었다. 시험 결과, 커패시턴스의 변화량은 시료 8번과 9번에서 최대 1% 정도의 편차를 보였으나, 이는 목표로 했던 기준값 5% 이하로서 선형성이 매우 우수한 것으로 확인되었다.

마지막으로 torque gauge (1.5 BTG)를 사용하여 가동부의 구동 시 회전토크를 확인하였다. 측정 결과, 모든

Table 3. Measurement results of capacitance.

Sample no.	Measurement results (pF)	
	Min. capacitance	Max. capacitance
#1 VVC	20.2	515.0
#2 VVC	19.8	510.8
#3 VVC	19.3	517.3
#4 VVC	21.7	516.4
#5 VVC	21.2	514.0
#6 VVC	23.0	514.8
#7 VVC	21.3	512.2
#8 VVC	25.0	514.5
#9 VVC	20.7	520.3
#10 VVC	18.6	512.2

Table 4. Measurement results for linearity of capacitance change.

Sample no.	Measurement results	
	Average rate of change of capacitance (pF/turn)	Standard deviation (%)
#1 VVC	42.40	0.32
#2 VVC	42.06	0.44
#3 VVC	42.32	0.64
#4 VVC	42.29	0.27
#5 VVC	42.33	0.58
#6 VVC	42.16	0.28
#7 VVC	42.17	0.27
#8 VVC	42.34	1.08
#9 VVC	42.41	1.10
#10 VVC	42.22	0.17



Fig. 13. Rotating torque test on movable part.

Table 5. Measurement results of torque.

Sample no.	Max. torque (Nm)	
	Clockwise	Counterclockwise
#1 VVC	0.065	0.094
#2 VVC	0.046	0.079
#3 VVC	0.061	0.086
#4 VVC	0.043	0.150
#5 VVC	0.045	0.082
#6 VVC	0.039	0.073
#7 VVC	0.022	0.085
#8 VVC	0.024	0.139
#9 VVC	0.036	0.064
#10 VVC	0.036	0.068

시료에서 목표값인 0.18 Nm 미만으로 확인되었다. 구동 샤프트를 시계방향으로 회전시킬 때가 반시계방향으로 회전 시보다 토크가 더 높게 측정되었는데 그 이유는 시계방향으로 회전 시 가동부가 개극되며, 이 경우 VVC 내외부의 압력 차(내부는 진공 및 외부는 대기)에 의해 발생하는 자폐력을 상회하는 힘이 가해져야 하기 때문이다. 또한 각 샘플마다 회전 토크값이 상이한 이유는 샤프트의 나사산 가공상태 및 윤활 그리스의 영향으로 판단한다.

5. 결론

AC 내전압 12 kV, 50~500 pF 사양의 VVC를 개발하

고, 공인시험기관에서 성능을 평가하였다. 평가 결과, 제작된 모든 시작품은 목표로 한 요구성능을 만족하였다. 특히 이번에 설계한 cup 형상의 전극은 동심도 및 전극 간 거리를 조립단계부터 일정하게 유지시킬 수 있어 전기적인 성능(절연 및 커패시턴스) 확보에 매우 효과적이라고 판단한다.

비록 금번 시작품은 VVC 단품에 대한 기본 성능 구현 위주로 설계 및 제작되었지만, 또 다른 중요한 요구성능인 전류통전 및 벨로우즈의 내구수명과 관련된 추가적인 연구를 통해 전 요구성능을 확보할 예정이다. 향후 수요처에서 실장비에 탑재하여 전체 항목에 대한 평가가 완료되면, VVC의 국산화가 가능할 것으로 예상된다.

ORCID

Heung Jin Ju

<https://orcid.org/0000-0002-5805-6045>

감사의 글

본 연구는 2020년 중소기업기술혁신개발사업 중 혁신형기업기술개발 사업의 지원을 받아 수행된 연구(과제번호: S2830892)로서, 관계부처에 감사드립니다.

REFERENCES

- [1] J. Min and Y. Suh, *Proc. of the KIPE Conference* (KIPE, Korea, 2020) p. 193.
- [2] G. C. Martins and W. A. Serdijn, *Proc. IEEE Transactions on Circuits and Systems II: Express Briefs*, **63**, 833 (2016) p. 833. [DOI: <https://doi.org/10.1109/TCSII.2016.2534738>]
- [3] J. Min and Y. Suh, *Proc. 2021 IEEE 12th. Energy Conversion Congress & Exposition - Asia (ECCE-Asia)* (IEEE, Singapore, 2021) p. 2410. [DOI: <https://doi.org/10.1109/ECCE-Asia49820.2021.9479452>]
- [4] J. Min, B. Chae, H. Kim, and Y. Suh, *Trans. Korean Inst. Power Electron.*, **24**, 161 (2019) [DOI: <https://doi.org/10.6113/TKPE.2019.24.3.161>]
- [5] B. Couraud, R. Vauche, S. N. Daskalakis, D. Flynn, T. Deleruyelle, E. Kussener, and S. Assimonis, *J. Low Power Electron. Appl.*, **11**, 16 (2021). [DOI: <https://doi.org/10.3390/jlpea11020016>]
- [6] Vacuum Capacitor (VC), MEIDEN Review Series No.177, 2019, No.3.
- [7] Comet, Service Bulletins Capacitors, *SB-12, Introduction to Design, Rating and Installation of Variable VC*, https://www.comet-pect.com/getmedia/b76ca764-3eb6-4aa9-8f84-71d39a932063/SB-12_Variable_Vacuum_Capacitors.aspx (2011).

- [8] Comet, Uni-Con, <https://www.comet-pct.com/en/products/vacuum-capacitors/variable-capacitors/uni-con>.
- [9] L. Pingnan, F. Tao, W. Zhunfei, and J. Qing, Electrode Ring Set for Vacuum Capacitor and Manufacturing Method of Electrode Ring Set, CN Patent 2014-20660548, November 6, 2014.
- [10] L. Pingnan, H. Hao, F. Tao, J. Qing, X. Wenlin, and W. Zhunfei, Spiral Electrode for Vacuum Capacitor, and Vacuum Capacitor Thereof, CN Patent 2012-20572608, November 1, 2012.