

4H-SiC SBD와 JBS 소자의 Deep Level Defect 비교 분석

변동욱¹, 신명철¹, 문정현², 방 옥², 신원호¹, 오종민¹, 박철환³, 구상모¹ 

¹광운대학교 전자재료공학과

²한국전기연구원 전력반도체연구센터

³광운대학교 화학공학과

Deep Level Defect Transient Spectroscopy Analysis of 4H-SiC SBD and JBS Diodes

Dong-Wook Byun¹, Myeong-Cheol Shin¹, Jeong Hyun Moon², Wook Bahng², Weon Ho Shin¹, Jong-Min Oh¹, Chulhwan Park³, and Sang-Mo Koo¹

¹Department of Electronic Materials Engineering, Kwang-woon University, Seoul 01897, Korea

²Power Semiconductor Research Center, Korean Electrotechnology Research Institute (KERI), Changwon 51543, Korea

³Department of Chemical Engineering, Kwang-woon University, Seoul 01897, Korea

(Received March 11, 2021; Revised March 29, 2021; Accepted March 31, 2021)

Abstract: We investigated deep levels in n-type 4H-SiC epitaxy layer of the Schottky barrier diodes (SBD) and Junction Barrier Schottky (JBS) diodes by using deep level transient spectroscopy (DLTS). The I-V characteristics of the JBS devices show ~100 times lower leakage current level than SBDs owing to the grid structures in JBS. The reliable responses of the diodes for deep level transient analysis showed from C-V characteristics. Several deep electron traps were revealed by DLTS measurements in epitaxial layers in 4H-SiC. In both types of diodes, the peaks corresponding to shallow energy levels were observed with slightly different values of 0.132 eV for JBS and 0.186 eV for SBDs. The two remarkable deep level peaks (J2 and J3) have been obtained with 0.257 eV and 0.273 eV in JBS, and they were analyzed to have a similar trap concentration of $\sim 10^{14} \text{ cm}^{-3}$. The comparison results showed that the defects could be related with device fabrication procedures such as ion-implantation and growth.

Keywords: 4H-SiC, Deep level transient spectroscopy, Junction barrier Schottky, Schottky barrier diode

1. 서 론

SiC (silicon carbide)는 WBG (wide bandgap) 반도체 물질로서 고전압, 고주파, 대전류 그리고 고온과 같은 극한의 환경에서도 적용이 가능한 우수한 소재이다 [1-3]. 이러한 잠재력을 가지고 있는 SiC는 전기 자동차(EV/HEV)

✉ Sang-Mo Koo; smkoo@kw.ac.kr

Copyright ©2021 KIEEME. All rights reserved.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

및 신재생 에너지 산업과 같이 고온의 환경에서 높은 전력이 요구되는 경우, Si (silicon)을 대체할 가능성이 높다 [4,5]. 특히 4H-SiC를 기반으로 둔 문턱전압이 낮고 스위칭이 빠른 SBD (schottky barrier diode)와 P-grid층을 추가하여 설계한 JBS (junction barrier Schottky) 다이오드는 여러 분야에서 많이 적용되기 시작했다 [6,7].

그러나 이러한 4H-SiC의 우수한 성능에도 불구하고 다양한 deep level defect에 대한 연구는 소자의 성능 개선을 위해 여전히 많은 연구가 필요하다 [8]. 반도체 내의 의도하지 않은 deep level defect들은 소자 성능에서 carrier trapping, 누설 전류의 증가 그리고 carrier life time

감소와 같은 치명적인 영향을 미칠 수 있다 [9,10]. 그러므로 고압, 고전류와 같은 극한의 환경에서 주로 사용되는 4H-SiC와 같은 고에너지갭 기반 소자에서의 deep level defect에 대한 심화 연구는 매우 중요하다.

본 연구는 CREE사의 동일한 웨이퍼에서 제작된 SBD, JBS 다이오드의 defect에 대해 비교 분석 하였다. DLTS 분석을 위해 신뢰할 수 있는 다이오드 특성을 IV와 CV 측정을 통해 확인하였다. 그리고 epitaxy layer 성장 시 나타나는 고유한 결함과 ion implantation 공정에 따른 두 소자의 deep level defect의 특성 변화를 비교하였다.

2. 실험 방법

본 실험에서 사용된 소자는 CREE에서 제작된 탄화규소 기판으로 SBD, JBS 다이오드를 직접 설계하여 제작하였다. 모든 웨이퍼는 4인치이며 도핑 농도가 $\sim 10^{18} \text{ cm}^{-3}$ n-type 4H-SiC 기판 위에 4 μm 두께를 가지는 epitaxy layer가 있으며, epitaxy layer의 도핑농도는 $\sim 10^{16} \text{ cm}^{-3}$ 이다. Cathode 전극은 NiSi ($\sim 40 \text{ nm}$)로 Ohmic contact을 형성하였고 anode 전극은 aluminum ($\sim 3,800 \text{ nm}$)로 Schottky contact을 형성하였다. 그림 1에 각 소자의 단면도를 나타내고 있으며, dicing된 개별 소자들을 이용하여 측정 분석을 하였다. 표 1은 두 다이오드의 구조에 따른 설정을 정리한 것으로, 두 다이오드의 contact area는 동일하게 19 mm^2 으로 같고 JBS 다이오드의 경우 $\sim 3 \mu\text{m}$ 깊이의 P⁺-well이 있으며 cell의 간격은 $\sim 4 \mu\text{m}$ 이다.

Table 1. Structure parameter of SBD and JBS diodes.

Diode type	Inter-cell width (μm)	P ⁺ -well width (μm)	Contact area (mm^2)
Schottky	-	-	19
JBS	4	3	19

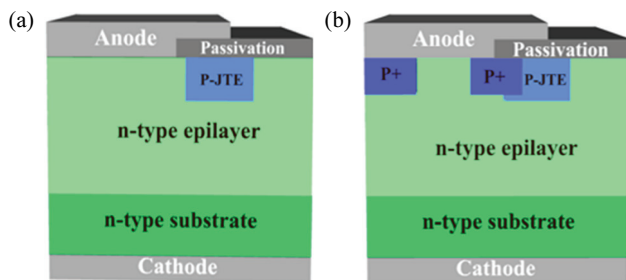


Fig. 1. Structure of the 4H-SiC (a) SBD and (b) JBS diodes.

3. 결과 및 고찰

3.1 IV CV 특성

그림 2는 SBD, JBS 다이오드의 전압에 따른 전류를 측정된 그래프이다. 두 소자들은 0.8~1 V에서 문턱전압을 가지는 것을 확인하였다. 순방향 전압에서 SBD 소자가 JBS 다이오드 소자보다 큰 기울기를 가지기에 온-저항 특성이 더 우수한 것을 알 수 있다. 전압에 따른 전류 그래프를 선형화하였을 때, 역전압에서의 누설전류가 100배 정도 차이가 나타난다. 이것은 JBS 다이오드의 P⁺-well 영역에 의해 PN 접합이 만들어져 depletion layer가 형성됨에 따라 metal과 n-type epitaxial layer 사이에 집중되는 electrical-field가 상대적으로 감소하는 것에 기인한다 [10].

그림 3(a)는 역전압에 대한 커패시턴스 그래프로 50 kHz의 주파수로 측정하였다. SBD의 커패시턴스의 값이 JBS 다이오드보다 큰 것을 확인하였다. SBD와 달리, JBS 다이오드는 소자 내의 PN 접합에 의한 depletion layer로 전체적인 커패시턴스를 감소시킨다고 볼 수 있다. 그림 3과 같이 C-V를 통해 도출된 $1/C^2$ -V 그래프 식 (1)을 통해 각 다이오드의 barrier height을 구할 수 있다.

$$\frac{1}{C_{dep}^2} = \frac{\omega_{dep}^2}{A^2 \epsilon_s^2} = \frac{2(\Phi_{bi} + V_r)}{qN\epsilon_s A^2} \quad (1)$$

- q: 전자의 전하량 = $1.6 \times 10^{19} \text{ [C]}$
- A: 소자의 면적 = 19 [mm^2]
- ϵ_s : 비유전율 = 4H-SiC (9.7)
- N: 에피 도핑 농도 = $10^{16} \text{ [cm}^{-3}\text{]}$
- Φ_{bi} : 내부전위(Barrier height)

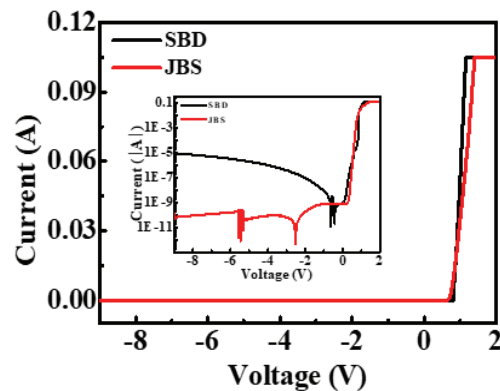


Fig. 2. I-V characteristics of the SBD and JBS diodes.

식 (1)은 $1/C_{dep}^2$ 와 V_r 사이의 선형관계라는 것을 알 수 있다. X축 절편을 구함으로써 내부 전위(ϕ_{bi})는 SBD가 JBS 다이오드보다 더 낮음을 알 수 있으며, 각각 barrier height에 의한 결과는 ~ 0.84 eV, ~ 1.17 eV로 도출되었다. 이러한 IV, CV 측정 결과는 주어진 주파수(~ 50 kHz)에서 온도를 변화시키며 deep level transient 분석하기에 신뢰할 수 있는 다이오드 특성을 나타내는 결과이다.

3.2 DLTS 측정 분석

그림 4는 SBD와 JBS 다이오드에서 측정된 DLTS spectra 그래프이다. DLTS spectra는 80~600 K의 온도 범위에서의 capacitance transient를 측정하여 도출하였으며, JBS 다이오드는 200 K 이하에서, SBD는 약 100 K와 300 K에서 peak가 확인되었다. DLTS spectra에서 나타나는 peak들을 통해 defect에 대한 여러 parameter들을 도출할 수 있기에 그림 5와 같이 각 온도 대역에서 peak들에 대해 자세히 정리하여 나타내었다.

그림 5(a)는 100~160 K의 온도에서의 각 소자들의 DLTS spectra이다. 약 113 K와 117 K에서 S_1 와 J_1 peak를 확인할 수 있었다. 또한 JBS 다이오드의 경우, 약 130 K, 150 K에서 J_2 와 J_3 peak를 확인하였다. 이는 주로 이온 주입 공정에 의해서 불순물 원자(Al)가 4H-SiC 격자 내로 침투하여 자리를 차지하는 작용과 관련이 있을 수 있다 [9,11]. 그림 5(b)는 200~350 K에서 관찰된 DLTS spectra이다. 300 K에서 나타난 peak는 4H-SiC의 전형적인 deep level인 $Z_{1/2}$ 인 것을 알 수 있다. JBS 다이오드에서는 peak가 나타나지 않은 것을 확인하였다. 이는 PN junction과 Schottky가 혼합된 구조로 인하여 deep level의 위치에서 여러 계면 상태에 영향을 받아 개별적인 peak이 확실히 관찰되지 않았으며, 이에 대하여서는 추가적인 분석 연구가 필요할 것으로 판단된다.

그림 6은 각 다이오드의 DLTS spectra에서 추출한 Arrhenius plot 그래프이다. 이 결과는 온도에 따른 carrier들의 capture and emission rate을 통해 결정할 수 있다. 식 (2)는 온도에 따른 전자의 emission rate이다.

$$e_n = c_n \exp\left(-\frac{E_F - E_t}{kT}\right) = \sigma_n v_{thn} N_C \exp\left(-\frac{E_F - E_t}{kT}\right) \quad (2)$$

e_n 은 전자의 방출 속도, c_n 은 포획속도, E_F 는 Fermi level, E_t 은 trap level, k 는 볼츠만 상수, σ_n 는 전자의 capture cross section, v_n 은 전자의 열 속도 그리고 N_C

는 conduction band의 effective density of state이다. 이때, N_C 는 유효질량(m^*)과 플랑크 상수(h)로 상수 표현이 가능하고 그 식을 로그 함수를 취하면 다음과 같은 식 (3)을 얻을 수 있다.

$$\ln\left(\frac{T^2}{e_n}\right) = (E_C - E_t) \frac{1}{kT} - \ln(\sigma_n \gamma_n) \quad (3)$$

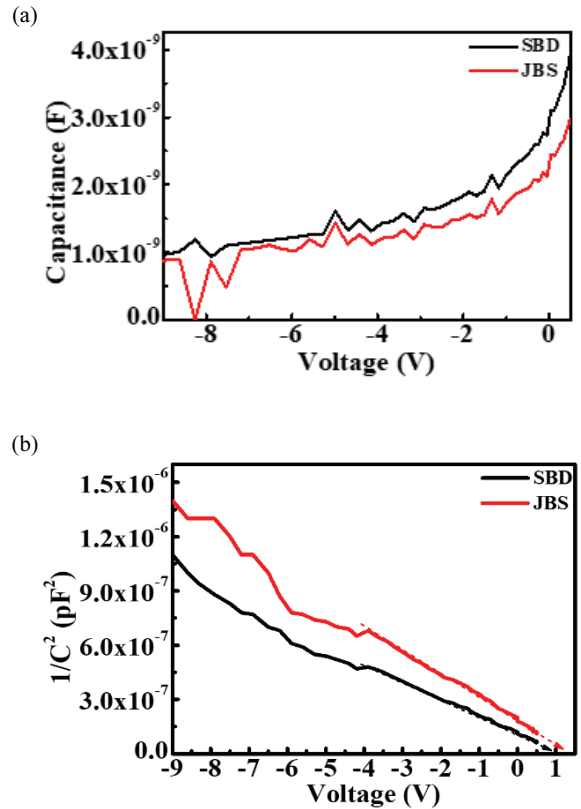


Fig. 3. (a) Typical capacitance-voltage characteristics and (b) $1/C^2$ -V plot of the SBD and JBS diodes.

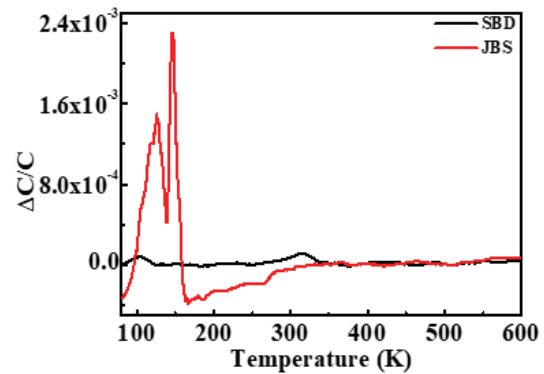


Fig. 4. DLTS spectra of the SBD and JBS diodes.

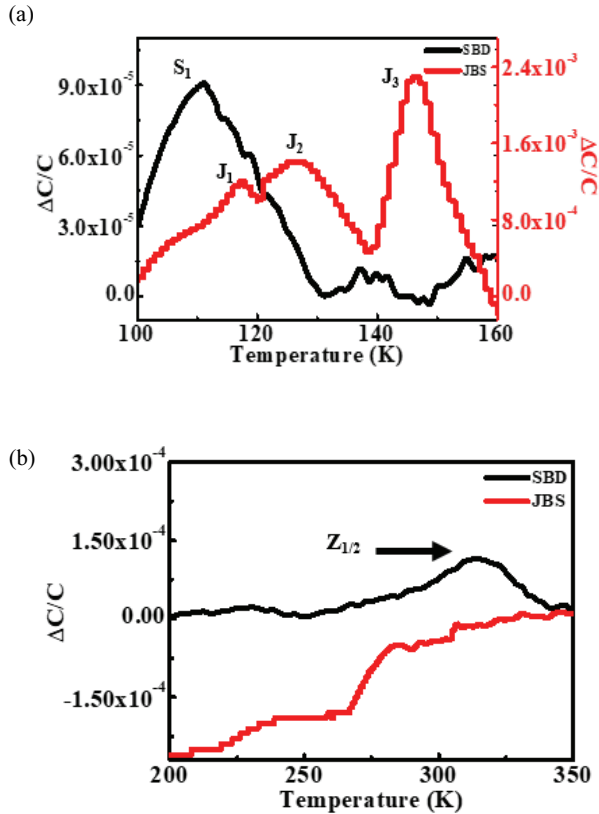


Fig. 5. Detailed DLTS spectra of the SBD and JBS diodes for each temperature section where peaks appear (a) 100~160 K and (b) 200~350 K.

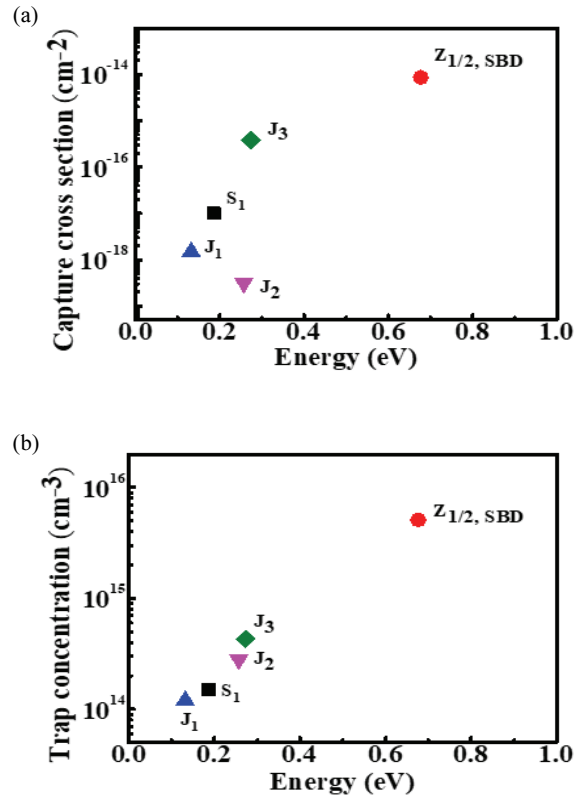


Fig. 7. (a) Capture cross section versus trap energy of each peaks and (b) trap concentration versus trap energy of each peaks.

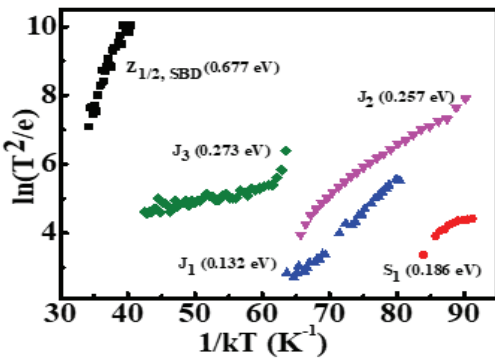


Fig. 6. Arrhenius plot with energy level of each peaks.

즉, 이 식으로 그래프의 기울기($E_c - E_t$)는 trap 준위를 추론할 수 있으며 Y축 절편의 계산을 통해 trap capture cross를 알 수 있다. 그림 6에서 볼 수 있듯이, JBS 다이오드에서 관찰된 trap J_2 , J_3 는 0.25~0.27 eV로 y축 값이 상대적으로 높은 Arrhenius 개형이 나타나는 것을 알 수 있

다. 이는 SBD에는 보이지 않는 defect들로 P^+ -well 영역을 형성하기 위해, implantation 공정으로 주입되는 원자들로 인해 나타나는 trap들로 해당될 수 있다.

그림 7(a)와 (b)는 각 다이오드에서 나타나 peak들의 trap 준위에 따른 capture cross section과 trap concentration을 나타낸 것이다. SBD와 JBS 다이오드의 S_1 , J_1 defect은 0.13~0.18 eV의 trap 준위에서 유사한 capture cross section과 trap concentration의 결과를 확인할 수 있다. 이 전자 trap들은 4H-SiC에서의 Ti 불순물과 관련된 결함으로 보고된다 [12]. 4H-SiC와 같은 화합물 반도체 단결정 성장 시, vacancy, interstitial과 같은 매우 다양한 point 결함들이 나타날 가능성이 있다. 이때 성장에 사용되는 graphite의 주요 오염물질인 전이금속 Ti, V가 SiC 내에 외인성 결함으로 발생할 수 있으며, 이는 의도하지 않은 trap으로 작용될 수 있다고 보고된 바 있다 [13-15]. J_2 , J_3 defect은 0.25~0.27 eV의 trap 준위에서 $\sim 10^{14} \text{ cm}^{-3}$ 의 trap concentration을 가지는 것을 볼 수 있다. SBD에는 없는 defect으로 불순물 주입에 의한 결함과 관련이 있을 수 있다. 그리고 $Z_{1/2}$ defect은 $\sim 10^{15} \text{ cm}^{-3}$

Table 2. Energy position and capture cross section of each peaks in SBD and JBS diodes. In the last two columns, a possible attribution of traps have been made by comparing the parameters of well-known deep-level defects in 4H-SiC.

Trap	Sample	E_t (eV)	Capture cross section (cm^2)	N_t (cm^{-3})	Deep level	Possible attribution
S_1	SBD	0.186	1.0×10^{-17}	1.5×10^{14}	Ti (h) [12-15]	Impurity defect
$Z_{1/2, \text{SBD}}$	SBD	0.677	8.6×10^{-15}	5.1×10^{15}	$Z_{1/2}$ [8,12-16]	Intrinsic defect
J_1	JBS	0.132	1.5×10^{-18}	1.2×10^{14}	Ti (c) [12-15]	Impurity defect
J_2	JBS	0.257	3.1×10^{-19}	2.8×10^{14}	-	Impurity defect
J_3	JBS	0.273	3.8×10^{-16}	4.3×10^{14}	-	Impurity defect

의 N_t 를 가지고 0.677 eV 준위에 위치하는 것으로 4H-SiC 격자 내의 탄소 공공과 관련된 고유한 결함인 것을 알 수 있다 [8,12-16]. 표 2는 그림 6, 7에서의 DLTS로 측정된 well-known defect들에 대해 요약하였다.

4. 결론

본 연구에서는 DLTS 측정을 통해 SBD와 JBS 다이오드의 deep level defect에 대해 비교 분석했다. 두 다이오드들의 DLTS spectra에서 온도에 따른 carrier의 emission rate를 계산하여 trap level, capture cross section과 trap concentration을 추출하여, 4H-SiC의 일반적인 결함, implantation에 의한 결함과 오염물질에 의한 의도하지 않은 결함에 대해 분석하였다. SBD에서 S_1 , $Z_{1/2}$ trap은 0.18 eV와 0.67 eV 준위에 위치하였고 4H-SiC의 보고된 고유한 결함인 $Z_{1/2}$ trap을 확인하였다. 그리고 JBS 다이오드에서 관찰된 J_1 , J_2 , J_3 trap은 0.13 eV, 0.25 eV와 0.27 eV에 위치하였다. SBD, JBS 다이오드에서 확인되는 S_1 과 J_1 trap은 유사한 energy level과 $\sim 10^{14} \text{cm}^{-3}$ 의 trap concentration을 가지는 것을 볼 수 있다. 또한 J_2 와 J_3 의 trap은 SBD에서 관찰되지 않는 trap으로 이온 주입 공정에 의한 결함과 관련될 수 있다. 관찰된 결함들을 통해, 두 다이오드의 P⁺-well 영역 차이에 따라 발생하는 결함들에 대해 관찰할 수 있었고 각 결함의 energy position과 concentration에 대해 확인하였다.

ORCID

Sang-Mo Koo

<https://orcid.org/0000-0002-9827-9219>

감사의 글

본 연구는 한국산업기술평가원의 지원(P0012451, 20003540) 및 2021년도 광운대학교 우수연구자 지원 사업에 의해 연구된 결과임을 밝힙니다.

REFERENCES

- [1] B. J. Baliga, *J. Appl. Phys.*, **53**, 1759 (1982). [DOI: <https://doi.org/10.1063/1.331646>]
- [2] J. Yang, S. Ahn, F. Ren, S. J. Pearton, S. Jang, and A. Kuramata, *IEEE Electron Device Lett.*, **38**, 906 (2017). [DOI: <https://doi.org/10.1109/LED.2017.2703609>]
- [3] K. M. Geib, C. Wilson, R. G. Long, and C. W. Wilmsen, *J. Appl. Phys.*, **68**, 2796 (1990). [DOI: <https://doi.org/10.1063/1.346457>]
- [4] C. Zhang, S. Srdic, S. Lukic, Y. Kang, E. Choi, and E. Tafti, *Proc. 2018 IEEE Energy Conversion Congress and Exposition (ECCE)* (IEEE, Portland, USA, 2018) p. 3880. [DOI: <https://doi.org/10.1109/ECCE.2018.8558373>]
- [5] Y. J. Lee, S. Cho, J. H. Seo, S. J. Min, J. I. An, J. M. Oh, S. M. Koo, and D. Lee, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **31**, 367 (2018). [DOI: <https://doi.org/10.4313/JKEM.2018.31.6.367>]
- [6] Y. Pan, L. Tian, H. Wu, Y. Li, and F. Yang, *Microelectron. Eng.*, **181**, 10 (2017). [DOI: <https://doi.org/10.1016/j.mee.2017.05.054>]
- [7] W. Y. Son, M. C. Shin, M. Schweitz, S. K. Lee, and S. M. Koo, *J. Nanoelectron. Optoelectron.*, **15**, 777 (2020). [DOI: <https://doi.org/10.1166/jno.2020.2818>]
- [8] S. Sasaki, K. Kawahara, G. Feng, G. Alfieri, and T. Kimoto, *J. Appl. Phys.*, **109**, 013705 (2011). [DOI: <https://doi.org/10.1063/1.3528124>]
- [9] K. Kawahara, G. Alfieri, and T. Kimoto, *J. Appl. Phys.*, **106**, 013719 (2009). [DOI: <https://doi.org/10.1063/1.3159901>]
- [10] S. J. Min, M. C. Shin, N. T. Nguyen, J. M. Oh, and S. M. Koo,

- Materials*, **13**, 445 (2020). [DOI: <https://doi.org/10.3390/ma13020445>]
- [11] Y. D. Tang, X. Y. Liu, Z. D. Zhou, Y. Bai, and C. Z. Li, *Chinese Phys. B*, **28**, 106101 (2019). [DOI: <https://doi.org/10.1088/1674-1056/ab3cc2>]
- [12] T. Dalibor, G. Pensl, N. Nordell, and A. Schöner, *Phys. Rev. B*, **55**, 13618 (1997). [DOI: <https://doi.org/10.1103/PhysRevB.55.13618>]
- [13] T. Dalibor, G. Pensl, H. Matsunami, T. Kimoto, W. J. Choyke, A. Schöner, and N. Nordell, *Phys. Status Solidi A*, **162**, 199 (1997). [DOI: [https://doi.org/10.1002/1521-396X\(199707\)162:1<199:AID-PSSA199>3.0.CO;2-0](https://doi.org/10.1002/1521-396X(199707)162:1<199:AID-PSSA199>3.0.CO;2-0)]
- [14] Ł. Gelczuk, M. Dąbrowska-Szata, M. Sochacki, and J. Szmidt, *Solid-State Electron.*, **94**, 56 (2014). [DOI: <https://doi.org/10.1016/j.sse.2014.02.008>]
- [15] F. Fabbri, D. Natalini, A. Cavallini, T. Sekiguchi, R. Nipoti, and F. Moscatelli, *Superlattices Microstruct.*, **45**, 383 (2009). [DOI: <https://doi.org/10.1016/j.spmi.2008.10.024>]
- [16] B. Zippelius, J. Suda, and T. Kimoto, *J. Appl. Phys.*, **111**, 033515 (2012). [DOI: <https://doi.org/10.1063/1.3681806>]