

# IZO 박막 트랜지스터의 UV를 이용한 후열처리 조사 시간에 따른 전기적 특성 평가

이재윤<sup>1</sup>, 김한상<sup>1</sup>, 김성진<sup>1,2</sup> 

<sup>1</sup> 충북대학교 전자정보대학

<sup>2</sup> 충북대학교 컴퓨터 정보통신연구소

## Evaluation of Electrical Properties of IZO Thin-Film with UV Post-Annealing Treatment Time

Jae-Yun Lee<sup>1</sup>, Han-Sang Kim<sup>1</sup>, and Sung-Jin Kim<sup>1,2</sup>

<sup>1</sup> College of Electrical and Computer Engineering, Chungbuk National University, Cheongju 28644, Korea

<sup>2</sup> Institute for Computer and Information Communication Chungbuk National University, Cheongju 28644, Korea

(Received August 11, 2019; Revised September 8, 2019; Accepted September 11, 2019)

**Abstract:** We investigated the effect of a post-annealing process using ultraviolet (UV) light on the electrical properties of solution-processed InZnO (IZO) thin-film transistors (TFTs). UV light was irradiated on IZO TFTs for different time periods of 0s, 30s, and 90s. We measured transfer and retention stability curves to evaluate the performance of the fabricated TFTs. In addition, we measured height, amplitude, and phase AFM images to analyze changes in the surface and morphology of the devices. AFM measurements were performed by setting the drive amplitude of the cantilever tip to 47.9 mV in tapping mode, then dividing the device surface into 500 nm × 500 nm. In the case of IZO TFT irradiated with UV for 30s, the electron mobility and  $I_{on}/I_{off}$  ratio were improved, the threshold voltage was reduced by approximately 2 V, and the subthreshold swing also decreased from 1.34 V/dec to 1.11 V/dec.

**Keywords:** IZO thin-film transistors, Ultraviolet, Post-annealing, Solution process, Sol-gel, Electrical characteristics

### 1. 서론

최근 디스플레이의 해상도가 높아지고, 기능이 다양해지면서 플렉서블(flexible)하고 롤러블(rollable)한 디스플레이가 차세대 디스플레이로서 많은 주목을 받고 있다 [1-3]. 이러한 차세대 디스플레이에 적용하기 위한 활성층 물질로서 indium gallium zinc oxide (IGZO), zinc oxide (ZnO) 및 indium zinc oxide (IZO)와 같

은 비정질 산화물 반도체가 사용되고 있다. 이러한 비정질 산화물 반도체는 기존의 실리콘 반도체에 비해 높은 전기 이동도와 신뢰성을 가지며, 구동 회로 집적에 유리해 고속 구동 회로 구현이 용이하며, 저온 공정 제작에 수월한 장점이 있다. 그중에서도 IZO는 높은 광학 투과도와 전기 전도도를 가져 차세대 디스플레이를 위한 이상적인 채널층으로서 많이 연구되고 있다 [4-9].

이러한 산화물 반도체를 제작하는 방법으로는 진공 증착, 노광(photolithography) 공정, 용액 공정과 같은 다양한 방법이 존재한다. 이 중에서 용액 공정은 진공 증착이나 노광 공정에 비해 높은 공정비용이나 고가의 장비들이 필요하지 않기 때문에 공정비용을 감

✉ Sung-Jin Kim; [ksj@chungbuk.ac.kr](mailto:ksj@chungbuk.ac.kr)

소시킬 수 있으며, 비교적 짧은 시간에 고성능의 박막 트랜지스터(thin-film transistor, TFT)를 제작할 수 있어 많이 사용되고 있다 [10-12].

하지만 이러한 용액 공정을 이용한 박막 형성 방법은 기존의 진공 증착 공정에 비해서 대면적에 적용하기 어렵고 전기적 성능이 비교적 낮은 편이다 [13,14]. 또한 수명이 짧고 박막 형성 후 균일도가 매우 떨어진다는 단점이 있다. 따라서 이러한 낮은 박막 균일도를 해결하기 위해 박막 형성 후 표면처리, 열처리 중 부가적인 공정을 통해서 박막의 계면 결정화를 유도하는 등의 다양한 연구가 이루어지고 있다 [15-18].

본 논문에서는 용액 공정으로 제작한 IZO TFT에 열처리 공정과 동시에, 상대적으로 약한 자외선 빛(ultra-violet light, UV)을 짧은 시간 동안 조사하여 용액 공정의 낮은 박막 균일도 및 전기적 성능 평가 저하를 방지하였다. 최종적으로 제작된 IZO TFT의 성능을 평가하기 위해 transfer curve와 retention stability curve를 측정하였으며, 원자간력 현미경(atomic force microscopy, AFM)을 이용하여 IZO TFT의 표면 상태를 분석하였다.

## 2. 실험 방법

그림 1은 본 논문에서 연구한 소자의 제작 과정을 나타낸다. 제작한 트랜지스터는 IZO 활성층 기반의 top-contact bottom-gate 구조이며, heavily doped n-type 실리콘 웨이퍼를 기판이자 하부 전극으로 사용하였다. 고온에서의 산화 공정(oxidation)을 통해 heavily doped n-type 실리콘 웨이퍼 위에 100 nm의 SiO<sub>2</sub> 절연막층을 성장시켰으며, 이후 H<sub>2</sub>SO<sub>4</sub>와 H<sub>2</sub>O<sub>2</sub>를 4:1 비율로 60°C에서 20분 동안 sulfuric acid peroxide mixture (SPM) 세정 공정을 진행하였다. 채널을 형성하는 IZO층을 제작하기 위해서 0.1 M의 indium nitrate hydrate [In(NO<sub>3</sub>)<sub>3</sub>·xH<sub>2</sub>O]와 0.1 M의 zinc acetate dehydrate [Zn(CH<sub>3</sub>COO)<sub>2</sub>·2H<sub>2</sub>O]를 용질로 준비하였으며, 2-methoxyethanol에 용해시켰다. 각각의 용액의 촉매로서 acetylaceton을 사용하였으며, indium 용액에는 별도로 NH<sub>3</sub>을 첨가하였다. 두 용액의 용해 공정을 촉진하기 위해서 자석 교반기(magnetic stirrer)를 이용하여 60°C에서 1시간 동안 700 rpm의 속도로 stirring하여 충분히 용해시켰다. 이후 충분히 용해시킨 indium 용액과 zinc 용액을 7:3 비율로 혼합하고 상온의 온도에서 2시간 동안 500 rpm의 속도로 충분히 stirring을 진행하여 투명한 IZO precursor 용액

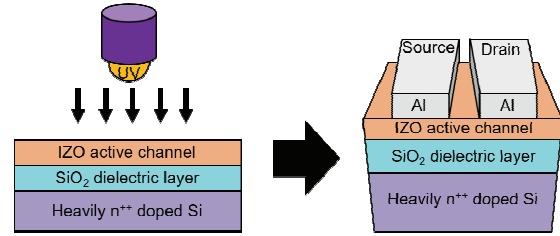


Fig. 1. Schematics for represent of the process of the IZO thin-film transistor structure processed by ultraviolet post-annealing treatment.

을 만들었다.

SPM 세정 공정을 마친 실리콘 기판 위에 IZO 전구체 용액을 스핀 코팅(spin coating) 장비를 이용하여 30초 동안 2,000 rpm의 속도로 회전시켜 30 nm의 IZO 채널층을 형성했다. 스핀 코팅 후 진공 오븐에서 150°C에서 1시간 동안 열처리 과정을 거쳐 남아 있는 용매를 증발시켰다. 이후 400°C로 1시간 동안 hard baking을 진행하여 IZO 채널층을 완전히 경화시켰다. 이후 photo-lithography 장비를 이용하여 제작한 IZO TFT에 UV를 0, 30, 90초 동안 조사한 후, thermal evaporator 장비를 이용하여 length 200 μm, width 2,000 μm인 source/drain Al 전극을 100 nm 두께로 증착하였다.

최종적으로 완성된 소자는 실온에서 반도체 파라미터 분석기를 사용해 측정하였다. UV 조사 공정 시간에 따른 소자의 특성을 비교하기 위해 transfer curve와 retention stability curve를 측정하였으며, 소자의 표면과 형태(morphology)의 변화를 분석하기 위해 Bruker사의 ICON AFM 장비를 이용하여 촬영하였다. AFM 측정은 tapping mode에서 cantilever tip의 drive amplitude를 47.9 mV로 설정한 후, 1 Hz의 scan rate로 500 nm × 500 nm 크기의 소자 표면을 256 line으로 나누어 촬영했다. 소자 표면과 tip 사이에 상호작용하는 힘으로 인해 변화하는 amplitude 값을 측정하기 위해서 cantilever를 공진주파수(resonance frequency)로 진동시킨 후 임의의 probe를 이용하여 측정하였다. 이후 IZO 박막의 topography 촬영을 위해 detector를 이용하여 cantilever 위에 조사된 레이저의 진폭 신호를 측정하고 일정하게 유지시켜 IZO thin film sample 표면을 스캔하였다.

## 3. 결과 및 고찰

UV를 이용한 post-annealing 공정의 목적은 절연

막인 SiO<sub>2</sub> 박막과 채널층인 IZO 박막의 결합력을 향상시키고 IZO 박막 표면의 결함을 줄임으로써 TFT의 전기적 특성을 향상시키는 것이다. 이를 확인하기 위하여 암실 상태에서 반도체 파라미터 분석기를 통해 transfer 및 retention stability curve를 측정하였다. 제작한 IZO TFT는 top-contact bottom-gate 구조로 drain current와 gate voltage 사이의 관계식을 통해 transfer curve를 측정하였으며, TFT의 전기적 특성 평가를 위한 4개의 기본 파라미터들인 전하 이동도(mobility), 전류 점멸비(on/off current ratio), 문턱전압( $V_{th}$ ), subthreshold swing 값은 다음 식으로부터 유도하였다 [19].

$$I_{ds} = \frac{W}{L} c_i u \left( V_{gs} - V_{th} - \frac{V_{ds}}{2} \right) V_{ds} \quad (1)$$

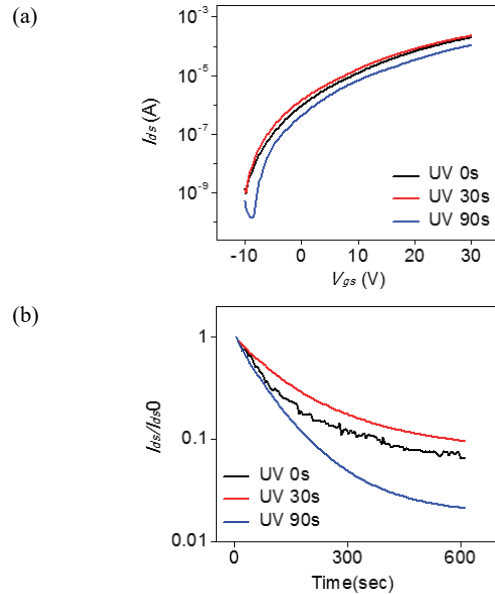
식 (1)은 선형 전류 영역(linear current region)에서의 drain current 관계식을 나타내고 있으며,  $C_i$ 는 절연층에서의 단위 면적당 커패시턴스(capacitance),  $W$ 와  $L$ 은 채널층의 폭과 길이,  $u$ 는 전계 효과 이동도(field effect mobility)를 의미한다.  $I_{ds}$  값이 매우 낮으면, 위 식의 이차항을 무시할 수 있고  $V_{ds}$ 와  $I_{ds}$  사이의 선형 관계를 확인할 수 있으므로 이와 같은 상태를 linear current region이라 명칭한다.

$$I_{ds} = \frac{W}{2L} c_i u (V_{gs} - V_{th})^2 \quad (2)$$

식 (2)는 포화 영역(saturation region)에서의 drain current 관계식을 나타내고 있으며,  $u$ 는 포화 이동도(saturation mobility)를 의미한다. Saturation region에서 n-channel pinch-off가 발생하고  $I_{ds}$ 는 포화 상태에 도달하게 된다.

그림 2는 용액 공정으로 IZO 박막을 형성하고 표면 경화를 위해서 열처리를 진행한 이후에 UV 조사 시간이 TFT 전기적 특성에 미치는 영향을 평가하기 위해 측정한 electrical characteristic을 나타낸다.

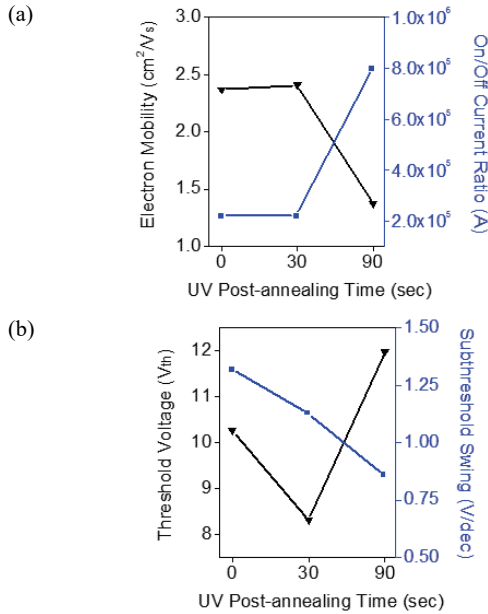
그림 2(a)는 UV 조사 시간을 각각 0, 30, 90초로 다르게 설정하여 제작한 IZO TFT의 transfer curve를 나타낸다.  $V_{ds}$ 를 30 V로 고정하여  $V_{gs}$ 를 -10 V에서 +30 V까지 step 0.2 V로 설정하여 sweep 했을 때의  $V_{gs}$ 에 따른  $V_{ds}$ 를 조사하였다. Transfer curve를 보았을 때, UV를 조사하지 않고 제작한 IZO TFT는 -10 V를 인가하는 시점부터 30 V를 인가할 때까지 turn-on 되는 부분이 명확하게 보이지 않는다. 이러한 현상으로 인하여



**Fig. 2.** (a) Transfer characteristics  $I_{ds}$ - $V_{ds}$  curves with  $V_{ds}=30$  V of IZO TFTs with UV irradiation for 0 sec, 30 sec, and 90 sec and (b) electrical retention stability when  $V_{gs}=30$  V,  $V_{ds}=30$  V for 600 sec as functions of UV irradiation time.

$V_{th}$  값을 정확하게 판단하기 어렵지만 반면 UV를 90초 동안 조사하여 제작한 IZO TFT는 충분히 조사된 UV 처리가 IZO 채널층과 Al source/drain 전극 사이의 계면 트랩과 IZO 채널층 내의 결함들을 효과적으로 제거하여 소자의 성능을 향상시킴으로써 보이는 현상으로 사료된다 [23-25]. 또한 on/off current 값도 30초를 조사한 IZO TFT에 비해서 상대적으로 높은 편이며, turn-on voltage 값도 분명하게 확인이 가능하다. 결론적으로 UV를 90초로 충분히 조사하였을 때, IZO TFT의 transfer 특성이 개선되는 것을 확인할 수 있다.

그림 2(b)는 UV를 0, 30, 90초로 각각 다르게 조사하여 제작한 IZO TFT에 대해서  $V_{gs}$ ,  $V_{ds}$ 를 각각 30 V로 지속적으로 인가하였을 때,  $I_{ds}$ 를 초기 전류 값인  $I_{ds0}$ 으로 나눈 값을 통해서 전기적 신뢰성(electrical retention stability)을 나타낸다. UV를 조사하지 않고 post-annealing을 진행한 IZO TFT는 저장된  $I_{ds}$  값이 매우 불안정하게 하락되는 것을 확인할 수 있다. 특히 UV를 30초 동안 조사한 IZO TFT는 상대적으로 가장 안정적이며  $I_{ds}$ 의 변화량이 적었다. 하지만 UV를 90초 동안 조사한 IZO TFT를 보았을 때, 오히려 base인 IZO TFT에 비해서 안정성 및 신뢰성이 저하되는 것을 확인할 수 있다. 결론적으로 UV 조사 시간이 증



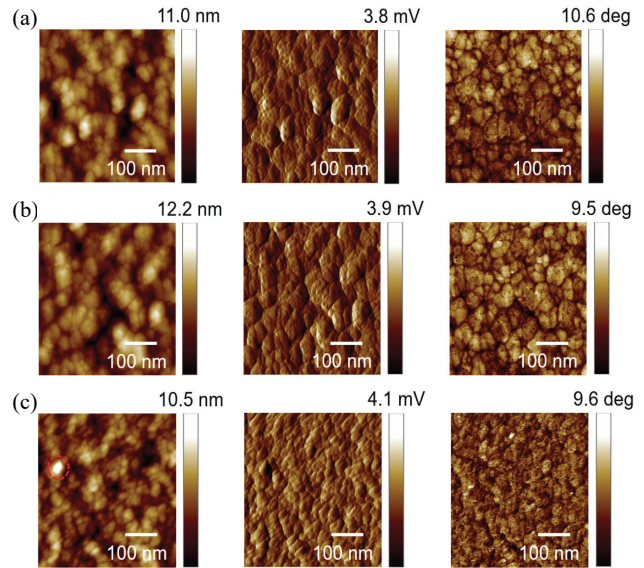
**Fig. 3.** Comparison of electrical properties of IZO TFTs with UV irradiation for 0 sec, 30 sec, and 90 sec with (a) electron mobility and on/off current ratio and (b) threshold voltage and subthreshold swing.

가할수록 단기간 전류 유지 안정성이 비례하여 향상되지 않았다.

그림 3은 UV를 0, 30, 90초로 각각 다르게 조사하여 제작한 IZO TFT의 전기적 특성을 평가하기 위해 4개의 parameter에 대해 그래프로 정리한 것이다.

그림 3(a)와 (b)를 보았을 때, UV를 30초 동안 조사한 IZO TFT의 경우 UV를 조사하지 않은 IZO TFT에 비해 electron mobility와 on/off current ratio 값이 향상되었으며,  $V_{th}$  값이 10.32 V에서 8.29 V로 향상되었다. Subthreshold swing 값도 기존 1.34 V/dec에서 1.11 V/dec로 향상되었다. UV를 90초 동안 조사한 IZO TFT의 경우 on-off current ratio 값이 UV를 조사하지 않은 소자에 비해 증가하였으며, subthreshold swing 값도 0.84 V/dec로 향상된 결과를 확인할 수 있다. 하지만 electron mobility가 2.42 cm<sup>2</sup>/Vs에서 1.35 cm<sup>2</sup>/Vs로 감소하고  $V_{th}$ 가 2 V 이상 증가하여, 30초 동안 UV를 조사한 IZO TFT의 전기적 성능이 상대적으로 우수하다고 판단된다. 따라서 IZO 박막에 UV를 처리하였을 때 소자의 전기적 특성이 향상되는 경향을 보였지만, UV 조사 시간이 길어짐에 따라 오히려 소자의 전기적 특성이 저하되었다.

그림 4는 UV 조사를 0, 30, 90초 동안 진행했을 때의 IZO 박막의 표면 상태를 AFM으로 측정된 결과를



**Fig. 4.** AFM nano-particle height, amplitude, and phase images of 500 nm × 500 nm scale of IZO TFTs with UV irradiation for (a) 0 sec, (b) 30 sec, and (c) 90 sec.

나타낸다. 좌측 이미지는 height sensor로 측정된 것이며, 가운데 이미지는 박막 표면의 amplitude를 나타낸다. 마지막으로, 우측 이미지는 박막의 phase를 보여준다. 그림 4(a)는 UV를 조사하지 않고 제작한 IZO 박막의 표면 상태이며, 비교적 작은 사이즈의 입계 (grain)들이 성장되어 있다. 그림 4(b)는 UV를 30초 동안 조사한 IZO TFT로 UV를 조사하지 않고 제작한 IZO 박막과 비교하여, RMS (root-mean square) 값은 약 1.56에서 1.70 nm로 소폭 증가하였지만 상대적으로 큰 크기의 grain들이 균일하고 조밀하게 성장된 것을 볼 수 있다. Amplitude와 phase를 보았을 때 grain의 사이즈가 더욱 커지고, 경계가 명확해지는 것을 더욱 확실하게 확인할 수 있다. Grain 크기가 증가하면, 입계 경계 밀도가 감소하고 입계 경계 산란 (grain boundary scattering)이 감소하게 되어 소자의 mobility가 증가하게 된다 [20-22]. 그러나 90초 동안 UV를 조사한 IZO 박막의 표면 상태를 나타내는 그림 4(c)를 보았을 때, 그림 4(a), 4(b)와 비교하여 UV 조사 이후 표면의 RMS 값은 약 1.50 nm로 소폭 평탄화가 진행되었다. 이는 UV의 조사 시간이 30초를 넘어서 90초의 조건에서 충분한 UV 조사로 인해, 표면에 응집되어 있던 IZO 입자들이 충분히 분산되었다고 사료된다. 하지만 표면상 각각의 grain 크기가 많이 작아지고 불규칙해진 것을 볼 수 있다. 이로 인해서, 표면이 평탄화가 되어 transfer

characteristic은 개선되었지만, grain들의 크기가 작아져 grain boundary scattering이 커지게 되어 mobility가 감소된 것을 알 수 있다. 결론적으로 UV 조사 시간이 30초 동안 진행된 경우, RMS 값이 증가하여 표면의 거친 정도 부분에서는 IZO의 응집 현상이 충분히 개선되지 않았다. 하지만 표면 내의 grain 크기가 식별할 수 있을 정도로 증가하게 된 점으로 인해서, 입계 경계 밀도가 감소하고 소자의 전반적인 전기적 성능이 개선되었다고 판단된다.

#### 4. 결론

본 논문에서는 용액 공정으로 제작한 IZO TFT의 전기적 성능을 향상시키기 위한 post-annealing 과정 중에 IZO 채널층이 과열로 인해 악영향을 받지 않도록 상대적으로 약한 자외선 빛을 이용하여 0, 30, 90초로 각각 짧은 시간 동안 조사하였다. 제작한 소자의 전기적 특성을 평가하기 위하여 반도체 파라미터 분석기를 이용하여 transfer curve와 retention stability curve를 측정하였다. UV를 30초 동안 조사한 IZO TFT의 경우, electron mobility와 on-off current ratio가 향상되었고,  $V_{th}$  값이 약 2 V 정도 감소하였고, subthreshold swing 역시 기존 1.34 V/dec에서 1.11 V/dec로 감소하였다.

AFM 분석 결과, UV 조사를 통한 post-annealing 공정이 IZO TFT 표면의 grain들을 크게 성장시키고, 표면을 평탄화시키는 것으로 보아 소자의 전기적 성능 개선의 효과가 있다고 판단하였다. 그러나 post-annealing에서의 UV 조사 시간이 길어짐에 따라 기판과 채널층이 과열되어 오히려 소자의 전기적 성능을 감소하는 결과가 나왔으며, 이는 많이 보고된 현상으로, 산화물 TFT에 과한 annealing을 진행했을 때 흔히 관찰되는 결과이다. 결론적으로 UV를 이용한 post-annealing 공정 처리 시간에 따른 용액 공정으로 제작한 IZO TFT의 전기적 특성 분석 결과, UV 조사의 최적화된 시간은 30초임을 확인하였다.

#### ORCID

Sung-Jin Kim

<https://orcid.org/0000-0001-7739-5328>

#### 감사의 글

This research was supported by Chungbuk National University (2018-2019).

#### REFERENCES

- [1] A. N. Hanna, A. M. Hussain, H. Omran, S. Alsharif, K. N. Salama, and M. M. Hussain, *IEEE Electron Device Lett.*, **37**, 193 (2016). [DOI: <https://doi.org/10.1109/LED.2015.2505613>]
- [2] M. Mizukami, S. I. Cho, K. Watanabe, M. Abiko, Y. Suzuri, S. Tokito, and J. Kido, *IEEE Electron Device Lett.*, **39**, 39 (2018). [DOI: <https://doi.org/10.1109/LED.2017.2776296>]
- [3] K. Nomura, T. Kamiya, H. Ohta, K. Ueda, M. Hirano, and H. Hosono, *Appl. Phys. Lett.*, **85**, 1993 (2004). [DOI: <https://doi.org/10.1063/1.1788897>]
- [4] E. Chong, K. C. Jo, and S. Y. Lee, *Appl. Phys. Lett.*, **96**, 152102 (2010). [DOI: <https://doi.org/10.1063/1.3387819>]
- [5] M. Mizukami, S. Oku, S. I. Cho, M. Tatetus, M. Abiko, M. Mamada, T. Sakanoue, Y. Suzuri, J. Kido, and S. Tokito, *IEEE Electron Device Lett.*, **36**, 841 (2015). [DOI: <https://doi.org/10.1109/LED.2015.2443184>]
- [6] M. R. Niazi, R. Li, E. Q. Li, A. R. Kirmani, M. Abdelsamie, Q. Wang, W. Pan, M. M. Payne, J. E. Anthony, D. M. Smilgies, S. T. Thoroddsen, E. P. Giannelis, and A. Amassian, *Nat. Commun.*, **6**, 8598 (2015). [DOI: <https://doi.org/10.1038/ncomms9598>]
- [7] E. Chong, Y. S. Chun, and S. Y. Lee, *Electrochem. Solid-State Lett.*, **14**, H96 (2011). [DOI: <https://doi.org/10.1149/1.3518518>]
- [8] E. Fortunato, A. Pimentel, A. Gonçalves, A. Marques, and R. Martins, *Thin Solid Films*, **502**, 104 (2006). [DOI: <https://doi.org/10.1016/j.tsf.2005.07.311>]
- [9] B. D. Ahn, J. H. Kim, H. S. Kang, C. H. Lee, S. H. Oh, K. W. Kim, G. E. Jang, and S. Y. Lee, *Thin Solid Films*, **516**, 1382 (2008). [DOI: <https://doi.org/10.1016/j.tsf.2007.03.072>]
- [10] B. Zhang, H. Li, X. Zhang, Y. Luo, Q. Wang, and A. Song, *Appl. Phys. Lett.*, **106**, 093506 (2015). [DOI: <https://doi.org/10.1063/1.4914296>]
- [11] C. G. Choi, S. J. Seo, and B. S. Bae, *Electrochem. Solid-State Lett.*, **11**, H7 (2008). [DOI: <https://doi.org/10.1149/1.2800562>]
- [12] S. J. Seo, Y. H. Hwang, and B. S. Bae, *Electrochem. Solid-State Lett.*, **13**, H357 (2010). [DOI: <https://doi.org/10.1149/1.3474606>]
- [13] W. B. Jackson, R. L. Hoffman, and G. S. Herman, *Appl. Phys. Lett.*, **87**, 193503 (2005). [DOI: <https://doi.org/10.1063/1.2120895>]
- [14] C. Y. Koo, K. Song, T. Jun, D. Kim, Y. Jeong, S. H. Kim, J. Ha, and J. Moon, *J. Electrochem. Soc.*, **157**, J111 (2010).

- [DOI: <https://doi.org/10.1149/1.3298886>]
- [15] Y. J. Tak, D. H. Yoon, S. Yoon, U. H. Choi, M. M. Sabri, B. D. Ahn, and H. J. Kim, *ACS Appl. Mater. Interfaces*, **6**, 6399 (2014). [DOI: <https://doi.org/10.1021/am405818x>]
- [16] K. H. Ji, J. I. Kim, H. Y. Jung, S. Y. Park, R. Choi, U. K. Kim, C. S. Hwang, D. Lee, H. Hwang, and J. K. Jeong, *Appl. Phys. Lett.*, **98**, 103509 (2011). [DOI: <https://doi.org/10.1063/1.3564882>]
- [17] J. S. Park, J. K. Jeong, Y. G. Mo, H. D. Kim, and S. I. Kim, *Appl. Phys. Lett.*, **90**, 262106 (2007). [DOI: <https://doi.org/10.1063/1.2753107>]
- [18] Z. Yuan, X. Zhu, X. Wang, X. Cai, B. Zhang, D. Qiu, and H. Wu, *Thin Solid Films*, **519**, 3254 (2011). [DOI: <https://doi.org/10.1016/j.tsf.2010.12.022>]
- [19] K. K. Banger, Y. Yamashita, K. Mori, R. L. Peterson, T. Leedham, J. Rickard, and H. Siringhaus, *Nat. Mater.*, **10**, 45 (2011). [DOI: <https://doi.org/10.1038/nmat2914>]
- [20] G. Gonçalves, E. Elangovan, P. Barquinha, L. Pereira, R. Martins, and E. Fortunato, *Thin Solid Films*, **515**, 8562 (2007). [DOI: <https://doi.org/10.1016/j.tsf.2007.03.126>]
- [21] S. F. Tseng, W. T. Hsiao, D. Chiang, K. C. Huang, and C. P. Chou, *Appl. Surf. Sci.*, **257**, 7204 (2011). [DOI: <https://doi.org/10.1016/j.apsusc.2011.03.091>]
- [22] C. Huang, M. Wang, Z. Deng, Y. Cao, Q. Liu, Z. Huang, Y. Liu, W. Guo, and Q. Huang, *J. Mater. Sci.: Mater. Electron.*, **21**, 1221 (2010). [DOI: <https://doi.org/10.1007/s10854-009-0050-x>]
- [23] A. Chen, Q. Su, H. Han, E. Enriquez, and Q. Jia, *Adv. Mater.*, **31**, 1803241 (2018). [DOI: <https://doi.org/10.1002/adma.201803241>]
- [24] B. Stegemann, K. M. Gad, P. Balamou, D. Sixtensson, D. Vössing, M. Kasemann, and H. Angermann, *Appl. Surf. Sci.*, **395**, 78 (2017). [DOI: <https://doi.org/10.1016/j.apsusc.2016.06.090>]
- [25] J. S. Park, J. H. Yang, T. Barnes, and S. H. Wei, *Appl. Phys. Lett.*, **109**, 042105 (2016). [DOI: <https://doi.org/10.1063/1.4959848>]