

기판의 표면 거칠기 특성이 전고상 리튬박막 이차전지의 제작 및 전기화학 특성에 미치는 영향

김종현¹, 소송범¹, 고광모², 이경진², 김현석¹ 

¹ 충남대학교 신소재공학과

² 충남대학교 응용화학공학과

The Effect of Substrate Roughness on the Fabrication and Performance of All-Solid-State Thin-Film Lithium-Ion Battery

Jong Heon Kim¹, Cheng-Fan Xiao¹, Kwangmo Go², Kyung Jin Lee², and Hyun-Suk Kim¹

¹ Department of Materials Science and Engineering, Chungnam National University, Daejeon 34134, Korea

² Department of Chemical Engineering and Applied Chemistry, Chungnam National University, Daejeon 34134, Korea

(Received July 21, 2019; Revised August 9, 2019; Accepted August 15, 2019)

Abstract: All-solid-state thin-film lithium-ion batteries are important in the development of next-generation energy storage devices with high energy density. However, thin-film batteries have many challenges in their manufacturing procedure. This is because there are many factors, such as substrate selection, to consider when producing the thin film multilayer structure. In this study, we compare the fabrication and performance of all-solid-state thin-film lithium-ion batteries with a $\text{LiNi}_{0.5}\text{Mn}_{1.5}\text{O}_4$ cathode/LiPON solid electrolyte/ $\text{Li}_4\text{Ti}_5\text{O}_{12}$ anode structure using stainless steel and Si substrates with different surface roughness. We demonstrate that the smoother the surface of the substrate, the thinner the thickness of the all-solid-state thin-film lithium-ion battery that can be made, and as a result, the corresponding electrochemical characteristics can be improved.

Keywords: All-solid-state thin-film lithium-ion battery, $\text{LiNi}_{0.5}\text{Mn}_{1.5}\text{O}_4$, LiPON, $\text{Li}_4\text{Ti}_5\text{O}_{12}$, Magnetron sputtering

1. 서론

오늘날 전자기기들이 점차 소형화됨에 따라 전자회로의 on-chip화 요구가 증가하기 시작하였다. 이와 같은 흐름에 있어서 문제점은 초소형 전자 부품 소자의 구동을 위한 에너지원의 개발이다. 즉 초소형화되어 가는 전자기기들에 부합되는 초소형의 전지가 필요하게 된 것이다. 그러나 기존의 이차전지의 경우 분말형 전

극을 액상의 전해액 혹은 겔형 전해액과 결합한 형태로써, 그 형태와 크기에 큰 제한을 받는다. 즉, 소자의 크기가 작아지는 것에 부합되는 초소형의 전지가 필요함에 따라서 보다 완벽한 마이크로 시스템의 구현을 위하여 고성능 박막전지(thin film battery)의 개발이 필수적이다 [1-3].

최근에 이러한 고성능의 박막전지를 제작하기 위한 방법 중 하나로 고체전해질을 이용한 전고상 리튬이온 전지(all-solid-state lithium-ion battery)가 각광받고 있다. 전고상 리튬이온전지는 유기계 액체전해질에서 적용하지 못했던 새로운 활물질을 통해 고에너지 밀도의 구현이 가능하다. 또한 산화물계 고체전해질의 전위 창은 5 V 이상으로 유기계 액체전해질(<4.5 V)보다 넓

✉ Hyun-Suk Kim; khs3297@gnu.ac.kr

은 전위장을 가지고 있으며, 이에 따라 고전압을 갖는 새로운 양극물질을 적용할 수 있다. 또한 고체전해질의 높은 탄성 계수(Young's modulus)와 이동수(transference number) 때문에 리튬 수지상(dendrite) 성장이 이론적으로 억제될 수 있어 기존 흑연 음극을 고용량의 리튬 금속으로 대체할 수 있다. 그리고 전고상 리튬이온 전지는 가연성의 유기계 액체전해질을 사용하지 않기 때문에 전지 폭발사고에 대한 문제를 근본적으로 해결할 수 있다 [4-7].

현재 전고상 리튬이온전지를 이용하여 박막화하고 구동하는 과정에서 고체전해질의 낮은 이온전도도, 양극/고체전해질/음극 구조 적층에 따른 전극과 고체전해질 사이 높은 계면 저항들의 문제점들이 존재한다 [8,9]. 그러나 이러한 문제점들 이외에도 우선적으로 고려되어야 하는 것이 기판 표면의 거칠기이다. 기판 표면의 거칠기가 높은 경우 여러 층의 박막이 적층되는 과정에서 층의 경계가 정확하게 구분되지 않고 서로 맞닿는 부분이 나타나게 되며 이러한 물리적 현상에 의해 전기적 단락 문제가 발생하게 된다. 기존 보고에 따르면 기판의 거칠기에 따라 박막의 성장 및 전기화학 특성 차이에 대한 연구들은 많이 진행되어 왔다 [10,11]. 그러나 기판의 거칠기에 따른 전고상 리튬박막 이차전지 제작 및 전기화학 특성 분석에 대한 보고들이 미비한 상황이다.

본 연구에서는 기판의 거칠기에 따른 전고상 리튬박막 이차전지 제작 및 특성을 분석하기 위하여 $\text{LiNi}_{0.5}\text{Mn}_{1.5}\text{O}_4/\text{LiPON}/\text{Li}_4\text{Ti}_5\text{O}_{12}$ 구조의 박막 이차전지를 Stainless Steel (SS)과 Silicon (Si) 기판을 이용하여 제작하였고 전기화학 특성 분석하였다.

2. 실험 방법

2.1 박막 제조

본 연구에서는 전고상 리튬박막 이차전지를 제작하기 위하여 각각의 양극($\text{LiNi}_{0.5}\text{Mn}_{1.5}\text{O}_4$), 고체전해질(LiPON) 그리고 음극($\text{Li}_4\text{Ti}_5\text{O}_{12}$)을 RF sputtering법을 사용하여 Pt 코팅된 SS와 Si 기판 위에 박막들을 적층하였고, 이러한 실험 조건은 표 1에 나타내었다 [12-14]. 중간층 Al_2O_3 는 원자층 증착(atomic layer deposition)을 이용하여 증착하였으며 폴리에틸렌옥사이드(polyethylene oxide)는 2×10^5 평균 분자량을 사용하여 전기 방사법(electrospinning)을 이용해 제작하였다.

Table 1. Deposition conditions of thin films for all-solid-state lithium-ion battery.

Parameters	Experimental conditions				
	Target	$\text{LiNi}_{0.5}\text{Mn}_{1.5}\text{O}_4$	$\text{Li}_4\text{Ti}_5\text{O}_{12}$	LiPON	Pt
Substrate temp.	RT				
W.P. (mTorr)	8.5	5	3	3	3
T-S distance (cm)	8				
Power (W/cm^2)	1.75 (RF)	1.75 (RF)	1.75 (RF)	0.99 (DC)	0.99 (DC)
Gas flow (sccm)	60 (Ar)	30 (Ar)	30 (N_2)	10 (Ar)	10 (Ar)
Annealing temp.	700°C (10°C/min, 2 h)		As-dep		

2.2 박막의 물리적·전기화학적 특성 평가

원자력 현미경(atomic force microscopy) 및 주사 전자 현미경(scanning electron microscopy)을 이용하여 표면거칠기를 관찰하였으며 제작된 전고상 리튬 이차전지의 전지성능을 측정하기 위하여 Ar 분위기의 글러브 박스에서 coin type으로 full cell을 제작하였다. 조립된 full cell을 압착시킨 후에 전기화학 특성을 평가하기 위하여 1~3 V (vs Li/Li^+) 범위에서 정전류법 충·방전 시험을 상온에서 수행하였다. 고체전해질의 이온전도도는 SS/고체전해질/SS 구조로 제작하여 AC 임피던스 측정기를 사용하여 amplitude 5 mV, frequency 1,000 kHz~100 mHz 범위에서 측정하여 아래의 식 (1)로부터 이온전도도를 계산하였다.

$$\delta = d/(R \cdot A) \quad (1)$$

여기서, d 는 고체전해질의 두께(cm), R 은 고체전해질의 bulk 저항(ohm), A 는 고체전해질의 단면적(cm^2)을 나타낸다 [15,16].

3. 결과 및 고찰

3.1 양극/음극 소재

그림 1은 Pt 코팅된 SS기판 위에 RF sputtering을 이용하여 최적화된 조건에서 증착한 전극 박막들에 대한 전기화학 특성을 나타낸다. 결정질의 $\text{LiNi}_{0.5}\text{Mn}_{1.5}\text{O}_4$

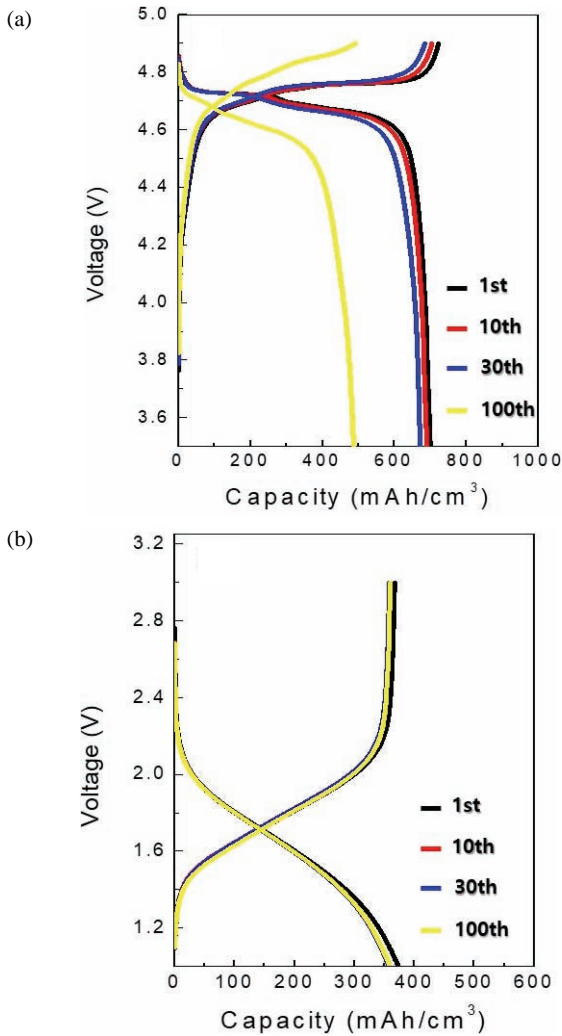


Fig. 1. Charge-discharge curves of (a) LNMO and (b) LTO thin films at 1 C.

(LNMO) 박막의 경우 약 4.7 V (vs Li/Li⁺)에서 평탄면이 나타나는 것을 확인하였다. 초기방전용량은 약 700 mAh/cm³을 나타내고 이는 이론용량(658.6 mAh/cm³)과 유사하게 나타나는 것을 알 수 있다. LNMO의 실험용량이 이론용량보다 크게 나타나는 이유로써 여러 가지 원인이 존재한다. 그중에 주된 원인은 후열처리 공정 이후 비정질에서 결정질로 상변화가 일어나면서 박막의 결정성 및 거칠기가 증가함에 따라 리튬의 삽입/탈리가 일어나는 비표면적이 넓어지게 된다. 이러한 현상에 의해 이론용량보다 실험용량이 약간 높게 나타나게 된다 [10,11]. 비정질의 Li₄Ti₅O₁₂ (LTO) 박막의 경우 약 470 mAh/cm³의 초기 방전용량을 나타내며 이는 이론용량(598.5 mAh/cm³) 대비

약 80%를 나타낸다. 그리고 100사이클 동안 초기 방전용량 대비 95% 이상의 사이클 특성을 나타냄을 알 수 있다.

3.2 고체전해질

그림 2는 RF sputtering 증착법을 이용하여 제작된 고체전해질 LiPON 박막의 상온에서 Nyquist plot 분석 결과이다. 박막에 대한 저항은 삽입된 그림의 등가회로 모델을 이용하여 분석하였다. 본 결과를 통해 LiPON 박막의 두께인 500 nm를 대입해서 리튬의 이온전도도를 계산하면 LiPON 박막은 2×10⁻⁷ S/cm의 이온전도도를 나타내는 것을 알 수 있었으며 이는 기존에 보고된 LiPON의 이온전도도 특성과 유사한 것을 알 수 있다 [17,18].

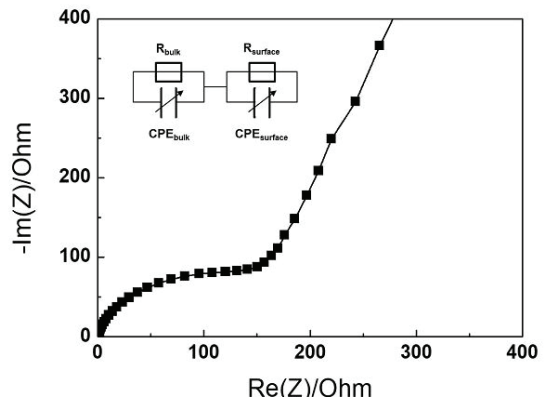


Fig. 2. Characteristic impedance spectrum of a SS/LiPON/SS cell.

3.3 전고상 리튬박막 이차전지

다음으로 전극 및 고체전해질 박막을 적층하여 전고상 리튬박막 이차전지를 제작하였다. 먼저 Pt 코팅된 SS 기판 위에 전극의 면적 약 1 cm², 두께 100 nm, 고체전해질 두께 500 nm를 사용하여 전고상 리튬박막 이차전지를 제작하였다. 그러나 전고상 리튬박막 이차전지 제작 이후 양극과 음극이 접촉되는 단락 현상이 나타났다. 이러한 현상의 원인을 확인해 보기 위해서 전고상 리튬박막 이차전지와 SS 기판 표면 거칠기에 대하여 AFM 분석을 진행하였다. 그림 3(a), (b)에서 보면 SS 기판에서 높은 거칠기가 측정되며 골짜기 같은 모양의 폭 팬 부분 및 뾰족하게 박막이 성장된 부



Fig. 3. Atomic force microscope images of (a), (b) SS substrate and (c), (d) LNMO/LiPON/LTO full cell on Pt-coated SS substrate.

분이 관찰되었다. 또한 그림 3(c), (d)에서 전고상 리튬박막 이차전지에서도 이와 같은 현상이 동일하게 관찰되는 것을 확인하였다. 그리고 SS 기판과 전고상 리튬박막 이차전지의 root mean square (RMS) 값은 각각 77, 55 nm을 나타낸다. 즉, 표면의 평균 거칠기는 단락의 원인이 될 정도의 높은 RMS 값을 나타내지는 않으나 국부적으로 나타나는 팬 부분 및 뾰족한 부분들이 이후 단락의 영향을 미치는 것을 알 수 있다.

그림 4는 SS 기판과 전고상 리튬박막 이차전지에 대

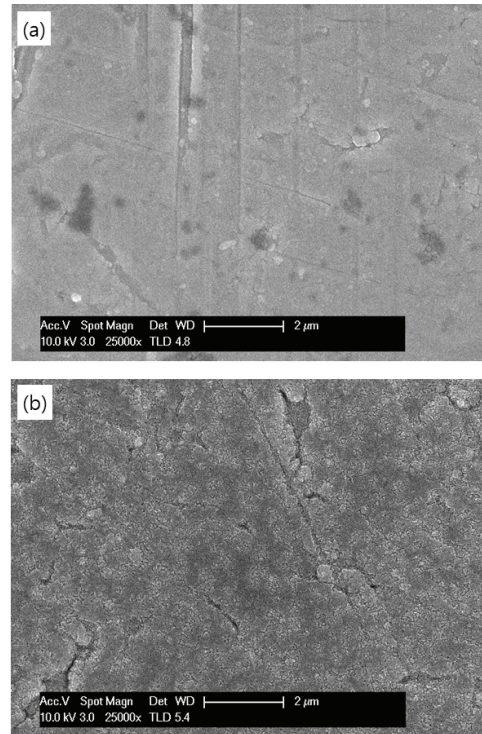


Fig. 4. SEM surface images of (a) SS substrate and (b) LNMO/LiPON/LTO full cell on Pt-coated SS substrate.

한 표면을 분석하였다. SS 기판 표면에서 골짜기같이 팬 부분 이외에도 큰 웅덩이같이 팬 부분이 관찰된다. 즉, 표면의 고르지 못하다는 것을 알 수 있다. 그리고 SS 기판 위에 제작된 전고상 리튬박막 이차전지의 표면에서도 앞선 SS 기판에서와 같이 패 있는 부분을 동일하게 확인할 수 있다. 이는 스퍼터링을 이용하여 박막을 적층시킬 경우 기판의 표면과 동일하게 성장되는 것을 알 수 있다. 또한 이러한 결과는 AFM 결과와 비교해 보았을 때 동일한 결과를 나타내는 것을 확인할 수 있다.

즉 SS 기판의 높은 거칠기는 전고상 리튬박막 이차전지 제작에 있어 단락 문제를 야기하는 원인 중 한 가지임을 알 수 있었으며 본 연구에서는 높은 표면 거칠기를 가진 SS 기판 위에서 단락 문제를 해결하기 위하여 총 3가지 방법을 시도하였다.

- 1) 고체전해질의 두께를 1,500 nm로 증가
- 2) ALD를 이용하여 Al_2O_3 를 양극과 고체전해질 사이에 삽입
- 3) 전기방사를 이용하여 고분자 고체전해질(PEO)을 양극과 고체전해질 사이에 삽입

첫 번째 방법은 고체전해질의 두께를 500 → 1,500 nm로 증가시켜 SS 기판의 거친 표면을 평평하게 만들어 해결하고자 하였지만 단락 문제를 해결하지 못하였다. 두 번째 방법은 단락을 방지하기 위하여 전면적으로 증착이 가능한 ALD 증착법을 이용하여 절연 특성을 가진 Al₂O₃ 중간층을 양극과 고체전해질 사이에 두께 별(10, 20, 50 nm)로 삽입해 보았다. 10, 20 nm 삽입하였을 경우 여전히 단락 문제를 해결하지 못하였다. 반면에 50 nm 이상으로 두께를 증가시켰을 경우 단락 문제를 해결할 수 있었으나 두꺼운 Al₂O₃층은 Li의 확산을 막는 역할을 하여 전기화학적 구동이 나타나지 않는다. 세 번째 방법으로 두꺼운(≈10 μm) 고분자 고체전해질(PEO)을 양극과 LiPON 고체전해질 박막 사이에 전기방사를 이용하여 삽입함으로써 전고상 리튬박막 이차전지를 제작하였다.

두꺼운 고분자 고체전해질 삽입을 통해 표면 거칠기가 제어됨에 따라서 단락 문제 및 전기 화학적 구동이 되지 않았던 문제들을 모두 해결하였다. 그림 5는 고분자 고체전해질 삽입을 통한 전고상 리튬박막 이차전지에 대한 전기화학 특성을 나타낸다. 0.5 C에서 초기 방전용량은 58 mAh/cm³로 나타나며 15사이클 이후 31 mAh/cm³으로 초기 방전용량 대비 약 50%가 유지되는 것으로 나타난다. 쿨롱 효율은 약 80%로 나타나며, 이러한 낮은 쿨롱 효율은 충·방전 동안 전극과 고체전해질 계면에서 발생하는 기생반응에 의해 약간 낮은 쿨롱 효율을 나타낸다 [19].

다음으로 낮은 표면 거칠기를 가지고 있는 Si 기판을 이용하여 전고상 리튬박막 이차전지를 제작하였다. 그림 6은 Si 기판과 그 위에 적층한 전고상 리튬박막 이차전지에 대한 표면 거칠기를 나타낸다. Si 기판의 경우 매우 낮은 거칠기를 나타내며 적층된 박막 이차전지 표면의 거칠기 또한 낮은 거칠기를 나타내며 앞서 SS 기판에서 나타나는 골짜기와 같은 형태도 관찰되지 않는 것을 알 수 있다. 또한 Si 기판과 전고상 박막 이차전지의 RMS 값은 각각 0.8, 10 nm로 SS 기판의 RMS 값과 비교하였을 때 최대 10배 정도의 차이가 나타나는 것을 알 수 있다.

그림 7에서도 Si 기판 위에서의 전고상 박막리튬이차전지의 표면은 SS 기판에서의 표면과 비교해보았을 때 부드러운 표면을 확인할 수 있으며 팬 부분이 관찰되지 않는다. 이러한 결과는 AFM 결과와 일치함을 알 수 있다.

따라서 낮은 거칠기를 가지는 기판을 이용할 경우 500 nm 얇은 두께의 고체전해질을 사용하여도 단락

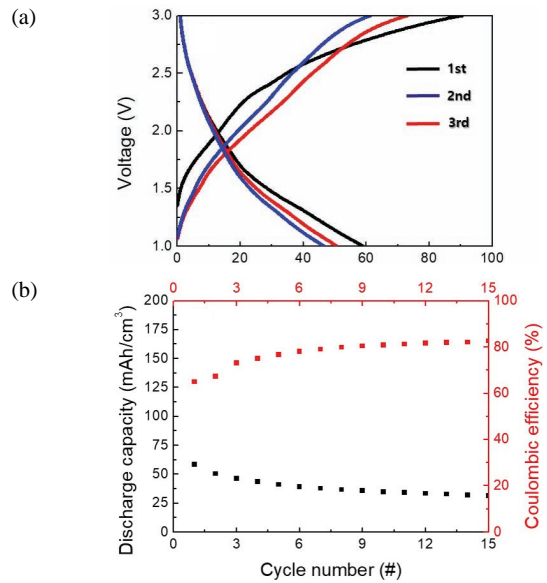


Fig. 5. Electrochemical analyses of LNMO/PEO/LiPON/LTO full cell on Pt-coated SS substrates: (a) charge-discharge curve and (b) cycling performance.

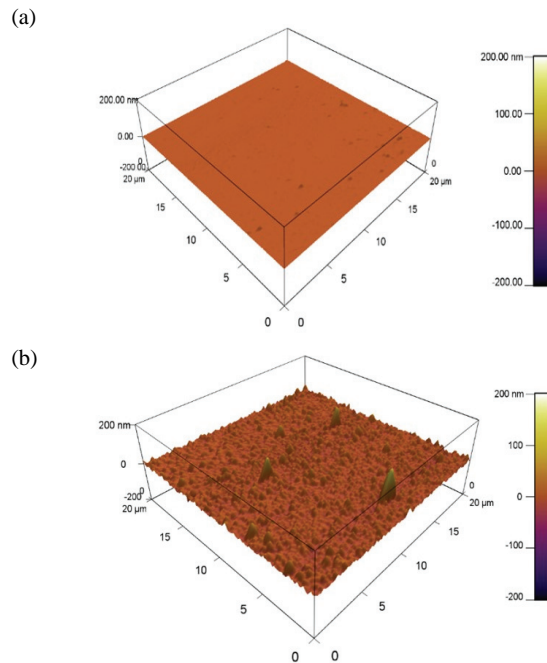


Fig. 6. Atomic force microscope images of (a) Si substrate and (b) LNMO/LiPON/LTO full cell on Pt-coated Si substrate.

문제가 발생하지 않으며 전기화학 구동 또한 정상적으로 작동하는 것을 확인하였다. 그림 8은 Si 위에 제작된 전고상 리튬박막 이차전지의 충·방전 곡선이며

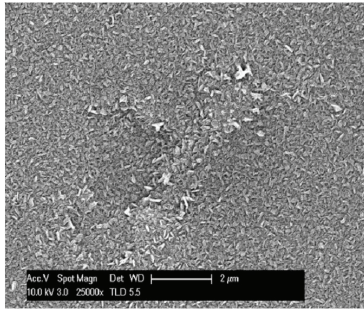


Fig. 7. SEM surface image of LNMO/LiPON/LTO full cell on Pt-coated Si substrate.

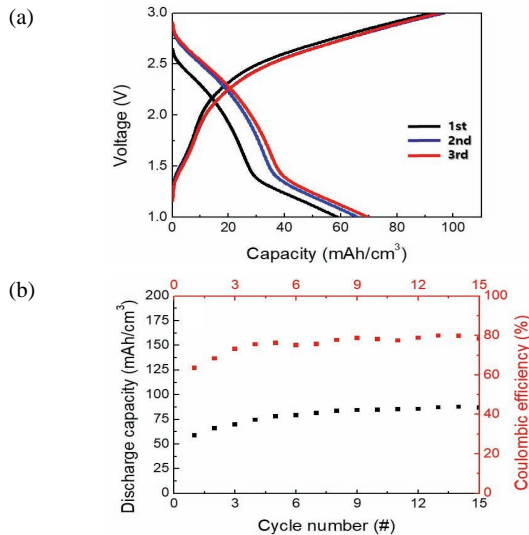


Fig. 8. Electrochemical analyses of LNMO/LiPON/LTO full cell on Pt-coated Si substrates: (a) charge-discharge curve and (b) cycling performance.

0.5 C에서 초기 방전용량은 58 mAh/cm^3 이 나타나는 것을 보여준다. 또한 15사이클 후에 초기 방전용량보다 높은 75 mAh/cm^3 의 용량이 나타남을 보여준다. 쿨롱 효율은 약 80%로 나타나며 앞서 고분자 고체 전해질을 사용할 때와 같이 전극과 고체 전해질 간의 기생반응에 의해 약간 낮은 쿨롱 효율을 나타내게 된다.

앞서 설명한 SS 기판 위에 제작된 전고상 리튬박막 이차전지와 전기화학 특성을 비교해 보았을 때 Si 기판 위에 제작된 이차전지의 경우 2~2.75 V 사이에서 나타나는 평탄면이 SS 기판 위에서 제작된 이차전지보다 뚜렷하게 나타나는 것을 알 수 있다. 높은 전압에서의 뚜렷한 평탄면은 용량 특성 및 에너지 밀도를 향상시킨다. 다시 말해서 Si 기판 위에서 제작된 이차전

지의 경우 보다 우수한 전기화학 특성을 나타내는 것을 알 수 있다. 부드러운 표면을 가진 Si 기판에서는 박막 총 높이가 10배 이상 낮은 높이로 제작할 수 있게 되며 얇은 두께의 박막 이차전지는 동일한 부피에서 기존의 액체 전해질을 이용한 이차전지보다 높은 에너지 밀도를 구현할 수 있을 것으로 예상된다.

요약하면, 본 연구에서는 전고상 리튬박막 이차전지를 제작하는 과정에서 기판의 거칠기가 낮아짐에 따라서 전지의 단락 문제 방지, 제작된 이차전지의 총 두께를 감소 또한, 전기화학적 특성 향상에 기여함을 보여준다.

4. 결론

전고상 리튬박막 이차전지(LNMO / LiPON / LTO)를 거칠기가 다른 두 개의 기판을 이용하여 제조하였다. 높은 표면 거칠기를 나타내는 SS 기판의 경우 두꺼운 (1,500 nm) LiPON 및 다양한 두께의 Al_2O_3 중간층을 이용하여 단락 문제를 해결하지 못하였지만 10 μm 이상의 PEO 기반의 고분자 전해질을 중간층으로 삽입함에 따라서 단락 문제를 해결하였다. 따라서 높은 표면 거칠기를 가진 기판의 경우 두꺼운 전해질층이 존재해야 함을 알 수 있었고 전기화학 특성은 상온 및 0.5 C의 전류밀도 조건에서 58 mAh/cm^3 의 방전용량을 얻을 수 있었다.

반면 표면 거칠기가 상대적으로 매우 낮은 Si 기판의 경우 500 nm의 얇은 LiPON 고체 전해질만 이용하여도 단락 문제가 발생하지 않았으며 상온 및 0.5 C의 전류밀도 조건에서 최대 75 mAh/cm^3 의 용량 특성을 얻을 수 있었다. 본 연구의 결과를 통해 전고상 리튬박막 이차전지 제작에 있어 기판의 표면 거칠기 문제가 매우 중요함을 알 수 있으며 향후 고성능의 전고상 박막전지를 개발하는 데 큰 기여를 할 것으로 기대된다.

ORCID

Hyun-Suk Kim

<https://orcid.org/0000-0003-4286-7027>

감사의 글

This work was supported by research fund of Chungnam National University.

REFERENCES

- [1] J. M. Tarascon and M. Armand, *Nature*, **414**, 359 (2001). [DOI: <https://doi.org/10.1038/35104644>]
- [2] Z. Yang, J. Zhang, M.C.W. Kintner-Meyer, X. Lu, D. Choi, J. P. Lemmon, and J. Liu, *Chem. Rev.*, **111**, 3577 (2011). [DOI: <https://doi.org/10.1021/cr100290v>]
- [3] J. B. Goodenough and Y. Kim, *Chem. Mater.*, **22**, 587 (2010). [DOI: <https://doi.org/10.1021/cm901452z>]
- [4] J. B. Bates, N. J. Dudney, B. Neudecker, A. Ueda, and C. D. Evans, *Solid State Ionics*, **135**, 33 (2000). [DOI: [https://doi.org/10.1016/S0167-2738\(00\)00327-1](https://doi.org/10.1016/S0167-2738(00)00327-1)]
- [5] N. Ohta, K. Takada, L. Zhang, R. Ma, M. Osada, and T. Sasaki, *Adv. Mater.*, **18**, 2226 (2006). [DOI: <https://doi.org/10.1002/adma.200502604>]
- [6] J. H. Woo, J. E. Trevey, A. S. Cavanagh, Y. S. Choi, S. C. Kim, S. M. George, K. H. Oh, and S. H. Lee, *J. Electrochem. Soc.*, **159**, A1120 (2012). [DOI: <https://doi.org/10.1149/2.085207jes>]
- [7] K. Yamamoto, Y. Iriyama, T. Asaka, T. Hirayama, H. Fujita, C.A.J. Fisher, K. Nonaka, Y. Sugita, and Z. Ogumi, *Angew. Chem. Int. Ed.*, **49**, 4414 (2010). [DOI: <https://doi.org/10.1002/anie.200907319>]
- [8] C. Sun, J. Liu, Y. Gong, D. P. Wilkinson, and J. Zhang, *Nano Energy*, **33**, 363 (2017). [DOI: <https://doi.org/10.1016/j.nanoen.2017.01.028>]
- [9] L. Li, S. Liu, H. Zhou, Q. Lei, and K. Qian, *Mater. Lett.*, **216**, 135 (2018). [DOI: <https://doi.org/10.1016/j.matlet.2017.12.131>]
- [10] J. W. Park, S. Rajendran, and H. S. Kwon, *J. Power Sources*, **159**, 1409 (2006). [DOI: <https://doi.org/10.1016/j.jpowsour.2005.11.064>]
- [11] H. Xia, L. Lu, and G. Ceder, *J. Alloys Compd.*, **417**, 304 (2006). [DOI: <https://doi.org/10.1016/j.jallcom.2005.09.065>]
- [12] J. H. Kim, J. Park, K. Park, S. H. Cho, Y. C. Park, C. Kim, I. D. Kim, K. Park, and H. S. Kim, *J. Electroceram.*, **42**, 104 (2019). [DOI: <https://doi.org/10.1007/s10832-018-0168-4>]
- [13] J. H. Kim, J. Park, J. Y. Cheong, A. Song, K. B. Chung, Y. C. Park, I. D. Kim, Y. J. Kim, K. Park, and H. S. Kim, *Ceram. Int.*, **44**, 20093 (2018). [DOI: <https://doi.org/10.1016/j.ceramint.2018.07.284>]
- [14] C. F. Xiao, J. H. Kim, D. Choi, Y. C. Park, J. H. Kim, J. Park, Y. J. Kim, and H. S. Kim, *J. Alloys Compd.*, **801**, 550 (2019). [DOI: <https://doi.org/10.1016/j.jallcom.2019.06.151>]
- [15] C. A. Geiger, E. Alekseev, B. Lazic, M. Fisch, T. Armbruster, R. Langner, M. Fechteldord, N. Kim, T. Pettke, and W. Weppner, *Inorg. Chem.*, **50**, 1089 (2011). [DOI: <https://doi.org/10.1021/ic101914e>]
- [16] I. Seo and S. W. Martin, *Inorg. Chem.*, **50**, 2143 (2011). [DOI: <https://doi.org/10.1021/ic101448m>]
- [17] Y. Hamon, A. Douard, F. Sabary, C. Marcel, P. Vinatier, B. Pecquenard, and A. Levasseur, *Solid State Ionics*, **177**, 257 (2006). [DOI: <https://doi.org/10.1016/j.ssi.2005.10.021>]
- [18] B. Fleutot, B. Pecquenard, H. Martinez, M. Letellier, and A. Levasseur, *Solid State Ionics*, **186**, 29 (2011). [DOI: <https://doi.org/10.1016/j.ssi.2011.01.006>]
- [19] X. Fan, X. Ji, F. Han, J. Yue, J. Chen, L. Chen, T. Deng, J. Jiang, and C. Wang, *Sci. Adv.*, **4**, 9245 (2018). [DOI: <https://doi.org/10.1126/sciadv.aau9245>]