

디지털 역결상 보호 계전기의 설계 및 제작

김우현¹, 길경석¹ , 김성욱² 

¹ 한국해양대학교 전기전자공학과

² (주)효성 Power Asset Management팀

Design and Fabrication of a Digital Protection Relay for Reverse-Open Phase

Woo-Hyun Kim¹, Gyung-Suk Kil¹, and Sung-Wook Kim²

¹ Department of Electrical and Electronics Engineering, Korea Maritime and Ocean University, Busan, 49112, Korea

² Power Asset Management Team, Hyosung Corporation, Changwon, 51529, Korea

(Received April 9, 2019; Revised April 18, 2019; Accepted April 19, 2019)

Abstract: Induction motors connected with a three-phase AC system may malfunction due to reverse phase or open phase faults. Conventional overcurrent relays and overheating relays are used to prevent such accidents; however, their drawbacks include a low response speed and false operation. Therefore, in this study, a digital relay for the reverse-open phase was designed and fabricated. This relay can detect the reverse phase and open phase faults and send a trigger signal to the control circuit. The proposed relay was developed based on a microcontroller. The detection times of the reverse phase and open phase were verified as 320ms and 80ms, respectively. Compared with conventional relays that only protect the motor from one type of fault, the proposed relay can detect both, reverse phase and open phase faults. In addition, the fault detection, identification criterion, and trigger signal patterns can be modified by programming according to the requirements of users.

Keywords: Motor, Relay, Reverse phase, Open phase, Microcontroller

1. 서론

전력통계 정보시스템에 따르면 우리나라는 4차 산업 혁명 시대에 진입한 후, 전력 수요가 평균 4.2%씩 매년 증가하고 있다 [1]. 국민의 생활에 밀접한 의식주의 생산부터 건설, 의료, 수송, 제조 등 모든 분야에서 전기에너지는 빠질 수 없다. 또한 현대사회는 전기에 대한 의존성이 높아져 전기사고로 인한 막대한 경제·기술적 손실이 발생하게 된다 [2].

3상 교류전원을 이용한 설비 중, 3상 유도 전동기는 산업현장의 컴프레서, 배수펌프 등에서부터 일상생활의 에스컬레이터, 엘리베이터 등 각 분야에서 다양하게 활용되어 왔다. 유도 전동기의 경우 3상 계통에서 한 상이 결상될 시, 불평형 전류가 흐르거나 단상전력이 공급된다. 전원이 차단되지 않는다면, 전동기 코일에 과전류가 흘러 계통의 손상 및 사고가 발생할 수 있다 [3].

보호 계전기는 3상 교류전원에 고장 및 사고가 발생할 경우 신속·정확하게 사고를 검출하여, 고장 부분을 계통으로부터 분리시켜 전력설비의 손상을 방지한다. 과거에는 열동형 과전류 계전기를 전동기 보호용으로 사용했다. 역상 및 결상을 판별하는 장치 없이, 사고로 인한 과전류가 발생하면 차단하는 방식으로 전원 차단까지 10초~수 분이 소요되었다 [4]. 최근에는 기계식 보호 계전기에서 마이크로컨트롤러(micro controller

✉ Gyung-Suk Kil; kilgs@kmou.ac.kr
 Sung-Wook Kim; number1@hyosung.com

unit, MCU)를 이용한 전자식 계전기로 대체되어 고속 차단이 가능하지만 응답속도가 느리거나 한 가지 사고만 차단하는 제한된 기능을 가진다. 따라서 본 논문에서는 기존의 트립 장치 없이 MCU를 이용한 전자식 계전 방식으로, 최적 알고리즘을 통해 산업현장에서 발생할 수 있는 역상 및 결상을 고속 차단하여 전력설비의 손상 및 사고를 방지하고자 한다.

2. 실험 방법

2.1 전동기 보호용 과전류 계전기

3상 교류계통의 보호 장치에 주로 사용되는 열동형 과전류 계전기를 그림 1에 나타내었다. 과부하로 인해 전동기에 과전류가 발생하였을 때, 릴레이 내부의 바이메탈(bimetal)이 가열되고 굽힘에 의해 접점을 개폐하게 된다.

마그네틱 트립을 이용한 과전류 계전기를 그림 2에

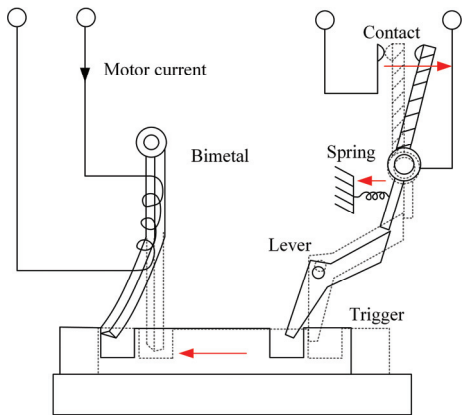


Fig. 1. Structure of a thermal trip device.

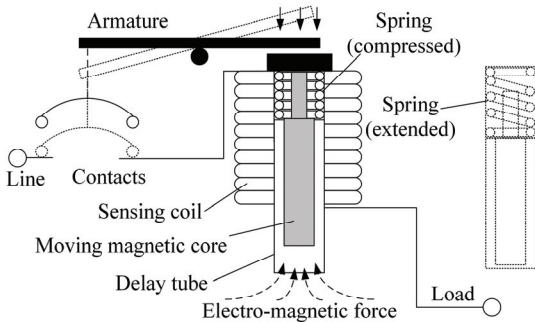


Fig. 2. Structure of a magnetic trip device.

나타내었다. 마그네틱 트립부는 단락 사고나 과전류가 발생할 때 자기력을 이용하여 액추에이터(actuator)를 동작시키게 된다. 코일에 일정 전류 이상이 흐르게 되면 자기력에 의해 자석이 자극편으로 밀리고 전기자가 인력에 의해 붙게 된다. 전기자와 연결된 접점이 개폐됨으로써 전원이 차단된다.

통용되는 과전류 계전기는 선간 단락 시, 수십 ms 내에 고속 차단이 가능하다. 하지만 3상 유도 전동기에서 대부분의 사고는 선간 단락보다는 역상 및 결상에 의한 사고가 많다. 역회전이 필요하지 않은 설비에서는 역상 시 기계적 소손이 발생하게 된다.

또한 기존 열동형 과전류 계전기의 경우, 역·결상에 의한 줄 열(joule heat)을 검출하여 트립되는 방식으로 전원을 차단하기까지 수 분이 소요되며, 이것은 전동기 코일의 소손 및 높은 사고 가능성을 내포한다 [5].

2.2 기존의 전자식 보호 계전기

그림 3과 같이 저압 차단기용 전자식 계전기는 기기 내부에 장착되어 별도의 전원 없이 동작되어야 한다. 또한 기존 계전 요소를 소프트웨어로 처리하여 기계식 트립 장치를 대체할 수 있어야 한다. 물리적 특성인 열과 자기력을 이용한 계전기는 정밀한 동작 설정이나 계측 값 표시 및 통신 등 부가기능을 구현할 수 없지만 MCU를 이용한 전자식 계전기는 다양한 기능 구현이 가능해진다 [6].

최근 전자식 계전기가 과거 기계식 계전기에 비해 기능이 복잡하고 고가화되고 있지만 다양한 부가 기능과 고정밀·초고속의 장점으로 전자화되고 있다. 3상 교류전원을 사용하는 설비의 보호 및 계통의 사고를 방지하기 위해 역상 및 결상을 오작동 없이 모두 검출 가능한 전자식 계전기가 절실한 실정이다 [7].

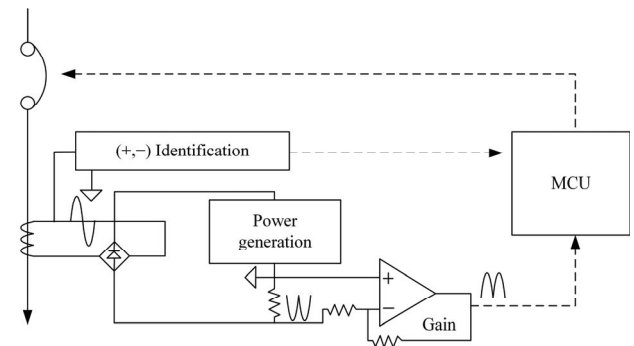


Fig. 3. Configuration of a conventional digital relay.

2.3 회로 구성

본 논문에서 제안한 디지털 역·결상 계전기는 기존의 열동식 트립장치나 마그네틱 트립장치 없이 RLC 수동소자와 소형 MCU로 역상 및 결상을 검출한다. 제안된 계전기의 경우, 기존 전자식 계전기와 비교하여 구성이 복잡하지 않고 가격이 저렴하며, 역상까지 검출할 수 있는 장점이 있다.

산업현장에서 주로 사용되는 3상 유도 전동기는 3Φ 3ω의 경우 220 V 혹은 440 V 그리고 3Φ 4ω인 경우 380 V를 사용한다. 제안된 계전기는 220~440 V 범위 모두 사용할 수 있으며, 전압 불평형에 의한 1~10%의 오차범위에서도 모두 적용이 가능하다.

그림 4는 3상 계통에서 24 V 및 5 V의 직류전원을 취득하기 위한 회로와 검출 및 제어부의 전체적인 구성도이다. 입력 단에는 개폐 혹은 사고로 인한 이상전압으로부터 회로를 보호하기 위해 바리스터를 각 상에 적용하였고 전류제한을 위해 필름 커패시터를 직렬 연결하였다. 또한 3상 정류회로의 연계로, 어느 상이 결상이 되어도 전원 공급 및 검출에 문제가 없다. 회로의 각 상에는 필름 커패시터에 의해 식 (1)과 같이 커패시턴스에 비례하는 충전전류가 흐르게 된다.

$$i(t) = 2\pi f CV [A] \tag{1}$$

3상 교류전원을 전파 정류 한 후, 노이즈인 전원 고

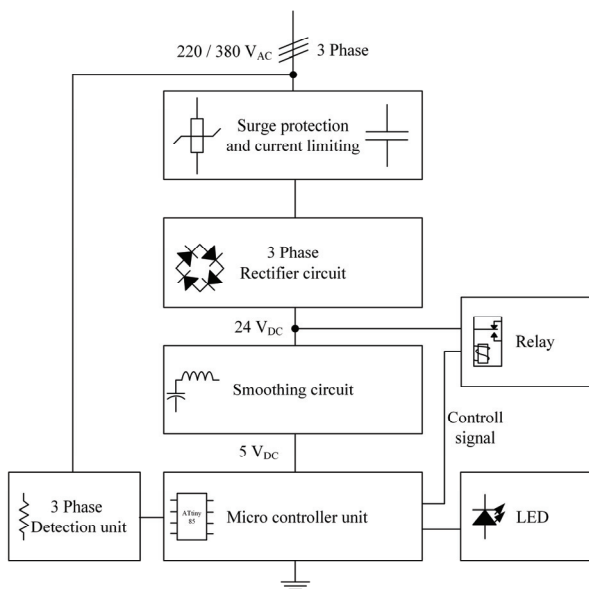


Fig. 4. Configuration of the proposed relay.

조파를 저역필터(low pass filter, LPF)로 차단시킨다. 정류된 전압은 레귤레이터를 이용하여 5 V 정전압을 만들게 된다. 회로의 과전압 방지 및 릴레이 구동에 필요한 24 V를 위해 앞단에 제너 다이오드를 사용하였다. 또한 레귤레이터의 보호를 위해 다이오드를 적용했다.

그림 5(a)는 역·결상 판별을 위해, 각 상을 분압 및 반파 정류하는 회로이다. ADC (analog to digital converter) 입력은 MCU에 직접 인가되는 신호이므로 전류 제한용 저항과 전압 제한용 5 V 제너 다이오드를 사용하였다. 그림 5(b)는 검출된 신호의 파형이다. 각 파형의 파고치는 5 V_{peak}이며 각 상은 120°만큼 위상 차이가 난다. MCU에서는 입사되는 파형을 TTL (transistor-transistor logic) 신호로 인식하여 각 사고를 판별한다. 각 상마다 MCU의 한 포트를 사용하기 때문에 교란 및 오진단의 문제가 없으며, 알고리즘은 첫 신호로부터 수ms마다 정해진 시간에 의해 판별한다.

그림 6은 MCU 및 릴레이 구동부를 도식화하였다. 사용된 MCU는 ATMEL에서 제작된 ATtiny85 소형 보드로, 산업에 많이 사용되며 10 bit A/D 컨버터와 소형(8 pin)인 특징을 갖고 있다.

전원, 리셋 및 접지 핀을 제외한 5개의 포트는 파형 검출을 위한 3개의 포트와 릴레이 그리고 상태 표시용 LED를 제어한다. MCU의 공급전류 용량으로는 릴레이

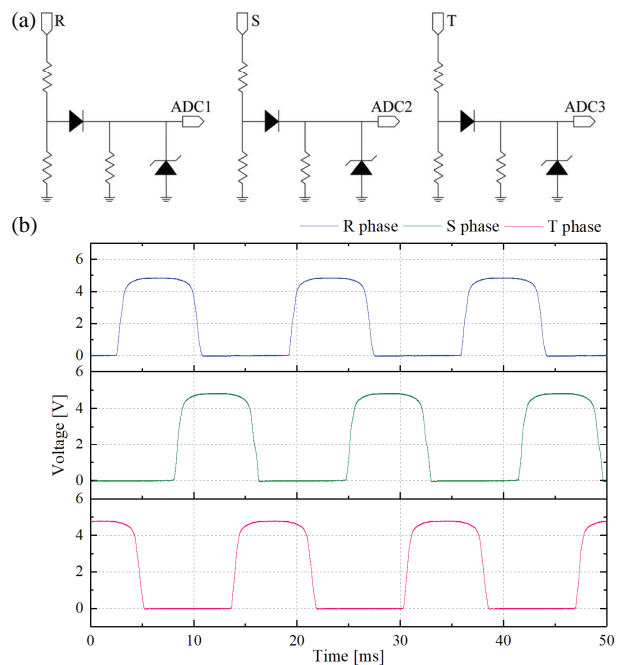


Fig. 5. Voltage monitoring. (a) Divider and (b) waveforms.

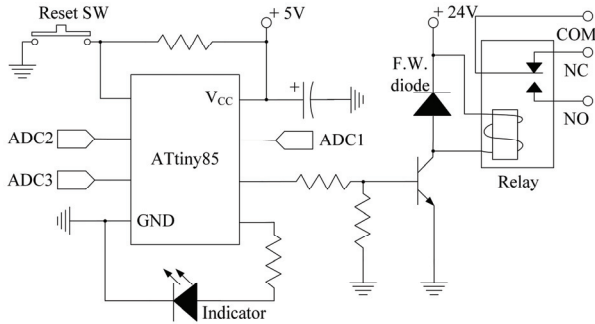


Fig. 6. Circuit of the control circuit.

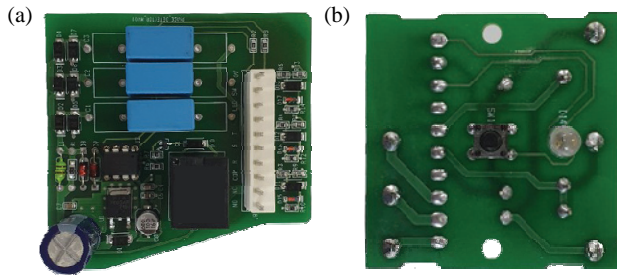


Fig. 7. Prototype of the proposed relay. (a) Signal identification part and (b) an indication part.

의 코일을 여자시킬 수 없기 때문에 스위치용 트랜지스터를 활용하였으며, 릴레이는 액츄에이터를 a접점 및 b접점으로 제어하게 된다. 릴레이의 인덕턴스 충전 전류로 인한 소자의 손상을 방지하기 위해 코일과 병렬로 환류 다이오드(free wheeling diode)를 연결하였다. 그리고 MCU가 이상 상황을 감지하면 트리거 신호를 발생시켜 릴레이를 통해 전원을 개폐하여 고장 부분을 설비로부터 분리하게 된다.

계전기에 삽입된 PCB 사진을 그림 7에 나타내었다. 정류회로, 검출 및 판별 부는 좌측 기판에 있으며, 우측 기판은 전원 인입선, 회로 보호용 바리스터, 리셋 스위치 그리고 지시등이 있다. 기존의 계전기와 달리 기계적 부품이 필요치 않아 소형 제작이 가능하다. 두 PCB는 필요한 기능에 따라 선을 연결하는 구조로, 조립이 간단하며 기타 부속품이 필요하지 않다.

2.4 동작원리

그림 8은 역상 및 결상을 판별하는 알고리즘을 나타내는 블록 다이어그램이다. MCU에 전원 입력 시, 분압 및 반파정류를 통해 각 상별로 TTL 신호를 획득한

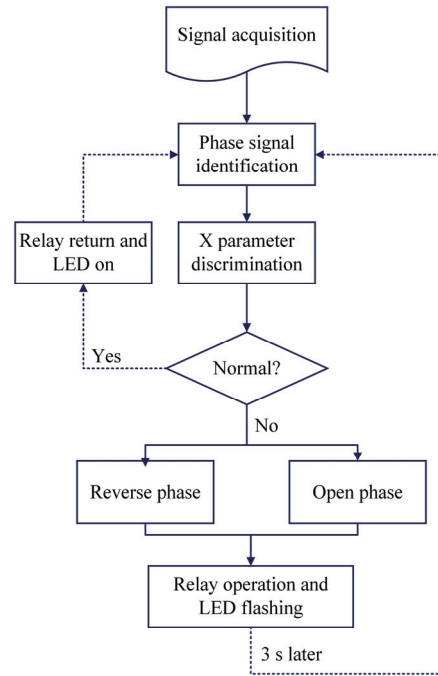


Fig. 8. Flow chart for the operation.

후, 첫 신호 입력으로부터 수 ms 뒤에 다른 포트에서 두 번째 신호를 읽는다. 그리고 두 번째 신호로부터 동일한 시간 뒤에 또 다른 포트에서 마지막 신호를 읽게 된다. MCU에서는 각 상의 순서를 저장하게 되는데 배열이나 다른 함수를 사용할 시 연산에 의한 시간 지연이 생기게 된다. 반면 사칙연산 중 나누기를 제외한 덧셈, 뺄셈, 곱셈만 이용할 시, 전체 메모리에 극히 적은 영향을 줄 수 있다. 덧셈, 뺄셈, 곱셈의 경우 정수형 산술 논리 장치만 이용하게 되어 결과 값에 레지스터 1개가 할당된다. 나눗셈이 다른 연산에 비해 메모리가 더 소요되는 이유는, 몫과 나머지로 처리되어 결과가 나오기 때문에 2개의 레지스터에 나누어 저장되기 때문이다.

본 계전기는 최소의 연산자를 이용하여 고속 연산 처리가 가능하다. 예를 들어 식 (2)와 같이 사칙연산을 이용한 식에서 설명이 가능하다.

$$x = (a - b) \times c \tag{2}$$

초기상태에서는 a, b, c 변수에 각각 0이 저장되어 있다. R, S, T 중 R 상이 최초로 검출되면, a 변수에 3을 저장하고, 그 다음으로 S 상이 검출되면 b 변수에

2를 저장한 후, 마지막으로 T 상이 검출될 시 c 변수에 1을 저장한다. 그림 식 (2)에 의해 x는 1이 되는데 이를 정상상태로 지칭한다. 만약 T와 S 상이 바뀌어 검출되면(역상) b 변수에 1, c 변수에 2를 저장하여 x는 4를 나타내고 이를 역상이라 명명한다. 3상 중, 한 상이라도 주어진 시간에 검출되지 않으면 해당 변수에 0을 저장(미검출 시 초깃값에 의해 연산)하여 최종적으로 x는 0을 나타내고 결상으로 칭한다. 이와 같이 간단한 사칙연산만을 이용하여 역상 및 결상을 판별하였고, 도출된 x 파라미터는 정상인 경우 1, 역상은 4, 결상은 0을 제시함으로써 사고별 LED 패턴을 다르게 할 수 있다. 결상의 경우, 상별로 LED 패턴을 다르게 해야 하므로 추가적인 알고리즘이 필요하다. 또한 MCU의 오진을 막기 위해 역상 검출 시, 루프를 연속 5번 수행하여(루프마다 60ms 소요) x 파라미터가 모두 동일(x=4)할 경우 최종적으로 릴레이 및 LED를 동작시키게 된다. 결상의 경우 최초 판단 시 릴레이 및 LED가 동작되며, 전원이 정상으로 복구되면 즉시 알고리즘의 첫 단계로 귀환한다.

x 파라미터에 따라 MCU는 표 1과 같이 LED를 점멸하게 된다. 예를 들어 R 상이 첫 번째 상으로 판별될 시, 그 다음 상이 S-T 순서로 들어오면 정상으로 판별하여 LED는 상시 켜지게 된다. 반면 T-S 순서로 들어오면 역상으로 판별하여 LED가 0.1초 주기로 점멸하게 된다.

한 상이 검출되지 않는 결상의 경우, 각 포트별로 결상을 판별하여 LED를 점멸하게 된다. 직관적인 점멸 패턴의 사용으로, 계통 상황을 정확히 지시 가능하다.

결상의 경우 전원이 복구되면 즉시 릴레이 및 LED는 정상상태로 복구하며, 역상의 경우 전원 복구가 된

시점으로부터 3초 후 릴레이 및 LED가 정상상태로 지시하게 된다. 결상은 무관하지만 역상 판별 시 소요되는 시간에 여유를 주기 위해서 시간 지연을 준다.

3. 결과 및 고찰

제안한 디지털 역·결상 계전기의 동작성을 검토하기 위해 그림 9와 같이 계통을 구성하였다. 3상 유도 전동기 및 발전기를 구동하기 위한 일반적인 시퀀스도에서 보호 계전기를 추가하였으며, 사고 검출 시 부하를 정지하기 위해 계전기 b 접점을 추가하였다. PB1을 눌러 전동기를 기동시키면 전자 접촉기를 통해 유도 전동기에 전원이 인가된다. 이때 전자 접촉기의 자기유지 회로를 통해 전원 공급은 지속되며 녹색 지시등이 점등된다. PB2를 눌러 전동기를 정지시키면 전자 접촉기의 자기 유지 회로가 종료되어 전자 접촉기가 OFF 상태가 되며 적색 지시등이 점등된다. 과부하로 인해 과열이 발생하면 열동형 계전기가 동작하여 전자 접촉기가 OFF 상태가 되며 황색등이 점멸된다.

Table 1. LED indication by fault types.

Condition		LED signal	
Normal		On	
Open phase	R	1-time flickering	
	S	2-time flickering	
	T	3-time flickering	
Reverse phase		Flickering for 0.1s	

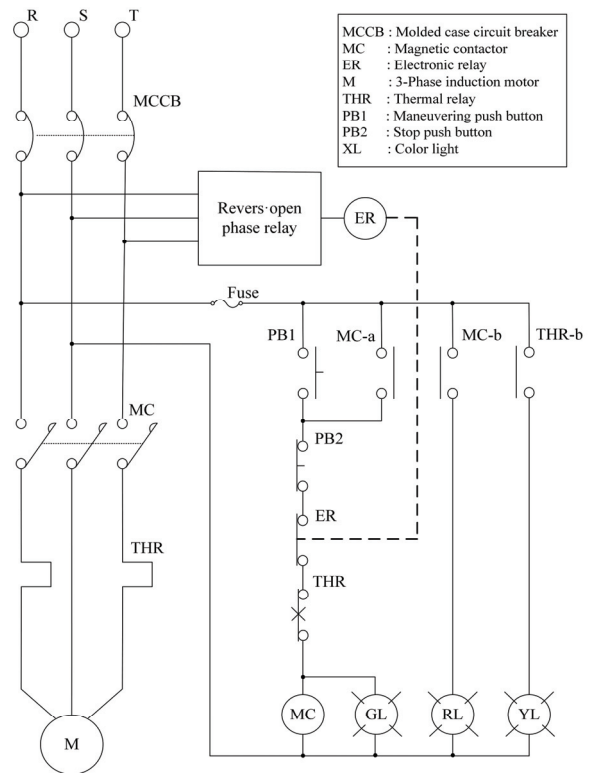


Fig. 9. A motor control sequence and application of the proposed relay.

이때 단락사고가 발생 시, 배선용 차단기에 의해 주전원은 차단되고 제어부의 퓨즈가 단선되어 회로를 보호한다.

기존 시퀀스도에서 선로가 과열될 시, 수 분의 긴 시간에 걸쳐 열동형 계전기에 의해 전원이 개폐된다. 하지만 시공자의 실수, 제조상 결함 및 판넬 오기입(誤記入)으로 인한 전원 오결선 때문에 역상이 발생하면, 조작자의 시각적 판단에만 의존하게 된다. 또한 회전기의 진동으로 인한 경년풀림이나 시공 불량 등으로 인해 전원 상이 탈락되는 결상 시, 조작자가 조치를 취하기 전에 사고가 발생하게 된다. 그리고 기존 마그네틱 트립 장치를 사용하는 보호 계전기의 경우 각 상마다 계기용 변류기(current transformer, CT)를 사용해야 하기 때문에 계전기 내부회로가 복잡하다. 열동형 트립 장치를 이용하는 계전기의 경우에는 바이메탈 및 레버장치 등 기계적 장치 때문에 내부 공간이 협소하다. 반면 시제품은 입력 단에 상을 연결만 하면 되므로 내부회로가 간단해지고 필요 공간이 작아져 계전기의 소형 제작이 가능하다.

유도 전동기의 경우, 용도에 따라 역상 검출이 필요 없기 때문에 시제품의 기능 설정이 필요하다. 따라서 역상 및 결상 사고를 고속 검출 및 차단하기 위해서는 유도 전동기의 전원 인입부에서 시제품과 같이 디지털 역·결상 계전기가 설치되어야 한다.

그림 10은 역상 사고 발생 시, 전원 차단까지 소요되는 시간을 나타내었다. 결상 실험과 달리 R 상과 S 상을 교차해 놓은 상태(역상)에서 전원을 인가한 후 차단되는 시간을 측정하였다. 결상과 달리 역상에서는 트리거 신호 발생 후 즉시 차단되지 않고 수~수십 ms 이상의 지연시간이 있었다. 릴레이의 코일이 트리거 신호 직후 바로 여자되지 못한 이유는, 전원회로에서 MCU의 연산시간 동안 충분한 전력을 공급하지 못했기 때문이다. 그리고 앞에서 언급한 대로, MCU의 연산과정이 루프마다 60ms가 소모되며 역상의 경우 5회 반복 검출한다. 따라서 결상과 달리 역상의 경우 연산과정에서 최소 300ms가 소요된다.

역상 상태에서 전원 인가 후 전원 차단까지 시간을 10회 반복 측정한 결과, 평균 320ms가 소요되었다. 3상 유도 전동기의 경우 사고 위험도는 과전류로 인한 코일 소손 때문에 결상이 역상보다 위험하므로 결상에서의 조속한 조치가 중요하다.

그림 11은 계전기 성능을 평가하기 위해, 결상 사고 발생 시 차단까지 걸리는 시간을 나타내었다. R, S, T 각 상을 정상 연결한 상태에서 사고 모의를 위해 인위

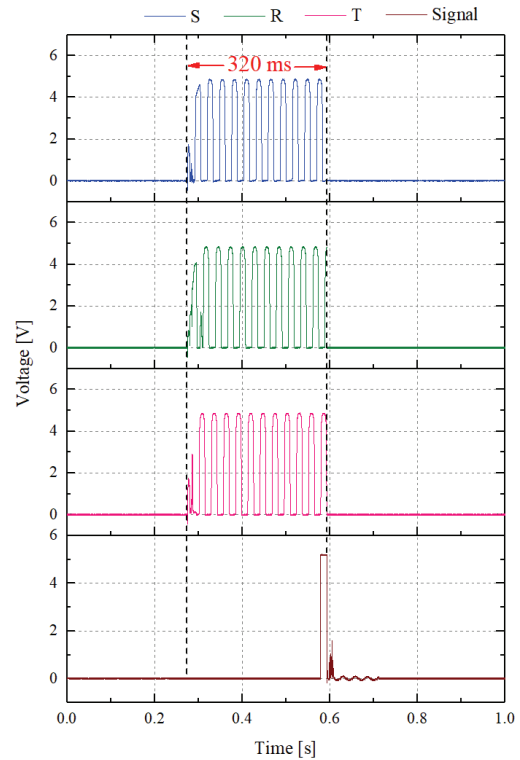


Fig. 10. Typical signal in case of a reverse phase.

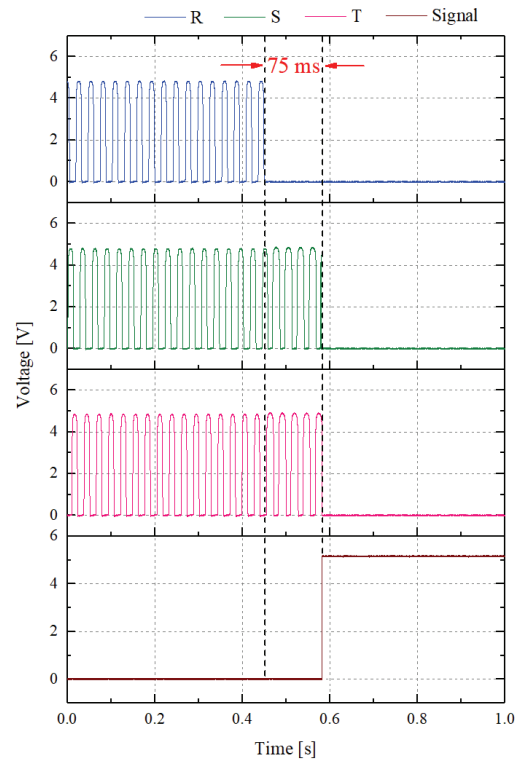


Fig. 11. Typical signal in case of an open phase.

적으로 R 상을 제거하였다. 결상 시, 73ms 후에 트리거 신호가 발생하였고 2ms 뒤에 전원이 차단되었다. MCU의 연산과정에서 60ms 정도를 소모하며, 트리거 신호에 의해 BJT (bipolar junction transistor)가 스위칭되고 릴레이가 턴 온(turn on)될 때까지 15ms 정도 소요되었다. 각 상을 번갈아 가며 각 10회씩 실험한 결과 전원 차단까지의 소요시간은 평균 75ms이었다.

4. 결론

본 논문에서는 3상 전력계통에서 역상 및 결상에 의한 사고를 방지하고 계통의 안정적인 운전을 위한 디지털 역·결상 계전기를 제안하였다.

제안한 계전기는 바리스터와 필름 커패시터를 이용하여 회로의 과전압 및 과전류를 방지하며, 브릿지 정류회로를 적용하여 별도의 전원 없이 회로가 작동된다. 또한 3상 계통의 연계로 어느 상이 결상되든 전원 공급에 무리가 없는 장점을 가지고 있다.

고속 MCU에 최적 알고리즘을 적용하여 감지속도 및 정밀도를 향상시켰으며, 기존 계전기들에 비해 매우 간단한 구조이기 때문에 소형·경량으로 설계 및 제작이 가능하다. 또한 기존 계전기들은 단일 고장 검출에 기능이 제한된 반면, 본 제안 계전기는 수요자 요구 조건에 다양하게 대응할 수 있는 유연성과 신뢰성 및 경제성을 갖는다.

제안한 디지털 역·결상 계전기의 성능평가의 결과로 전원 차단까지 역상 시 320ms, 결상 시 80ms 이내 고속 차단이 가능하다.

ORCID

Gyung-Suk Kil
Sung-Wook Kim

<https://orcid.org/0000-0002-1672-2812>
<https://orcid.org/0000-0001-9705-3544>

REFERENCE

- [1] Electric Power Statistics Information System (EPSIS), <https://epsis.kpx.or.kr/> (2019).
- [2] W. H. Kim, G. Wang, G. S. Kil, and H. K. Ji, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **31**, 412 (2018). [DOI: <https://doi.org/10.4313/JKEM.2018.31.6.412>]
- [3] B. C. Park, J. M. Shon, S. K. Song, and J. R. Shin, *J. Korean Inst. Illum. Electr. Install. Eng.*, **27**, 81 (2013). [DOI: <https://doi.org/10.5207/JIEIE.2013.27.5.081>]
- [4] C. W. Park, M. K. Kang, Y. J. Kim, and Y. H. Hwan, *Proc. Conference of the Korean Institute of Electrical Engineers KIEE, Korea*, 2011) p. 756.
- [5] S. H. Choi, D. K. Kwak, and J. H. Kim, *Fire Sci. Eng.*, **26**, 61 (2012). [DOI: <https://doi.org/10.7731/kifse.2012.26.1.061>]
- [6] A.J.B. Agra, *IEEE Lat. Am. Trans.*, **14**, 4076 (2016). [DOI: <https://doi.org/10.1109/TLA.2016.7785936>]
- [7] H. Y. Shin and H. K. Choi, *Trans. Korean. Inst. Elect. Eng.*, **63**, 1317 (2014). [DOI: <https://doi.org/10.5370/KIEE.2014.63.9.1317>]