

탄소 기판을 이용한 박막 실리콘 태양전지의 배리어 층 효과

조영준¹, 이동원², 조준식³, 장호식^{1,a}

¹ 충남대학교 에너지과학기술대학원

² (주)뉴파워플라즈마

³ 한국에너지기술연구원 태양광연구실

The Effect of Barrier Layer on Thin-film Silicon Solar Cell Using Graphite Substrates

Young Joon Cho¹, Lee Dong Won², Jun Sik Cho³, and Hyo Sik Chang^{1,a}

¹ Graduate School of Energy Science and Technology, Chungnam National University, Daejeon 34134, Korea

² New Power Plasma, Suwon 16679, Korea

³ Photovoltaic Research, Korea Institute of Energy Research, Daejeon 34129, Korea

(Received April 28, 2016; Revised July 7, 2016; Accepted July 8, 2016)

Abstract: We have investigated the characteristics of amorphous silicon (a-Si) thin-film solar cell by inserting barrier layer. The conversion efficiency of a-Si thin-film solar cells on graphite substrate shows nearly zero because of the surface roughness of the graphite substrate. To enhance the performance of solar cells, the surface morphology of the back side were modified by changing the barrier layer on graphite. The surface roughness of graphite substrate with the barrier layer grown by plasma enhanced chemical vapor deposition (PECVD) reduced from ~2 μm to ~75 nm. In this study, the combination of the barrier layer on graphite substrate is important to increase solar cell efficiency. We achieved ~ 7.8% cell efficiency for an a-Si thin-film solar cell on graphite substrate with SiNx/SiOx stack barrier layer.

Keywords: Graphite substrate, Amorphous silicon solar cell, Barrier layer, Plasma enhanced chemical vapor deposition

1. 서론

탄소 재료는 일반적으로 복합재료의 구조재료로서 많이 사용되고 있다. 탄소재료들은 높은 전기전도성을 부여할 수 있고, 다양한 형태로 제조가 가능하여 에너

지 저장재료, 에너지 변환재료 등 많은 전기적인 응용 분야에 사용될 수 있어서 고부가가치 재료로 주목받고 있다. 그래핀, 탄소 섬유, 흑연 그래파이트는 비교적 저렴하고, 낮은 열팽창계수, 우수한 열적 안정성 ($\sim 10^{-6}/\text{K}$), 낮은 전기저항($\sim 10^{-4} \Omega\text{cm}$) 그리고, 유연한 기판 특성을 나타내어서 태양전지에도 많은 연구가 진행되고 있다 [1-3]. 이러한 탄소재료와 실리콘을 코팅하여 이차전지의 성능과 태양전지의 특성 개선이 진행 중이다 [4,5]. 탄소 섬유를 이용한 태양전지의 효율은 매우 낮아서, 직조를 활용한 면적 증대가 필요하다 [1].

a. Corresponding author; hschang@cnu.ac.kr

Copyright ©2016 KIEEME. All rights reserved.
 This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

본 연구에서는 다양한 그래파이트(graphite) 기판을 이용하여 표면거칠기가 박막 실리콘 태양전지 특성에 어떻게 영향을 주는지에 대하여 연구하였으며, 이를 바탕으로 태양전지의 효율을 개선하고자 하였다.

먼저, 그래파이트 기판은 상용 기판(Nippon Carbon Co., Ltd.)들인 carbon fiber reinforced carbon composite CCM-190C, CCM-400C, 그리고 graphite plate를 이용하여 표면 거칠기에 의한 영향을 비교 평가한 후, 표면 거칠기를 제어하기 위한 배리어 막을 도입하여 박막 실리콘태양전지를 제조하고, 효율 특성을 비교하였다.

2. 실험 방법

2.1 탄소 기판 재료

Carbon fabric기판인 CCM-190C와 CCM-400C를 이용하여 박막 실리콘 태양전지를 표 1 조건에 따라서 플라즈마 화학기상증착법 (plasma-enhanced chemical vapor deposition, PECVD)으로 제조하였다.

Table 1. PECVD condition of a-Si thin-film solar cell deposition.

Layer	Gas (sccm)				Power (W)
	H ₂	SiH ₄	B ₂ H ₆	PH ₃	
P	1,000	4	3	-	1,000
I	100	62	-	-	100
N	700	5	-	4	500

기판의 크기는 5 cm × 5 cm를 사용하였다. 기판의 높은 표면거칠기로 인하여 텍스처링에 의한 광흡수 향상 효과를 기대하였으나, 실리콘 박막의 나쁜 균일도로 인하여 박막 태양전지의 특성이 전혀 측정되지 않았다. 7 μm 표면거칠기를 갖는 CCM-400C는 63 μm인 CCM-190C보다는 좋은 표면거칠기를 나타내었으나, 태양전지의 효율은 측정되지 않았다. 이로 인해 낮은 단차를 갖는 graphite plate를 이용하여 표면거칠기의 제어가 필요함을 알 수 있었다. 따라서, 탄소 기판(graphite plate)을 이용하여 같은 박막 실리콘 증착공정을 진행하였다. 탄소 기판에 제조된 박막 실리콘 태

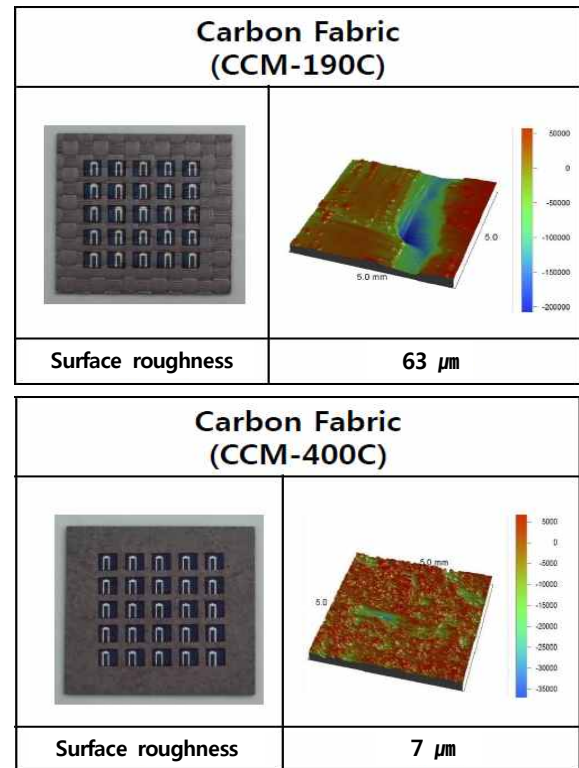


Fig. 1. a-Si thin film solar cell on CCM-190C/400C substrates with surface roughness.

양전지는 개방전압 (Voc) 0.31 V, 단락전류 (Jsc) 5.97 mA/cm², fill factor (FF) 57%, 효율 1.1%로 매우 낮은 효율을 보였다.

표면거칠기를 낮추고 탄소입자들을 제거하기 위하여 탄소 기판의 연마(polishing)을 진행한 후, 태양전지의 특성을 평가하였다. 탄소기판의 표면거칠기는 약 2 μm 수준에서 711 nm로 많은 개선이 이루어졌다. Voc는 비정질 박막 실리콘 태양전지에 가까운 0.71 V를 나타내었으나 [6], Jsc 4.97 mA/cm², FF 45%, 효율 1.6%로 크게 개선되지 않았다.

2.2 배리어층

탄소 기판의 표면을 제어하기 위하여, 배리어층을 도입하였다. 배리어 층도 박막 실리콘 태양전지 증착 방법과 같은 PECVD를 이용하여 진행하였다. 배리어막 증착은 실리콘 산화막 계열인 SiO_x, SiN_x를 테스트하였고, 두께는 800 nm 정도에서 가장 좋은 표면거칠기 특성을 나타내었다.

Table 2. PECVD condition of barrier layer deposition.

Barrier Layer	Gas (sccm)				Power (W)	Pressure (mtorr)
	N ₂	SiH ₄	N ₂ O	NH ₃		
SiO	300	15	35	-	200	700
SiNx	300	15	-	30	200	700

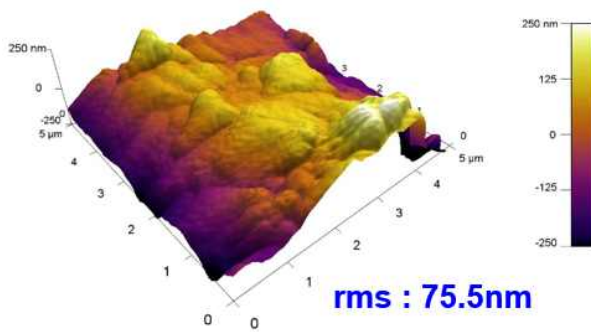


Fig. 2. AFM surface roughness after PECVD barrier layer.

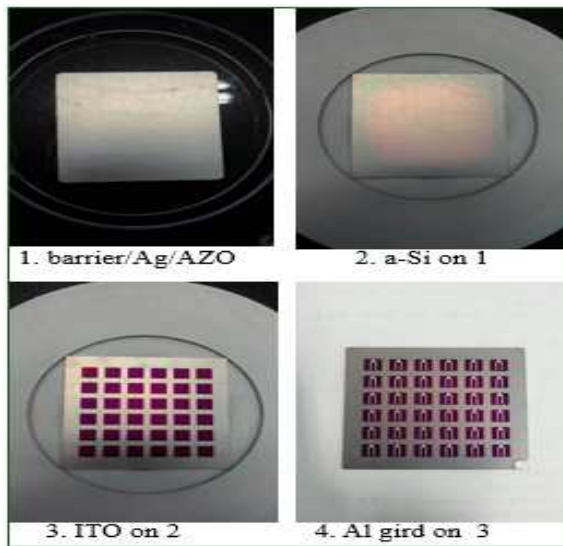


Fig. 3. a-Si thin-film solar cell on graphite substrate with barrier layer.

각 배리어층의 PECVD 조건은 표 2에 정리하였다. 각 SiO_x, SiN_x 단일막과 SiO_x/SiN_x적층막을 800 nm로 배리어 막을 증착하였을 경우, 표면 거칠기는 각각 ~80 nm, ~85 nm, ~75 nm의 값을 보이고 있어서 100 nm 미만으로 표면을 제어할 수 있었다.

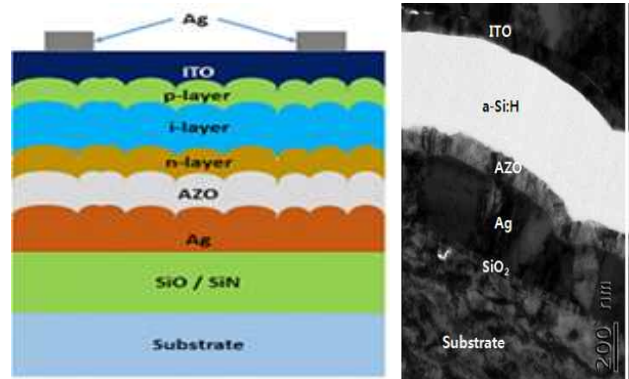


Fig. 4. Cross-section image of the a-Si thin-film solar cell on graphite substrate with barrier layer.

그림 2에는 배리어층 증착 후의 AFM으로 측정된 표면 거칠기 사진을 보여주고 있으며, 배리어막의 종류와 적층에 따른 표면 거칠기의 변화는 큰 차이가 없었다.

SiO_x, SiN_x 단일막과 SiO_x/SiN_x 적층막을 800 nm로 기준으로 배리어층을 형성한 후, 그림 3에서와 같이 유리기판 위의 박막 실리콘 태양전지 제조방법을 적용하여 제작하였다. 증착 순서는 배리어층 성장 후, 후면전극으로 Ag/투명전극(Al-doped ZnO, AZO)층을 형성하였다. 박막 실리콘 N-I-P층을 각각 30 nm, 2,000 nm, 30 nm 두께로 증착하고, ITO층과 Ag전극 패턴으로 전극을 형성하였다. 배리어 적층막의 경우, 성장 속도 차이에 의한 보상으로 800 nm보다 두껍게 설정하였다.

그림 4에 형성된 태양전지의 모식도와 TEM 이미지를 보여주고 있으며, 박막실리콘 태양전지가 잘 구성되어 있음을 알 수 있다.

3. 결과 및 고찰

배리어 막을 증착한 후의 태양전지의 특성을 비교하였다.

그림 5에는 태양전지의 전류-전압 곡선을 보여주고 있고, 그 값을 표 3에 정리하였다. 단일막은 가장 낮은 7.3%의 효율을 나타내고 있고(경우 SiN_x막도 5번 시료와 유사한 특성을 나타내어 생략함), SiN_x/SiO_x층을 적층한 배리어 층도 적층 순서에 상관없이 유사한 7.3%의 효율을 보였다. 그러나, SiN_x/SiO_x층을 적층하여 두께를 보성한 850 nm에서는 7.6~7.8%의 효율로 가장 높은 값을 보였다.

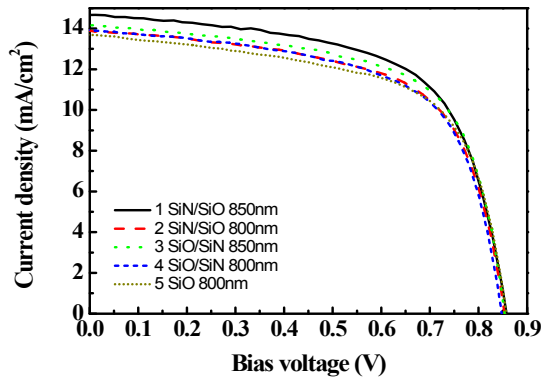


Fig. 5. Characteristics of a-Si thin film solar cell as a function of barrier layer.

Table 3. Solar cell characteristics of the a-Si thin-film solar cell on graphite substrate with barrier layer using PECVD.

No	Barrier	Voc (V)	Jsc (mA/cm ²)	FF (%)	Eff. (%)
1	SiN/SiO 850 nm	0.857	14.66	62.5	7.85
2	SiN/SiO 800 nm	0.853	13.89	62.2	7.37
3	SiO/SiN 850 nm	0.853	14.16	63.4	7.67
4	SiO/SiN 800 nm	0.847	13.91	62.1	7.32
5	SiO 800 nm	0.857	13.68	62.4	7.31

이는 그림 6에서 보는 바와 같이 가장 낮은 rms 표면거칠기 값을 가져 태양전지 층의 두께 균일도가 향상되기 때문으로 판단된다. 적층 순서에 따른 0.2% 정도의 효율 차이가 있으나, 이는 표면거칠기의 산포도 차이로 생각되어진다. 탄소기판에 박막 실리콘 태양전지의 특성 확보를 위해서는 rms 표면 거칠기가 100 nm 이하로 제어가 되어야 하며, 태양전지의 효율 향상을 위해서 표면 거칠기가 50 nm 이하의 수준 제어가 필요한 것을 확인하였다.

배리어 층을 1,000 nm까지 적층을 하더라도 표면거칠기는 더 이상 낮출 수는 없었으며, 태양전지 효율도 더 이상 증가되지 않았다. 증착속도와 표면거칠기, 태양전지 효율을 고려하며, 배리어층은 적층을 통한 800~900 nm 정도의 두께가 최적임을 알 수 있었다.

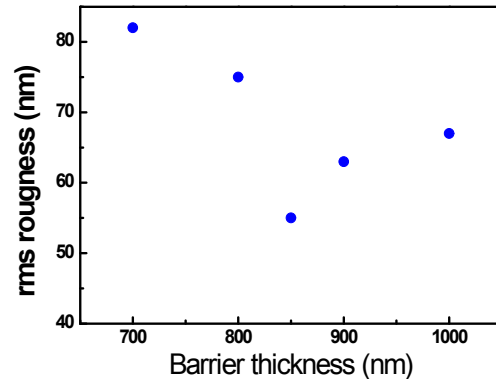


Fig. 6. rms roughness as a function of barrier layer thickness.

탄소기판을 사용한 박막실리콘 태양전지의 향상을 위하여 비정질 실리콘 박막층이나 탠덤셀 구조의 추가 연구가 필요할 것이다. 탄소 기판을 활용한 박막 실리콘 태양전지를 성공적으로 제조할 수 있어서, 탄소 섬유를 활용한 웨어러블 또는 유연 소자의 태양전지로 응용 가능할 수 있을 것이다.

4. 결 론

본 연구에서는 PECVD를 이용하여 탄소 기판의 배리어층을 증착하여, 표면 거칠기와 탄소 입자의 제어를 통한 박막 실리콘 태양전지의 효율을 확보하였다. SiO_x와 SiN_x 배리어 층의 적층을 통하여 최적의 배리어 층 두께를 얻을 수 있었다. 최적의 배리어 층의 적층을 통하여 표면거칠기를 50 nm 수준으로 조절하였으며, 이 때 7.8%의 박막 실리콘 태양전지의 최고 효율을 얻을 수 있었다.

감사의 글

본 연구는 2015년도 충남대학교 학술연구진흥사업의 지원을 받아 수행한 연구 과제입니다.

REFERENCES

- [1] W. Xu, S. Choi, and M. G. Allen, *23rd IEEE Micro*

- Electro Mechanical System (MEMS)* (Hong Kong, 2010) p. 1187.
- [2] K. J. Maung, H. T. Hahn, and Y. S. Ju, *Solar Energy*, **84**, 450 (2010).
[DOI: <http://dx.doi.org/10.1016/j.solener.2010.01.002>]
- [3] X. Li, Z. Lv, and H. Zhu, *Adv. Mater.*, **27**, 6549 (2015).
[DOI: <http://dx.doi.org/10.1002/adma.201502999>]
- [4] J. H. Lee, S. R. Won, J. P. Shim, G. S. Park, H. J. Sun, and H. K. Lee, *Trans. Electr. Electron. Mater.*, **15**, 193 (2014). [DOI: <http://dx.doi.org/10.4313/TEEM.2014.15.4.193>]
- [5] C. H. Doh, K. Y. Jeong, B. S. Jin, H. S. Kim, S. I. Moon, M. S. Yun, I. G. Choi, C. W. Park, and K. J. Lee, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **19**, 636 (2006).
- [6] D. E. Carlson and C. R. Wronski, *Appl. Phys. Lett.*, **28**, 671 (1976). [DOI: <http://dx.doi.org/10.1063/1.88617>]