

## 설계 및 공정 변수에 따른 600 V급 IGBT의 전기적 특성 분석

강이구<sup>a</sup>

극동대학교 태양광공학과

### Analysis of The Electrical Characteristics of Power IGBT According to Design and Process Parameter

Ey Goo Kang<sup>a</sup>

Department of Photovoltaic Engineering, Far East University, Eumseong 27601, Korea

(Received March 1, 2016; Accepted April 21, 2016)

**Abstract:** In this paper, we analyzed the electrical characteristics of NPT planar and trench gate IGBT after designing these devices according to design and process parameter. To begin with, we have designed NPT planar gate IGBT and carried out simulation with T-CAD. Therefore, we extracted design and process parameter and obtained optimal electrical characteristics. The breakdown voltage was 724 V and The on state voltage drop was 1.746 V. The next was carried out optimal design of trench gate power IGBT. We did this research by same drift thickness and resistivity of planar gate power IGBT. As a result of experiment, we obtain 720 V breakdown voltage, 1.32 V on state voltage drop and 4.077 V threshold voltage. These results were improved performance and fabrication of trench gate power IGBT and planar gate Power IGBT.

**Keywords:** Power IGBT, Planar gate, Trench gate, On-resistance, Breakdown voltage, Power devices

#### 1. 서 론

IGBT (insulated gate bipolar transistor)는 다양한 파워반도체 소자들 중에서 고전압, 대전류 및 상대적으로 빠른 스위칭 특성을 갖추고 있는 소자로 바이폴라 트랜지스터의 우수한 전류 구동능력과 파워 MOSFET의 빠른 스위칭 능력을 결합한 소자이다. 파워반도체 소자는 일반적으로 항복전압 특성을 증가시키고 온 상태 전압강하 특성은 감소하는 방법과 셀 크기를 감소하면서 칩을 소형화시킬 수 있는 연구가 중요한 테마 요소라고 할 수 있다.

따라서 본 논문에서는 IGBT의 성능 개선을 위해 NPT

플래너 IGBT와 NPT 트렌치 IGBT를 공정시뮬레이터인 TSUPREM4와 디바이스 분석 시뮬레이터인 MEDICI를 사용하여 설계하고 전기적 특성을 비교 분석하였다. 주요 파라미터들을 변화시켜 최적의 파라미터들을 도출하였으며 트렌치 게이트 구조를 적용하여 JFET영역을 제거함으로써 온 상태 전압강하 특성의 향상됨을 확인하였다. 칩의 집적도 향상을 위해 셀 크기를 50% 감소하여 최적화 설계를 하였으며 플래너 NPT IGBT와 동일한 문턱전압과 항복전압을 가지면서 약 24%의 온 상태 전압강하 특성이 향상됨을 확인하였다.

a. Corresponding author; [keg@kdu.ac.kr](mailto:keg@kdu.ac.kr)

#### 2. 실험방법

##### 2.1 플래너 게이트 IGBT와 트렌치 게이트 IGBT의 구조 분석

본 논문에서는 600 V 플래너 NPT IGBT와 600 V 트렌치 NPT IGBT의 설계와 전기적 특성 분석을 진행하였다. 실험을 위해 공정 시뮬레이터인 TSUPREM4와 디바이스 분석 시뮬레이터인 MEDICI를 이용하여 시뮬레이션을 진행하였다. 파워 반도체 소자의 문턱전압은 외부 회로의 원치 않는 펄스로 인해 턴-온 되는 것을 방지하기 위해 4 V의 문턱전압과 600 V 항복전압인 소자를 목표로 설계하였으며 플래너 게이트 구조를 갖는 플래너 NPT IGBT를 최적화하여 설계한 후 동일한 셀 크기를 가지면서 동일한 문턱전압과 항복전압 특성을 가지며 온 상태 전압강하 특성을 감소시키고 칩의 집적도를 향상시키기 위해 셀 크기를 50% 감소시키면서 동일한 전기적 특성을 가지는 트렌치 게이트 구조를 갖는 트렌치 NPT IGBT를 설계하였다.

실험을 위하여 플래너 NPT IGBT의 기본 파라미터들을 선정하였으며 이를 바탕으로 시뮬레이션을 진행하였다. 플래너 구조의 최적화를 위해 항복전압에 가장 큰 영향을 미치는 N 드리프트 크기와 비저항(resistivity)에 따른 항복전압과 온 상태 전압강하 특성을 분석하였으며 게이트 크기 및 JFET 농도에 따른 항복전압과 온 상태 전압강하 특성을 분석하였다. 마지막으로 P 베이스 농도의 따른 문턱전압과 온 상태 전압강하 특성을 분석하여 최적의 파라미터 값을 도출하였다. 최적화 된 플래너 구조를 토대로 동일한 셀 크기의 트렌치 NPT IGBT의 시뮬레이션을 진행하였다. 비교분석을 위해 드리프트 크기와 비저항을 동일하게 선정 후 낮은 온 상태 전압강하 특성을 얻기 위해 트렌치 게이트 너비와 깊이의 따른 항복전압과 온 상태 전압강하 특성을 분석하였으며 P 베이스 농도를 변화시켜 플래너 NPT IGBT와 동일한 문턱전압을 도출하였다. 칩의 집적도 향상을 위해 셀 크기를 50% 감소시켜 시뮬레이션을 진행하였다. 셀 크기가 감소했음에도 불구하고 기존의 트렌치 NPT IGBT와 동일한 전기적 특성을 갖는 트렌치 NPT IGBT 시뮬레이션을 진행하고 특성을 비교 분석하였다.

**2.2 NPT 플래너 게이트 전력 IGBT 및 트렌치 게이트 전력 IGBT의 구조 및 설계변수**

그림 1과 그림 2에 플래너 NPT IGBT와 트렌치 NPT IGBT의 구조 및 설계변수를 보여주고 있다. 앞서 설명한 바와 같이 큰 차이점은 게이트의 구조가 플래너와 트렌치 타입이다. 트렌치 타입으로 했을 때는 범용적인 IGBT에 존재하는 JFET의 영역이 사라지게 되며,

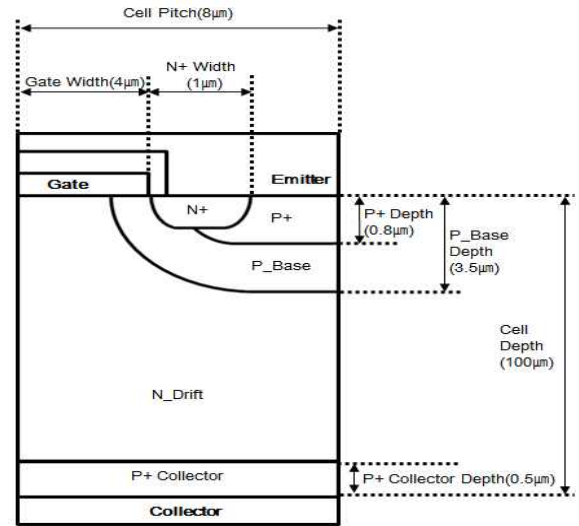


Fig. 1. The structure of NPT planar gate power IGBT.

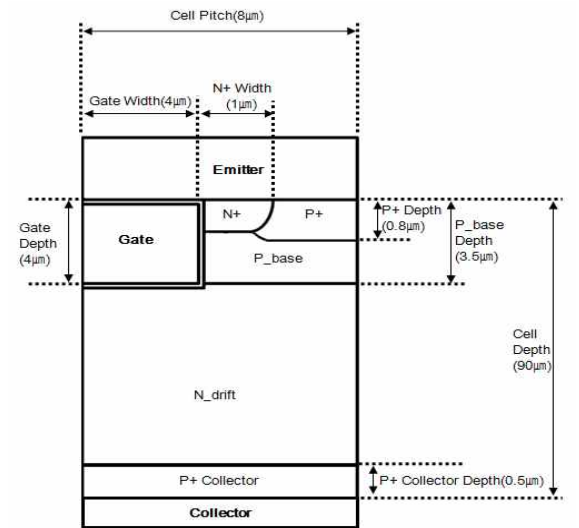


Fig. 2. The structure of NPT trench gate power IGBT.

이로 인해 온상태 저항이 감소하게 되며, 이에 따른 열 특성 및 전력 효율이 상승하게 된다.

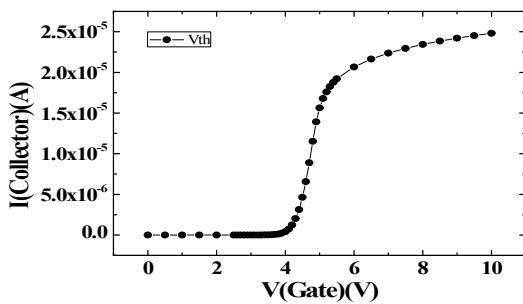
**3. 결과 및 고찰**

**3.1 플래너 게이트 전력 IGBT의 전기적 특성 분석**

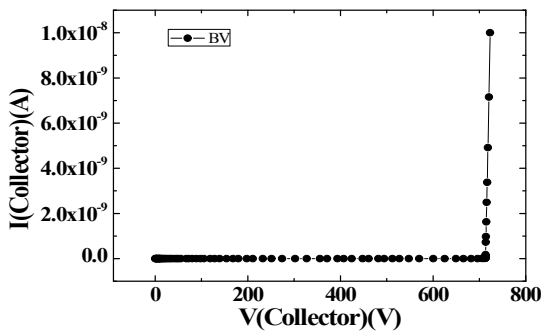
본 논문에서는 그림 1에서 보여준 플래너 게이트 전력

**Table 1.** The process parameter and condition for NPT planar gate IGBT.

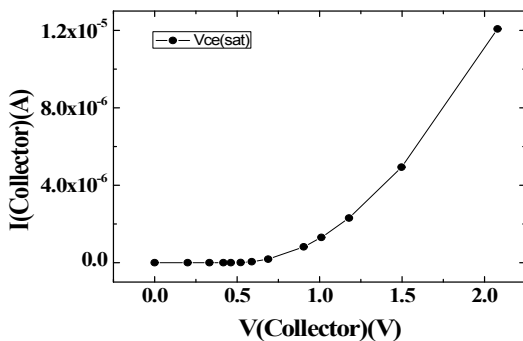
Process condition	
N_Drift	Resistivity 24 Ωcm Depth 90 μm
P_Base dose	6E13 cm <sup>-2</sup>
P+ dose	5E14 cm <sup>-2</sup>
JFET dose	1E12 cm <sup>-2</sup>
N+ dose	5E15 cm <sup>-2</sup>
P+ Collector dose	1E13 cm <sup>-2</sup>



**Fig. 3.** The threshold voltage characteristic of NPT planar gate power IGBT.



**Fig. 4.** The breakdown voltage characteristic of NPT planar gate power IGBT.



**Fig. 5.** The on state voltage characteristic of NPT planar gate power IGBT.

IGBT소자의 각종 파라미터를 변화시키면서 목표로 하고 있는 전기적 특성에 맞는 설계 및 공정 파라미터를 도출하였다. 도출하고자 하는 핵심 파라미터는 드리프트 영역의 두께, 저항비, P-베이스 농도, P+ 에미터 농도, N+ 에미터 농도, JFET 영역의 농도 및 P+ 콜렉터 농도 등이다. 도출된 파라미터 값은 표 1과 같다.

표 1에서 보여준 공정변수의 값을 적용하여 최종구조를 확정하였으며, 이를 가지고 특성 분석을 수행하였다. 최종 수행한 결과 문턱전압은 4.145 V, 항복전압은 745 V 및 온 상태 전압 강하는 1.746 V를 보여주어 600 V급 스위칭 소자로 활용할 수 있음을 확인할 수 있었다. 이에 대한 결과를 그림 3, 4, 5에서 각각 보여주고 있다.

### 3.2 트랜치 게이트 전력 IGBT소자의 전기적 특성 분석

본 절에서는 그림 2에서 보여준 트랜치 게이트 NPT 전력 IGBT소자의 각종 파라미터를 변화시키면서 목표로 하고 있는 전기적 특성에 맞는 공정 파라미터를 도출하였다. 도출하고자 하는 핵심 파라미터는 드리프트 영역의 두께, 저항비, P-베이스 농도, P+ 에미터 농도, N+ 에미터 농도 및 P+ 콜렉터 농도 등이다. 플레나 게이트 소자와는 달리 트랜치 게이트 구조가 JFET영역을 제거했기 때문에 JFET 영역의 농도는 중요한 파라미터에서 제외되었다. 도출된 파라미터 값은 표 2에서 보여주고 있다.

**Table 2.** The process parameter and condition for NPT trench gate IGBT.

Process parameter	Process condition
N_Drift	Resistivity 24 Ω depth 90 μm
P_Base dose	6E13 cm <sup>-2</sup>
P+ dose	5E14 cm <sup>-2</sup>
N+ dose	5E15 cm <sup>-2</sup>
P+ Collector dose	1E13 cm <sup>-2</sup>

표 2에서 보여준 공정변수의 값을 적용하여 트랜치 게이트 NPT 전력 IGBT 소자의 최종 구조를 확정하였으며, 이를 가지고 특성 분석을 수행하였다. 최종 수행한

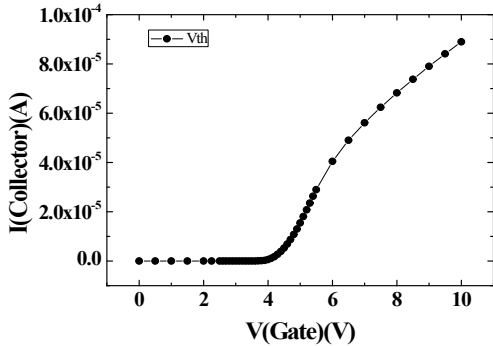


Fig. 6. The threshold voltage characteristic of NPT trench gate power IGBT.

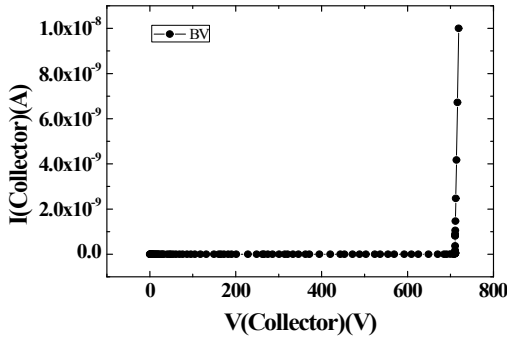


Fig. 7. The breakdown voltage characteristic of NPT trench gate power IGBT.

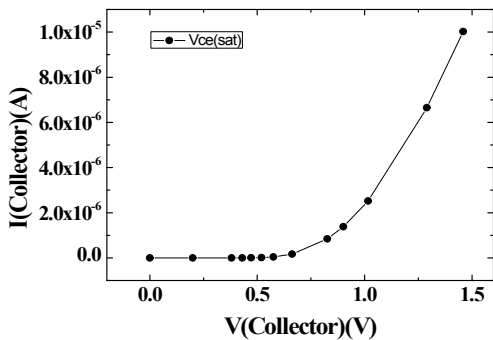


Fig. 8. The on state voltage drop characteristic of NPT trench gate power IGBT.

결과 문턱전압은 4.082 V, 항복전압은 719 V 및 온 상태 전압 강하는 1.357 V를 보여주었다. 플레나 게이트 구조와는 달리 소자의 열 특성 및 전력 효율에 영향을 주는 온 상태 전압 강하 값이 많이 향상된 결과를 가져왔다. 이에 대한 결과를 그림 6, 7, 8에서 각각 보여주고 있다.

### 3.3 600 V 플레나 전력 IGBT소자와 트렌치 게이트 IGBT 소자와의 비교 분석

본 논문에서 600 V 플레너 NPT IGBT와 트렌치 NPT IGBT의 특성을 비교 분석하였다. 비교 분석을 위해 플레너 NPT IGBT를 최적화 한 후 문턱전압과 항복전압 특성을 가지면서 온 상태 전압강하는 감소하는 트렌치 NPT IGBT를 설계하였다.

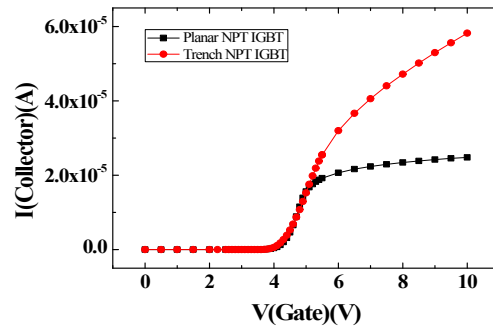


Fig. 9. The comparison of threshold voltage of NPT planar and trench gate IGBT.

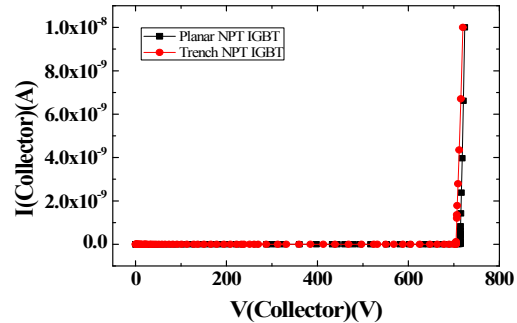


Fig. 10. The comparison of breakdown voltage of NPT planar and trench gate IGBT.

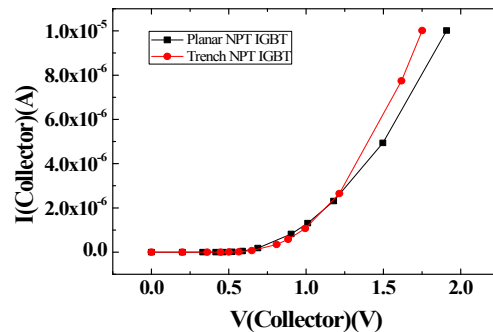


Fig. 11. The comparison of on state voltage drop of NPT planar and trench gate IGBT.

또한, 칩의 집적도 향상을 위해 셀 크기를 감소시키고 동일한 문턱전압 및 항복전압과 온 상태 전압강하 특성을 가지는 트렌치 NPT IGBT를 설계하였다. 트렌치 게이트 구조를 적용하고 셀 크기도 8  $\mu\text{m}$ 에서 4  $\mu\text{m}$ 로 50% 감소시켜 소자 설계 시 Net die의 효율을 향상시키고 온 상태 전압강하도 1.746 V에서 1.321 V로 약 24% 감소를 보여 특성이 향상되는 것을 확인하였다. 그 결과를 그림 9, 10, 11에 나타내었다.

#### 4. 결론

본 논문에서는 파워반도체 소자의 핵심 부품인 IGBT 소자의 최적화를 위해 NPT 플래너 게이트 IGBT와 트렌치 게이트 IGBT에 대한 설계 및 공정 파라미터를 제안하고 시뮬레이션을 진행하여 특성을 비교분석하였다. NPT 플래너 IGBT 설계를 위해 소자 및 공정 변수를 변화시켜가면서 연구를 수행하였다. 연구 수행 결과, 4.145 V의 문턱전압과 724 V의 항복전압, 1.746V의 온 상태 전압강하 특성을 갖는 600 V NPT 플래너 게이트 IGBT를 최적화하였다.

다음으로 온 상태 전압강하 특성 감소를 위해 제안한 트렌치 구조를 적용한 600 V 트렌치 NPT IGBT를 설계하였다. 플래너 NPT IGBT와 비교 분석을 위해 셀 크기 및 드리프트 두께와 비저항을 동일한 상태로 연구를 수행하였으며, 추가적으로 온 상태 전압강하 특성을 감소하기 위해 JFET 영역을 제거하는 트렌치 게이트 구조를 적용하기에 게이트 너비와 깊이에 따른 실험을 진행하였다. 연구수행 결과, 4.082 V의 문턱전압과 719 V의 항복전압, 1.357V의 온 상태 전압강하 특성을 갖는 600 V 트렌치 NPT IGBT를 최적화하였다.

두 소자를 최적화 한 후, 전기적 특성을 비교 분석한 결과, 트렌치 게이트 구조의 IGBT 소자가 플래너 게이트 구조보다 온 상태 전압강하 특성이 약 22%로 향상됨을 알 수 있었다.

트렌치 게이트 전력 IGBT 소자의 칩 집적도 향상을 위해 셀 크기를 8  $\mu\text{m}$ 에서 4  $\mu\text{m}$ 로 50% 감소하여 동일한 공정조건으로 시뮬레이션을 수행하였으며, 그 결과 셀 크기가 50% 감소하였음에도 불구하고 4.077 V의 문턱전압과 720 V의 항복전압, 1.32 V의 온 상태 전압강하 특성을 유지할 수 있다는 것을 확인할 수 있었다. 이러한 최적화 설계로 IGBT 소자 제작에 있어서 성능 및 생산성을 향상시킬 수 있을 것이다.

#### REFERENCES

- [1] E. G. Kang, D. S. Oh, D. W. Kim, D. J. Kim, and M. Y. Sung, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **15**, 758 (2002).
- [2] J. I. Lee, S. M. Yang, Y. S. Bae, and M. Y. Sung, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **23**, 190 (2010).
- [3] T. Laska, M. Munzer, F. Pfirsch, C. Schaeffer, and T. Schmidt, *ISPSD Proceedings*, 355 (2000).
- [4] B. S. Ahn, H. S. Chung, E. S. Jung, S. J. Kim, and E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **25**, 187 (2012).
- [5] J. S. Lee, E. G. Kang, and M. Y. Sung, *Microelectronics Journal*, **39**, 57 (2008).  
[DOI: <http://dx.doi.org/10.1016/j.mejo.2007.10.023>]
- [6] T. J. Nam, E. S. Jung, H. S. Chung, and E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **25**, 266 (2012).