

## 펄스 반복률에 의한 반도체 소자의 오동작 모드와 고장률에 관한 연구

박기훈, 방정주, 김륙완, 허창수<sup>a</sup>

인하대학교 전기공학과

A Study on Malfunction Mode and Failure Rate Properties of Semiconductor  
 by Impact of Pulse Repetition Rate

Ki-Hoon Park, Jeong-Ju Bang, Ruck-Woan Kim, and Chang-Su Huh<sup>a</sup>

Department of Electrical Engineering, Inha University, Incheon 402-751, Korea

(Received March 11, 2015; Revised March 23, 2015; Accepted March 31, 2015)

**Abstract:** Electronic systems based on solid state devices have changed to be more complicated and miniaturized as the electronic systems developed. If the electronic systems are exposed to HPEM (high power electromagnetics), the systems will be destroyed by the coupling effects of electromagnetic waves. Because the HPEM has fast rise time and high voltage of the pulse, the semiconductors are vulnerable to external stress factor such as the coupled electromagnetic pulse. Therefore, we will discuss about malfunction behavior and DFR (destruction failure rate) of the semiconductor caused by amplitude and repetition rate of the pulse. For this experiment, the pulses were injected into the pins of general purpose IC due to the fact that pulse injection test enables the phenomenon after the HPEM is coupled to power cables. These pulses were produced by pulse generator and their characteristics are 2.1 [ns] of pulse width, 1.1 [ns] of pulse rise time and 30, 60, 120 [Hz] of pulse repetition rate. The injected pulses have changed frequency, period and duty ratio of output generated by Timer IC. Also, as the pulse repetition rate increases the breakdown threshold point of the timer IC was reduced.

**Keywords:** Solid state device, HPEM, Susceptibility, Pulse generator, Failure rate, Pulse repetition rate

### 1. 서론

오늘날 전자기기들을 구성하고 있는 반도체 소자는 점점 소형화와 고속화가 되고 있으며 가정뿐만 아니라 산업까지 사회의 전반에 걸쳐 사용되고 있다. 전자회로

는 저항, 캐패시터, 인덕터, 그리고 능동소자들로 구성되어 있다. 전자부품 중 반도체 기반의 소자들은 미소한 전자파에도 민감하게 반응하여 시스템의 오동작을 일으킨다. 이러한 이유로 전자파 환경(electromagnetic waves environment, EM)에서의 반도체 소자는 전자파에 의해 영향을 받지 않도록 전자파 감응성(electromagnetic susceptibility, EMS)에 대한 설계가 되고 있다. 현재 미국, 유럽, 러시아 등 여러 나라에서 전자기파에 의한 전자 시스템의 파괴 특성이 어떠한 메커니즘에 원인을 둔 것인지 규명하기 위해 고출력 전자기파를 발생시키는 펄스발생장치와 방사를 위한 안테나 등의 연구를 하고 있다. 이러한 연구들은

a. Corresponding author; [eshuh@inha.ac.kr](mailto:eshuh@inha.ac.kr)

Copyright ©2015 KIEEME. All rights reserved.  
 This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

통하여 전자파 영향을 받는 장비의 결합 경로를 차단하고 차폐를 통해 시스템을 보호하는 방법을 제시하였다 [1-5]. 하지만 결합경로의 길이를 최소화 할 수 없고 전자파를 차폐할 수 없는 환경에서는 전자기파에 의한 피해를 받게 된다.

따라서 본 연구에서는 전자파 방사시험을 모의할 수 있는 펄스주입시험으로 반도체 소자의 파괴현상을 분석하였다. 펄스발생장치로부터 생성된 2.1 [ns]의 펄스 폭, 1.1 [ns]의 상승 시간 그리고 30, 60, 120 [Hz]의 반복률의 펄스가 반도체 소자에 미치는 영향을 알아보기 위하여 범용의 IC의 각 핀에 펄스를 주입하여 소자의 고장률과 동작의 변화를 분석하였다.

## 2. 실험 방법

펄스 주입실험을 위해 발진회로를 시험대상으로 하였다. 발진을 위해 사용된 타이머 IC는 타이머 회로와 계수기 회로 등으로 사용되며 회로 구성이 간단하여 활용 범위가 넓다. 실험에 사용된 타이머 IC는 Ground, Trigger, Output, Reset, Control voltage, Threshold, Discharge, VCC 총 8핀으로 구성되어 있다. 펄스의 주입에 따른 소자의 동작을 보기 위해 그림 1과 같이 주기적인 on/off의 펄스를 발생시키는 발진회로를 구성하였다. 발진회로의 각 핀에 펄스를 주입하면 PCB 라인을 통해 펄스 에너지의 손실이 발생할 수 있다. 따라서 Reset과 VCC 핀에 인가되는 전원을 분리하여 주입되는 에너지의 손실을 최소화하였다.

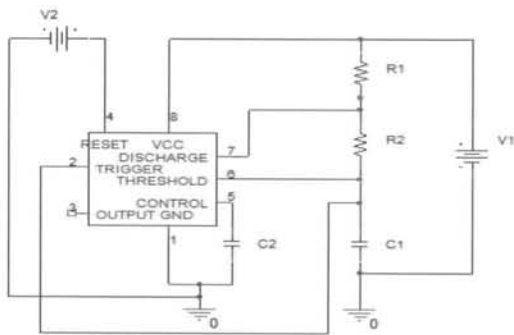


Fig. 1. Timer IC in astable mode.

그림 2는 제작한 회로에서 발생하는 펄스의 파형이다. 본 실험에서 제작한 발진회로는 출력 파형의 전압은 4.5 [V]이고 듀티비는 55 [%]이다. 그리고 주파수는 1.15 [Hz]가 되도록 설계 제작하였다 [6].

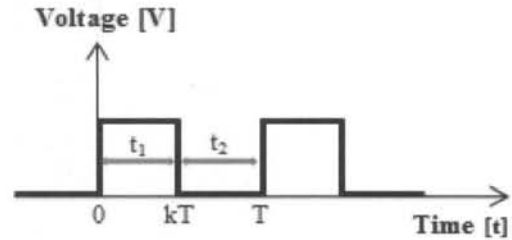


Fig. 2. Output voltage from pin 3.

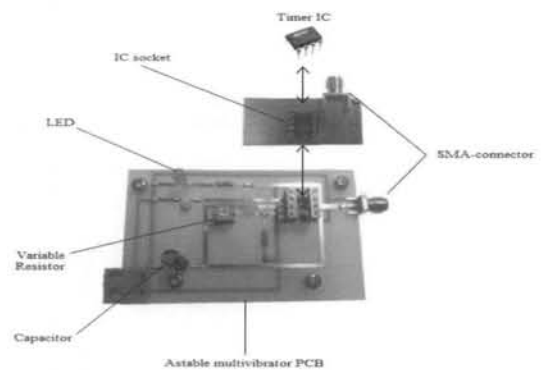


Fig. 3. Timer IC test setup.

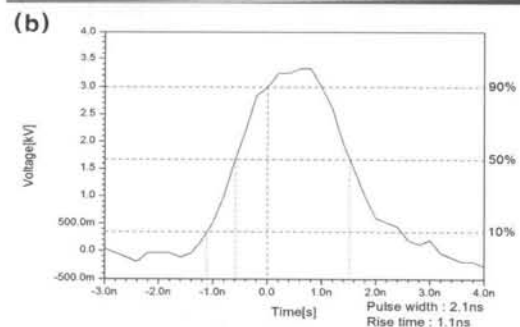
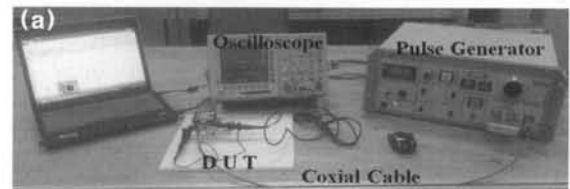


Fig. 4. Measurement configuration. (a) experimental setup and (b) output voltage waveform of pulse generator.

그림 3은 펄스의 주입을 위하여 실제 제작된 회로이다. 회로는 펄스 주입을 위한 기판과 타이머 소자의

동작을 위한 기판으로 나누어 제작하였다. 동작 기판은 저항, 캐패시터, 가변저항 그리고 SMA 커넥터로 구성하였다. 또한, 타이머 IC의 출력 부분에는 펄스 주입에 따른 소자의 동작 상태를 보기 위하여 LED를 설치하였다.

그림 4는 실험 구성을 나타내고 있다. 주입되는 펄스는 0 ~ 2.5 [kV]의 전압, 2.1 [ns]의 펄스 폭, 1.1 [ns]의 상승시간, 그리고 30, 60, 120 [Hz]의 반복률의 특성을 가진다. 펄스발생장치로부터 발생된 펄스는 동축 케이블을 통하여 타이머 IC에 주입된다. 전자파가 소자로 침투되는 시점은 예측할 수 없으므로 소자가 on 상태이거나 off 상태일 때 펄스를 주입하였다.

### 3. 결과 및 고찰

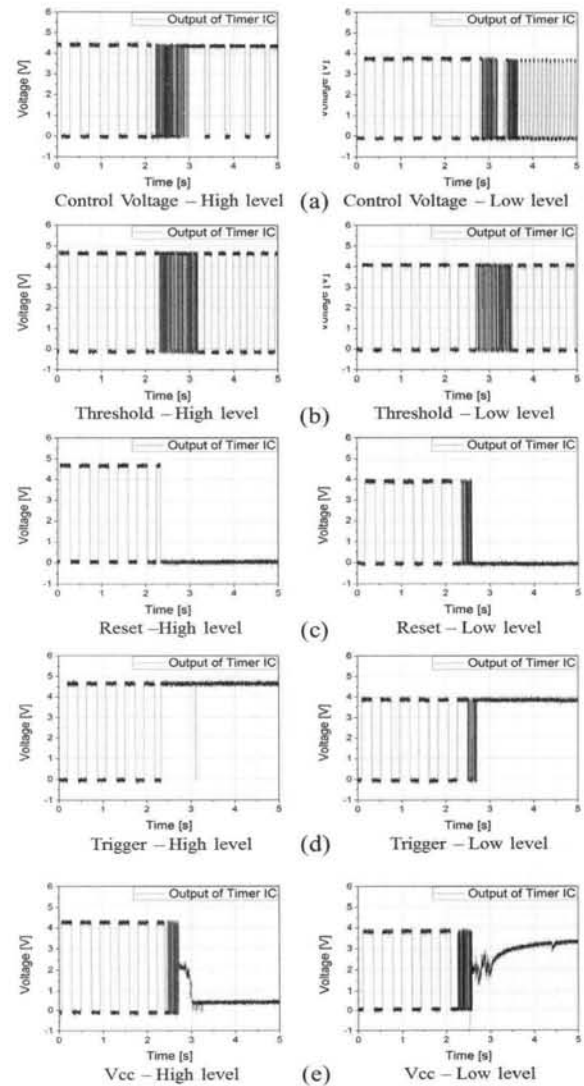
#### 3.1 고장 모드 분석

타이머 IC의 Control voltage, Reset, Threshold, Trigger, Vcc 핀에 펄스를 주입하였을 때 발생한 오동작 현상은 표 1과 같다. 주입 펄스에 의한 소자의 파괴현상은 출력파형의 변형으로 판단하였다. 정상 동작에서의 타이머 IC는 주기적인 구형파를 생성시킨다.

**Table 1.** Malfunction behaviors of output generated by timer IC.

Number of Pins	Malfunction behavior	
	On-state	Off-state
C.V.	Duty ratio increases to 56%	Duty ratio decreases to 42%
Reset	Continuous low-level of output state	Continuous low-level of output state
Threshold	Decrease of periodic time	Decrease of periodic time
Trigger	Continuous high-level of output state	Continuous high-level of output state
Vcc	Output voltage decreases from 4 V to 0.5 V	Output voltage decreases from 4 V to 3.5 V

Control voltage에 펄스가 주입된 경우 그림 5(a)와 같이 출력파형의 듀티비가 변화하였다. 소자의 on 상태에서 주입된 펄스에 의하여 듀티비는 56 [%] 증가하였으며 off 상태에서 펄스가 주입된 경우에는 42 [%] 감소하였다. Threshold핀에서는 그림 5(b)와 같이 소자의 출력파형의 주기가 변화하였다. on 상태의 시간 동안 주입된 펄스는 소자의 출력 주기를 26 [%] 감소시켰고, off 상태의 시간 동안 주입된 경우에는 15 [%]



**Fig. 5.** Malfunction properties of timer IC.

감소시켰다. Reset핀에서는 그림 5(c)처럼 소자의 파형이 Low 레벨을 유지하는 현상을 보였으며 Trigger핀에서는 그림 5(d)와 같이 High 레벨을 유지하였다. Vcc핀으로 주입된 펄스는 그림 5(e)처럼 소자의 출력 전압을 변화시켰다. on 상태의 시간 동안 주입된 펄스는 소자의 출력 전압을 0.5 [V]로 감소 시켰고 off 상태의 시간 동안 주입된 경우에는 3.5 [V]로 감소시켰다.

타이머 IC 출력의 변화 현상 외에도 VCC핀으로 주입된 펄스는 소자의 온도를 157 [°C]까지 수초 이내로 상승시켰다. 이때 주변 온도는 24 [°C]였다. 정상상태의 소자의 VCC 핀은 약 14 [kΩ]의 저항이 측정되었

고, 파괴된 소자의 저항은 최소 3 [Ω]에서 최대 40 [Ω]까지 범위가 측정되었다. 소자 내부의 PN 접합에 항복 전압 이상의 에너지가 역으로 인가될 경우 전자 사태 항복(avalanche breakdown)을 일으켜 결국 파괴된다. 따라서 접합의 절연이 파괴되어 저항이 감소된다. 반도체 소자의 영구적인 파괴는 칩의 레이아웃과 제조기술에 의존하며 파괴된 반도체 소자의 내부 칩에 있는 저항, 다이오드 또는 트랜지스터와 같은 컴포넌트(component)가 파괴된다. 또한, 본드 와이어(bond wire)와 온칩 와이어(onchip wire)의 열적파괴가 일어난다. 이러한 열적파괴 현상은 평형상태 식 (1)을 통하여 파괴를 유발하는 전류의 양을 추정할 수 있다 [7].

$$I = \sqrt{\frac{\sigma_0 \rho A^2 [c(T_m - T_0) + H] + \frac{8k}{\ell^2} \sigma_0 A^2 (T_m - T_0) t}{t}} \quad (1)$$

$\sigma$ 는 전기 전도율,  $k$ 는 열 전도율,  $\rho$ 는 재료의 밀도,  $A$ 는 횡단면,  $c$ 는 특정 열용량,  $H$ 는 융해열,  $T_m$ 는 녹는 온도 그리고  $T_0$ 는 주위 온도를 나타낸다. 전류의 지속시간은 주입시간과 동등하게 하였다. 식 (1)을 통해 펄스주입시험에 의하여 용단되는 반도체 내부 구성 요소의 전류는 대략 0.75 [A]이다. 따라서 용단되는 본드 와이어의 파괴의 지표가 될 수 있었다.

### 3.2 고장률 분석

앞서서 분류한 소자의 각 핀에 대한 고장모드를 DFR (destruction failure rate)으로 분석하였다. DFR은 같은 조건에서의 펄스를 사용하여 실험에 사용된 소자에 대한 실험 대상의 파괴가 발생한 확률을 의미하며 식 (2)와 같다 [8].

$$DFR = \frac{\text{No. of Destruction}}{\text{Total No. of Tested Devices}} \quad (2)$$

그림 6은 Control voltage, Threshold, Reset, Trigger, VCC핀으로 주입된 펄스의 반복률과 전압에 대한 파괴 확률(DFR)을 나타낸 그래프이다. 그래프에서 보는 바와 같이 반복률과 전압이 높아짐에 따라 DFR의 기울기는 증가한 것을 알 수 있다. 즉, 펄스 반복률의 증가에 따라 타이머 IC가 파괴되기 시작하는 임계 전압이 감소하였다. 소자의 off 상태에서는 펄스에 대한 내성이 on 상태에서의 펄스주입보다 취약하다.

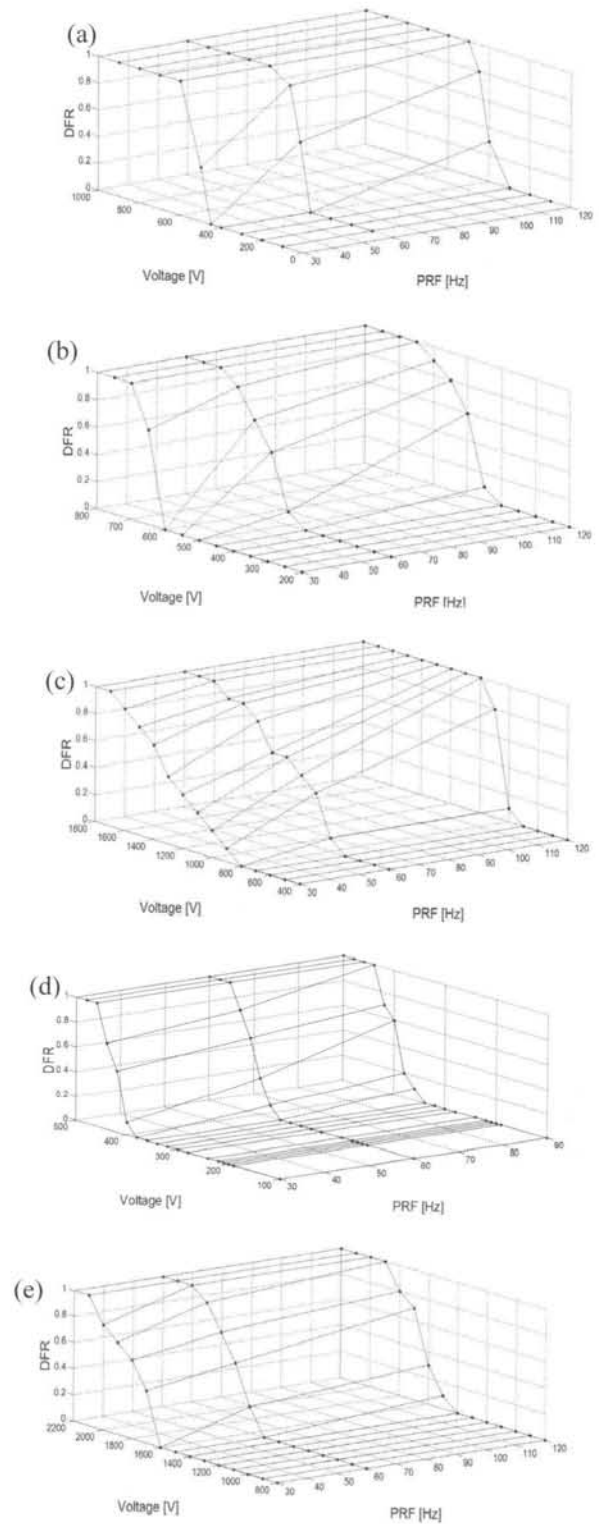


Fig. 6. DFR due to the change in the PRF and voltage : (a) Control voltage pin, (b) threshold pin, (c) reset pin, (d) trigger pin, and (e) Vcc pin.

Trigger 핀으로 주입된 120 [Hz]의 펄스에 의하여 IC가 파괴되는 전압은 360 [V]로 다른 핀들 중 펄스에 가장 취약하다. VCC 핀으로 주입된 펄스는 30 [Hz]와 2,100 [V] 이상의 특성에서 IC를 전부 파괴시켰으며 다른 핀들 중 펄스에 가장 큰 내성을 보였다.

트랜지스터 베이스에 펄스가 주입되면 펄스 에너지에 의하여 PN접합 부위의 열적 파괴가 발생한다. BC547 (bipolar junction transistor, BJT)이 반복 펄스에 의하여 파괴가 발생하기 시작하는 전압은 약 550 [V]이다 [9]. 그러나 타이머 IC Discharge pin으로의 주입시험 결과 타이머 IC의 설계에 따라 내부 트랜지스터의 컬렉터로 펄스가 주입되므로 PN 접합 부위의 파괴는 2.5 [kV] 이상에서 파괴 현상이 발생하였다.

#### 4. 결론

본 연구는 555 타이머 IC를 대상으로 Trigger, Reset, Control voltage, Threshold, VCC 핀에 펄스를 주입하여 펄스 반복률에 따른 오동작 모드와 피해 영향을 조사하였다. DFR 분석 결과 펄스의 반복률이 증가할수록 타이머 IC의 파괴가 시작되는 임계 전압이 감소하는 것을 확인할 수 있었다. 파괴된 타이머 IC는 출력 펄스의 High 레벨을 유지하거나 Low 레벨을 유지하는 현상을 보였다. 또한 펄스의 주기와 듀티비가 감소하거나 증가하는 현상을 볼 수 있었다. Vcc 핀으로 주입된 펄스는 내부 트랜지스터의 파괴를 일으켰다. 반복펄스에너지는 트랜지스터 PN접합면의 전위장벽을 작게 만들어 전기저항을 감소시켰으며 이에 따라 과전류가 흐르게 하여 소자의 온도를 157 [°C]까지 상승시켰다.

앞서서 말한 여러 파괴 현상들은 회로를 구성하고 있는 내부 트랜지스터의 파괴로 인한 것이며, 전자기 펄스의 반복률이 전자회로에 영향을 주는 요인 중 중요한 변수임을 확인하였다.

고반복률의 펄스는 전자회로의 오동작 및 전체 시스템에 치명적인 영향을 줄 것이다.

이상과 같은 연구 결과를 통하여 반복 펄스에 의해 전자회로를 구성하는 소자들의 영향에 대한 이해와 전자 시스템을 보호하기 위한 기초 자료로 활용될 것으로 기대된다.

#### 감사의 글

본 연구는 2015년도 인하대학교 대학연구비 지원으로 연구되었음.

#### REFERENCES

- [1] M. Camp, H. Gerth, and H. Garbe, *IEEE Transactions on Electromagnetic Compatibility*, **43**, 368 (2004).
- [2] J. I. Hong, S. M. Hwang, and C. S. Huh, *Journal of Electromagnetic Waves and Applications*, **23**, 571 (2009).
- [3] S. M. Hwang, J. I. Hong, and C. S. Huh, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **56**, 1638 (2007).
- [4] H. J. Kang, C. S. Huh, J. J. Bang, J. S. Choi, and W. C. Park, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **27**, 221 (2014).
- [5] S. M. Han, C. S. Huh, and J. S. Choi, *Progress In Electromagnetics Research*, **119**, 253 (2011).
- [6] M. Rezal and N. Mariun, *IEEE Student Conference on Research and Development*, 272 (2010).
- [7] E. Loh, *IEEE Transactions on Components, Hybrids and Manufacturing Technology*, **CHMT-6**, 209 (1983).
- [8] M. Camp, H. Garbe, and D. Nitsch, *IEEE Transactions on Electromagnetic Compatibility*, **1**, 87 (2002).
- [9] J. J. Bang, C. S. Huh, and J. W. Lee, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **27**, 167 (2014).