

4H-SiC기판 위에 Aerosol Deposition으로 증착된 Al₂O₃박막의 후열처리 효과

유수산나¹, 강민석¹, 김흥기¹, 이영희^{1,a}, 구상모^{1,a}

¹ 광운대학교 전자재료공학과

Post Annealing Effect on the Characteristics of Al₂O₃ Thin Films Deposited by Aerosol Deposition on 4H-SiC

Susanna Yu¹, Min-Seok Kang¹, Hong-Ki Kim¹, Young-Hie Lee^{1,a}, and Sang-Mo Koo^{1,a}

¹ Department of Electronic Materials Engineering, Kwangwoon University, Seoul 139-701, Korea

(Received June 12, 2014; Revised July 9, 2014; Accepted July 16, 2014)

Abstract: Al₂O₃ films on silicon carbide were fabricated by Aerosol deposition with annealing temperature at 800°C and 1,000°C. The effect of thermal treatment on physical properties of Al₂O₃ thin films has been investigated by XRD (X-ray diffraction), AFM (atomic force microscope), SEM (scanning electron microscope), and AES (auger electron spectroscopy). Also electrical properties have been investigated by Keithley 4,200 semiconductor parameter analyzer to explain the interface trapped charge density (D_{it}), flatband voltage (V_{FB}) and leakage current (I_0). Al₂O₃ films become crystallized with increasing temperature by calculating full width at half maximum (FWHM) of diffraction peaks, also surface morphology is observed by topography measurement in non-contact mode AFM. D_{it} was 2.26×10^{-12} eV⁻¹·cm⁻² at 800°C annealed sample, which is the lowest value in all samples. Also the sample annealed at 800°C has the lowest leakage current of 4.89×10^{-13} A.

Keywords: 4H-SiC, Al₂O₃, Aerosol deposition, Post annealing effect

1. 서론

실리콘 카바이드 (silicon carbide, SiC)는 전력 반도체 재료로서의 우수한 물질 특성을 갖고 있으며 특히 절연과괴 전계가 3×10^6 V/cm로 실리콘의 약 10배, 에너지 밴드갭은 3.26 eV로 실리콘의 약 3배, 열전도

도는 3.7 W/cm·K으로 실리콘의 약 3배로서, 이는 SiC가 Si에 비하여 높은 항복전압을 가지면서도 손실은 적고 열방출 특성은 우수하여 고온 및 고방사 환경에서도 사용 가능한 반도체 재료이다 [1,2]. 또한, Si과 마찬가지로 SiC에서도 1,100°C 이상의 높은 온도가 요구되는 wet/dry oxidation 공정 방법으로 SiO₂를 형성 가능하다. 하지만 SiO₂/SiC를 기반으로 하는 소자는 이온주입공정 시 주입된 도펀트의 낮은 활성화율 (activation rate)과 높은 계면 포획 전하 밀도(interface trap charge, D_{it})에 의해 벌크 이동도 (bulk mobility)와 비교하여 낮은 채널 이동도

a. Corresponding author: yhlee@kw.ac.kr, smkoo@kw.ac.kr

Copyright ©2014 KIEEME. All rights reserved.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

(channel mobility)를 가지는 문제점을 가지고 있다.

이를 개선하기 위해 SiO₂를 대신하여 HfO₂, ZrO₂, Al₂O₃등의 high-*k* 물질을 ALD (atomic layer deposition), CVD (chemical vapor deposition), AD (aerosol deposition)와 같은 방법을 사용하여 박막의 특성을 개선하는 연구가 진행되고 있다. 특히, ADM (aerosol deposition method)은 고밀도의 세라믹 막을 고속으로 제조할 수 있는 박막 형성 기술로 미세한 세라믹 분말을 운송 가스에 실어서 기판에 분사함으로써 기판 표면에 세라믹 박막을 형성하며, 1 μm 이하의 박막뿐만 아니라 수백 μm 이상의 치밀한 후막을 단시간에 얻을 수 있다. 상온에서 공정이 이루어지기 때문에 기판과 박막 사이에 어떠한 계면반응도 일어나지 않으며, 고분자나 금속과 같은 다양한 물질이 기판으로 사용될 수 있다. 또한, 출발 분말과 형성된 코팅층 사이의 조성 변화가 없으므로, 복잡한 조성의 화합물로 구성된 막을 쉽게 제조할 수 있다는 장점이 있다.

본 연구에서는 SiC 기판 위에 Al₂O₃ 박막을 ADM으로 증착하였으며, 증착한 박막의 결정성과 전기적 특성을 분석하였다. 또한, 후 열처리 (post annealing) 공정이 박막 특성과 전기적 특성에 미치는 영향을 분석함으로써 AD로 증착시킨 Al₂O₃ 박막의 응용가능성을 평가하고자 하였다.

2. 실험 방법

그림 1은 에어로졸 데포지션 장비의 개략도를 나타낸 것으로서 공급될 원료 분말이 위치하는 에어로졸 챔버 (aerosol chamber)와 코팅이 이루어지는 증착 챔버 (deposition chamber)가 가스관으로 연결돼 있다. 원료분말 입자는 aerosol chamber 내에서 반송 가스와 교반, 혼합해 에어로졸화 된다. 진공펌프에 의해 발생한 aerosol chamber와 deposition chamber 간의 압력 차이로 인해 발생한 가스 흐름에 의해 분말 입자들이 deposition chamber로 이동되며, 슬릿 형태의 노즐을 통해 가속화되어 기판에 분사됨으로써 분말입자와 기판 사이에 충돌이 일어나면서 코팅층이 형성된다 [3]. 실질적인 증착 메커니즘은 명확히 밝혀진 바는 없지만 미세 입자들이 기판에 충돌하는 동안에, 파티클의 운동에너지는 (1) 기판과 미세입자, (2) 입자들 간의 결합 에너지로 변하게 된다 [4].

출발 원료로 0.5 μm의 크기와 구 형태를 가지는 Al₂O₃ 분말을 사용하였다.

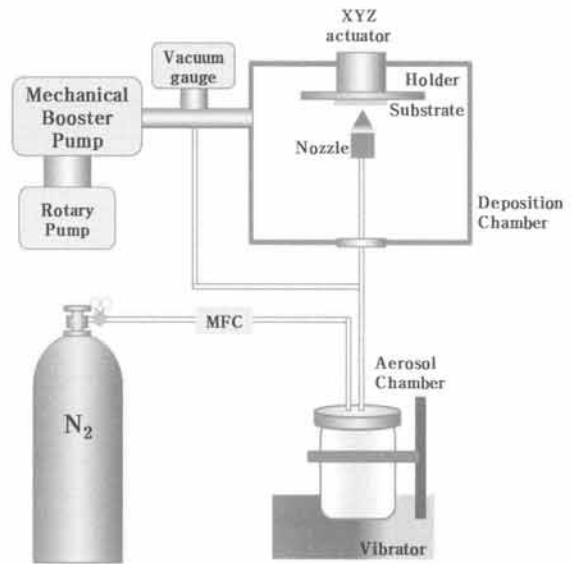


Fig. 1. Schematic aerosol deposition apparatus.

4H-SiC 기판에 α-Al₂O₃ 박막을 증착하기 위해 deposition chamber 내에 위치한 X Y 스테이지에 기판을 고정시키고, 노즐과 기판 간 거리 (z-axis)는 0.5 mm로 맞춘 후 좌우방향으로 약 120 mm/sec의 속도로 스테이지를 이동하였다. 사용된 single 노즐의 orifice의 크기는 10×0.4 mm²이다.

분말 공급기 내의 과립분말의 유동성과 비산성을 향상시키기 위하여 공급기는 진동기 (vibrator)를 이용하였으며, 비산된 분말은 5 L/min 유속으로 시료와의 반응성이 적은 N₂ 이송가스로 에어로졸화 되어 기판에 분사되었다. 4H-SiC 기판 위에 형성된 Al₂O₃ 박막의 두께는 α-step으로 측정된 결과 500~600 nm 정도임을 확인하였다.

High temperature furnace를 이용하여 800, 1,000°C 각각의 온도에서 1시간 동안 열처리 공정을 수행한 후, MIS capacitor 구조를 모든 샘플 위에 제작하였다. Back metal은 sputter를 사용하여 Ni증착 후 RTA를 이용하여 90초 동안 950°C에서 오믹 접합을 형성하였다. 또한, front metal 형성을 위하여 photo lithography 공정으로 지름 1 mm의 패턴을 제작한 후, E-beam evaporator를 사용하여 두께 100 nm의 Ni을 증착하여 lift-off하였다. 박막 특성 변화를 분석하기 위해 XRD (X-ray diffraction), AFM (atomic force microscope, AES (auger electron spectroscopy) and SEM (scanning electron microscope)를 사용하였다. 그리고 전기적 특성은 Keithley 4200 semiconductor

parameter analyzer를 사용해 current-voltage (I - V), capacitance-voltage (C - V)를 측정하여 누설전류 (leakage current, I_o)와 계면포획전하 밀도 (interface trap charge density, D_{it}), 평탄화 전압 (flatband voltage, V_{FB})을 분석하였다.

3. 결과 및 고찰

본 연구에서는 상온 저진공에서 짧은 시간에 증착이 가능한 AD를 사용하여 high- k 물질인 Al_2O_3 를 증착하였으며, 후 열처리 (post annealing)가 박막의 물리적/전기적 특성에 미치는 영향을 살펴보았다.

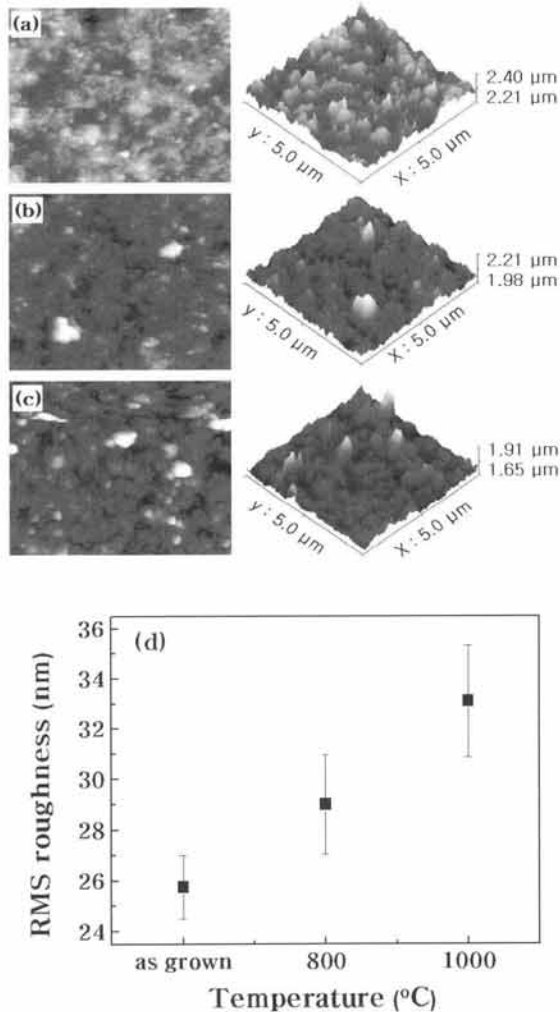


Fig. 2. AFM images of Al_2O_3 thin film on 4H-SiC. (a) as-grown, (b) 800°C annealed, (c) 1,000°C annealed, and (d) plot of the RMS value versus the annealing temperature.

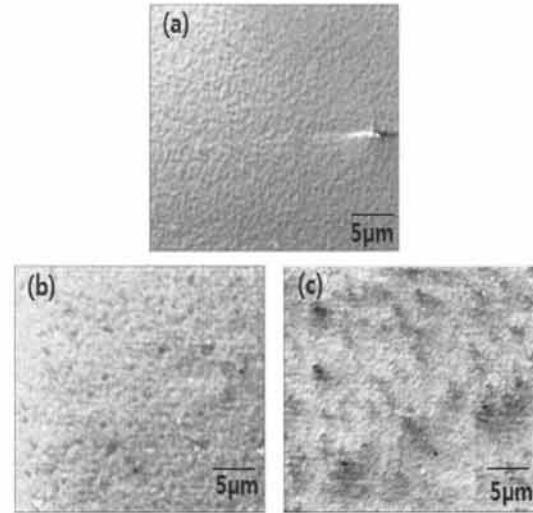


Fig. 3. SEM images of (a) as-grown Al_2O_3 film and Al_2O_3 films annealed at (b) 800°C, (c) 1,000°C.

As-grown (without annealing) 및 800, 1,000°C 각각의 온도에서 열처리된 Al_2O_3 박막의 미세구조 및 표면 형상을 비교하기 위해 AFM, SEM 그리고 XRD 분석을 수행하였다.

그림 2는 4H-SiC 기판 상에 형성된 Al_2O_3 박막의 topography 이미지이며, non-contact mode AFM을 이용하여 as-grown과 고온 열처리된 박막의 표면을 분석한 결과이다 [5]. 그림 2(a-c)는 각각 as-grown과 800, 1,000°C에서 열처리를 한 박막의 AFM morphology를 보여준다. as-grown 박막은 상대적으로 훌륭한 단차 (step coverage)와 균일한 두께를 보이며 RMS roughness는 가장 낮다. 열처리 온도에 따른 RMS roughness의 평균값 변화를 그림 2(d)에 나타내었다. As-grown과 800, 1,000°C에서 열처리된 박막들의 RMS roughness는 각각 25.7, 29.0, 33.1 nm으로 온도가 증가할수록 RMS roughness가 증가하는 경향을 보였다.

그림 3은 Al_2O_3 박막의 FE-SEM 이미지이며, 표면 형상을 분석한 결과이다. As-grown 소자의 경우, Al_2O_3 박막의 표면 조도가 평탄하게 얻어지고 있으며, 고른 분말의 형태로 형성된 것을 볼 수 있다. 이는 에어로졸화된 α - Al_2O_3 분말이 분사될 때 SiC 기판과 충돌하며 결정립이 수십 나노로 작아지기 때문으로 판단된다. 열처리 후 샘플의 경우, 온도가 증가함에 따라 표면 조도의 차이가 관찰되어 점차적으로 결정이 성장함을 유추할 수 있다 [6].

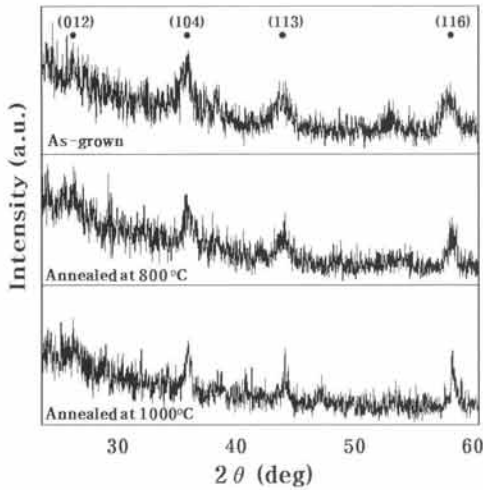


Fig. 4. XRD Pattern of as-grown, 800°C, 1,000°C annealed Al₂O₃ thin film.

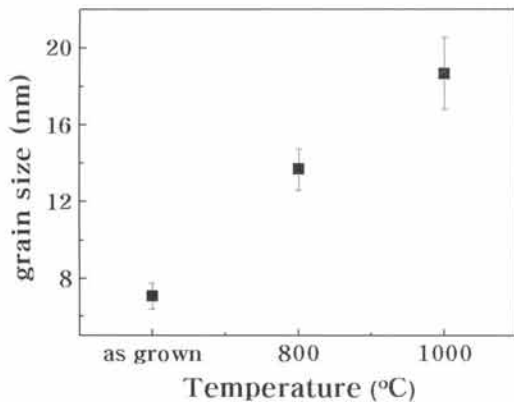


Fig. 5. Plot of the average grain size versus the annealing temperature.

그림 4는 Al₂O₃ 박막을 서로 다른 온도로 열처리 후 분석한 XRD 스펙트럼이다. 그림에서 알 수 있듯이 증착 공정과 후 열처리 공정에 관계없이 모든 분말들은 α-Al₂O₃ 상으로 존재하며, 열처리에 의해 새로운 상이 만들어지거나 결정상의 변화는 관찰되지 않았다. 세 가지 샘플을 비교하였을 때, as-grown 상의 α-Al₂O₃ XRD 피크의 강도는 상대적으로 약하게 나타나고 있으며, 피크의 반가폭 (full width half maximum, FWHM) 또한 크게 나타남을 관찰할 수 있다. 이는 그림 3에서 확인되었다시피 분사된 분말이 충돌에 의해 매우 작아져 결정성이 낮아졌기 때문으로 추측 가능하다. As-grown과 800, 1,000°C에서 열처리된 소자들의 main peak 비교 분석 결과, 열처리

Table 1. Dielectric properties of Al₂O₃ film fabricated by AD.

| | ΔV_{FB} | D_{it} |
|----------|-----------------------|---------------------------------------|
| | (V) | (eV ⁻¹ .cm ⁻²) |
| As-grown | 1.50×10 ⁻¹ | 3.11×10 ⁻¹² |
| 800°C | 1.00×10 ⁻¹ | 2.26×10 ⁻¹² |
| 1,000°C | 4.00×10 ⁻¹ | 4.14×10 ⁻¹¹ |

온도가 높아짐에 따라 α-Al₂O₃ 분말의 XRD diffraction peak이 존재하는 면방향 (012), (104), (113), (116)에서 peak intensity가 점차 증가하며 반가폭은 감소하는 것을 확인할 수 있다 [7]. 샘플의 열처리 온도가 증가함에 따라 얻어지는 박막의 grain size의 평균값 변화를 식 Scherrer method의 식 (1)을 통해 계산하여 그림 5에 나타내었다 [8].

$$\tau = \frac{K\lambda}{\beta \cos \theta} \tag{1}$$

$$V_{FB} = \phi_{MS} - \frac{Q'_{SS}}{C_{OX}} \tag{2}$$

$$D_{it} = \frac{1}{q} \left[\left(\frac{1}{C_{QS}} - \frac{1}{C_{OX}} \right)^{-1} - \left(\frac{1}{C_{HF}} - \frac{1}{C_{OX}} \right)^{-1} \right] \tag{3}$$

여기서 k , λ , ϕ_{MS} , Q'_{SS} , q , C_{QS} , C_{OX} , C_{HF} 는 각각 Scherre constant, wave-length, metal-semiconductor workfunction difference, electronic charge, quasi-static (low-frequency) capacitance, oxide capacitance, high-frequency capacitance로 정의한다. Grain size가 점점 커지는 현상으로 고온 열처리를 할수록 Al₂O₃ 박막이 결정질 phase로의 상변화가 일어나는 것을 알 수 있으며, 이는 AFM, SEM으로 측정된 표면 변화의 경향성과 일치한다 [9].

4H-SiC 기판에 형성된 Al₂O₃ 막의 유전적 특성을 알아보기 위해 C-V 측정이 1 MHz의 고주파에서 reference 소자와 열처리를 한 소자에 공핍영역부터 축적영역까지 sweep 방식으로 수행되었다. 식 (2), (3)을 이용해 평탄화 전압과 계면포획전하 밀도를 도출한 결과를 표 1에 나타내었다 [10,11]. 표에 제시된 것처럼 800°C로 열처리된 Al₂O₃ 막의 경우, as-grown과 1,000°C로 열처리된 소자에 비해 평탄화 전압 변화량

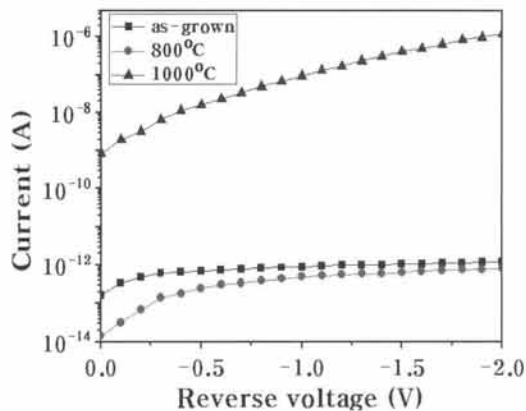


Fig. 6. I-V characteristic of MIS structure with various annealing temperature.

(ΔV_{FB}) 및 계면포획전하 밀도 (D_{it})가 1.00×10^{-1} V, 2.26×10^{12} $\text{eV}^{-1} \cdot \text{cm}^{-2}$ 로 가장 낮았다. Al_2O_3 막의 전류 특성 분석을 위한 I-V 그래프가 그림 6에 나타나있다. 누설전류는 800°C 열처리 소자가 4.89×10^{-13} A ($V_G = -1$ V)로 as-grown (8.91×10^{-13} A) 보다 낮은 값을 보였고 1,000°C의 열처리를 한 소자에서는 9.29×10^{-8} A까지 급격히 증가했다 [11].

이는 1,000°C 이상의 고온 열처리 시 막의 결정화가 진행되며 생성된 domain boundaries에 의하여 누설전류가 증가하는 것으로 판단되며, 후열처리 온도의 최적화를 통해 보다 더 낮은 계면포획전하와 누설전류를 가지는 박막의 제조도 가능할 것으로 예상된다.

4. 결론

본 논문에서는 에어로졸 증착 법으로 성장시킨 Al_2O_3 박막의 후열처리 공정이 박막의 물리적, 전기적 특성에 미치는 영향에 대한 고찰이 이루어졌다. 표면 morphology 분석 결과 average roughness는 as-grown과 열처리된 소자들을 비교하였을 때, 열처리 온도가 증가함에 따라 RMS roughness 또한 높아지는 것을 알 수 있었다. 또한 전기적 특성 분석 결과 D_{it} 값은 800°C 열처리 소자에서 2.26×10^{12} $\text{eV}^{-1} \cdot \text{cm}^{-2}$ 로 가장 낮았으며 as-grown 소자와 비교하였을 때 약 3% 감소하였고, leakage current는 4.89×10^{-13} A으로 as-grown 소자와 비교하였을 때 약 45% 감소하였다. As-grown과 800, 1,000°C에서 열처리를 한 소자들 중, 800°C의 열처리를 거친 소자가 가장 우수한

계면포획전하 밀도와 낮은 누설전류 값을 보였다. 또한, 1,000°C의 열처리를 거친 소자는 표면 거칠기가 증가되어 scattering에 의한 채널 이동도가 낮아질 것으로 예상된다.

결과적으로 AD 기술을 이용한 SiC 기판 위의 Al_2O_3 박막 성장에서, 열처리 공정은 박막의 결정화에 영향을 미치는 것으로 나타났으며, 누설전류 및 계면포획전하와 같은 전기적 특성 제어에도 적절한 후처리 공정임을 확인하였다.

감사의 글

본 연구는 지식경제 기술혁신사업 (WPM사업)으로 수행되고 있는 '초고순도 SiC 소재' 개발사업과 한국연구재단의 지원 (2014028079)과 그린카 등 수송시스템산업원천기술개발 사업 (10042566)을 통해 연구 개발된 결과임을 밝힙니다.

REFERENCES

- [1] H. MorKoc, S. Strite, G. B. Gao, M. E. Lin, B. Sverdlov, and M. Burns, *J. Appl. Phys.*, **76**, 1363 (1994).
- [2] P. Masri, *Surf. Sci. Rep.*, **48**, 1-SIC (2002).
- [3] Y. Sato, Y. Uemichi, K. Nishikawa, and S. Yoshikado, *J. Ceram. Soc. Jpn.*, **18**, 092056 (2011).
- [4] J. Akedo, *J. Am. Ceram. Soc.*, **89**, 1834 (2006).
- [5] Y. Y. Wang, H. J. Shen, Y. Bai, Y. D. Tang, K. A. Liu, C. Z. Li, and X. Y. Liu, *Chin. Phys. B*, **22**, 078102 (2013).
- [6] J. C. Park, Y. J. Yoon, H. T. Kim, E. H. Koo, S. M. Nam, J. H. Kim, and K. B. Shim, *Journal of the J. Kor. Ceram. Soc.*, **45**, 411 (2008).
- [7] D. W. Lee, H. J. Kim, Y. H. Kim, Y. H. Yun, and S. M. Nam, *J. Amer. Ceram. Soc.*, **94**, 3131 (2011).
- [8] A. L. Patterson, *Phys. Rev.*, **56**, 978 (1939).
- [9] T. W. Na, J. M. Kim, M. K. Kim, and H. J. Kim, *J. Kor. Phys. Soc.*, **59**, 452 (2011).
- [10] C. K. Yew, J. H. Moon, D. Eom, H. J. Kim, W. Ahng, and N. K. Kim, *ESL*, **10**, H69-H71 (2007).
- [11] D. K. Schroder, *Semiconductor Material and Device Characterization* (John Wiley & Sons, New York, 1998).
- [12] C. M. Tanner, P. Ya-Chuan, C. Frewin, S. E. Sadow, and J. P. Chang, *Appl. Phys. Lett.*, **91**, 203510 (2007).