

## 그래핀 하부전극을 이용하여 BMNO 커패시터의 특성 향상을 위한 Ti Adhesion Layer의 효과

박병주<sup>1</sup>, 윤순길<sup>1,a</sup>

<sup>1</sup> 충남대학교 재료공학과

### Effect of Ti Adhesion Layer on the Electrical Properties of BMNO Capacitor Using Graphene Bottom Electrodes

Byeong-Ju Park<sup>1</sup> and Soon-Gil Yoon<sup>1,a</sup>

<sup>1</sup> Department of Materials Engineering, Chungnam National University, Daejeon 305-764, Korea

(Received November 18, 2013; Accepted November 22, 2013)

**Abstract:** The Ti adhesion layers were deposited onto the glass substrate for transparent capacitors using  $\text{Bi}_2\text{Mg}_{2/3}\text{Nb}_{4/3}\text{O}_7$  (BMNO) dielectric thin films. Graphene was transferred onto the Ti/glass substrate after growing onto the Ni/SiO<sub>2</sub>/Si using rapid-thermal pulse CVD (RTPCVD). The BMNO dielectric thin films were investigated for the microstructure, dielectric and leakage properties in the case of capacitors with and without Ti adhesion layers. Leakage current and dielectric properties were strongly dependent on the Ti adhesion layers grown for graphene bottom electrode.

**Keywords:** Ti adhesion layer, Graphene electrode, BMNO capacitor, RTPCVD

#### 1. 서론

최근 소자들이 투명해지고 유연해지고 있는 추세로 변화하고 있고 더불어 크기 역시 작아지고 있는 가운데, 전자부품 소자인 커패시터 역시 흐름에 맞춰 변화해가는 추세이다 [1,2]. 실제로 커패시터들은 전자 부품에 3차원적으로 적층이 되어 서로 다른 계면의 해 손실이 증가되는 단점을 보이고 식 (1-1)과 같이 커패시터 용량을 늘리기 위해 재료의 두께를 감소시키는데 재료의 두께가 작아질수록 계면에 생기는

결함에 영향이 증가하기 때문에 여러 가지 손실을 발생시킨다 [3,4].

$$C = \epsilon_0 \cdot \epsilon_r \cdot A/d \quad (1-1)$$

(C = 커패시터의 용량,  $\epsilon_0$  = 진공의 유전율  
 $\epsilon_r$  = 절연물질의 유전율, A = 도체 판의 면적  
 d = 도체판 사이의 간격)

이러한 계면에서 발생하는 결함은 차세대 전자부품으로 주목받고 있는 투명하고 유연한 커패시터 상용화를 위해서는 반드시 해결되어야 할 문제 중 하나이고 상온 증착이 가능한 재료 역시 개발되어야 한다. BMNO 물질은 벌크상태에서 약 210의 유전율과 낮은 손실률을 갖고 상온에서 박막으로 제작하였을 때 유전율 45, 3 V에서  $10^{-7}$  A/cm<sup>2</sup>의 누설전류 밀도를

a. Corresponding author; [sgyoon@cnu.ac.kr](mailto:sgyoon@cnu.ac.kr)

보인다 [5,6]. 그래핀을 하부전극으로 사용하여 케페시터를 제조하면 투명하고 유연한 케페시터를 제조할 수 있다. 그러나 그래핀을 bare glass 위에 전사하여 하부전극으로 활용하면 그래핀과 glass간에 adhesion 문제가 발생하여 특성이 매우 불량해진다.

따라서 본 연구에서는 Ti 접착층을 이용하여 glass와 그래핀 전극 사이의 계면 결합을 줄이고, 이에 따른 미세구조 특성을 연구하여 Ti 접착층을 이용한 BMNO 케페시터의 미세구조와 전기적 특성을 평가하였다 [7,8]. 본 연구에서는 Ti 접착층을 다양하게 변화시켜 BMNO 특성을 평가하였다.

## 2. 실험 방법

### 2.1 Glass 기판 위에 Ti 접착층의 제조

Ti 접착층은 DC sputtering을 이용하여 증착하였다.

표 1은 DC sputter를 이용한 Ti의 증착 조건을 나타낸다. Ti 접착층은 상온에서 플라즈마 파워 20 W에서 증착하였고, 증착분위기는 3 mTorr, Ar 10 sccm의 분위기를 유지하면서 glass 기판 위에 증착하였다.

Table 1. DC sputtering conditions of Ti adhesion layer.

Parameters	DC Sputter
Target	Ti (99.99%)
Working pressure	3 mTorr
Gas flow rate	Ar; 10 sccm
Substrate temperature	RT
Plasma power	20 W

### 2.2 그래핀의 성장과 전사

그래핀 성장을 위해 본 연구에서는 급속 열적 펄스 화학증착법을 이용하였다. 기판은 SiO<sub>2</sub>를 이용하였으며 촉매층은 Ni(270 nm)를 이용하였다.

표 2는 그래핀의 성장 조건을 나타낸다. 짧은 시간에서 그래핀을 생성할 수 있는 RTP-CVD를 이용하여 900°C에서 성장된 그래핀은 냉각 후 FeCl<sub>3</sub> 용액을 이용하여 Ni를 제거한 후 DI를 이용해 30분 동안 세척하였다.

Table 2. RTP (rapid thermal pulse) - CVD conditions of Graphene growth.

Parameters	RTP CVD
Substrate	Ni(270 nm)/SiO <sub>2</sub>
Working pressure	$7 \times 10^{-2}$ Torr
Gas flow rate	CH <sub>4</sub> ; 1 sccm H <sub>2</sub> ; 10 sccm
Substrate temperature	900°C

세척된 그래핀은 Ti/glass와 glass 기판 위에 전사되었고 전사된 그래핀은 원자힘 현미경 (atomic force microscopy, AFM)을 통하여 미세구조 분석을 수행하였다 [9,10].

### 2.3 Graphene 위에 BMNO(Bi<sub>2</sub>Mg<sub>2/3</sub>Nb<sub>4/3</sub>O<sub>7</sub>) 박막증착

BMNO 박막은 PLD (pulsed laser deposition)를 이용하여 증착하였다. BMNO의 증착 조건은 표 3에 나타내었다. BMNO는 상온에서 레이저 밀도 1.5 J/cm<sup>2</sup>에서 4 Hz의 속도로 타겟에 조사되게 하였으며 30 mTorr, O<sub>2</sub> 30 sccm의 분위기에서 graphene/Ti/glass 기판과 graphene/glass 기판에 증착하였다. 완성된 BMNO 시편은 X선 회절 분석 (X-ray diffraction pattern)을 통해 BMNO가 비정질 상태임을 확인하였고, 원자힘 현미경 (atomic force microscopy, AFM)과 주사전자현미경 (scanning electron microscope, SEM)을 통해 표면 미세구조를 분석하였으며 DC sputter를

Table 3. PLD (pulsed laser deposition) conditions for BMNO thin films.

Parameters	PLD
Target	Bi <sub>2</sub> Mg <sub>2/3</sub> Nb <sub>4/3</sub> O <sub>7</sub>
Laser power density	1.5 J/cm <sup>2</sup>
Repetition rate	4 Hz
Substrate temperature	RT
Working Pressure	30 mTorr
Gas flow rate	O <sub>2</sub> ; 30 sccm

이용하여 Ni 상부전극을 증착한 후 HP4156B를 통하여 누설전류를, HP4194A를 통하여 유전특성을 측정하였다.

### 2.4 Graphene 전극위에 형성된 케페시터 구조

그림 1은 그래핀 하부전극을 이용한 BMNO 케페시터의 구조를 나타내었다.

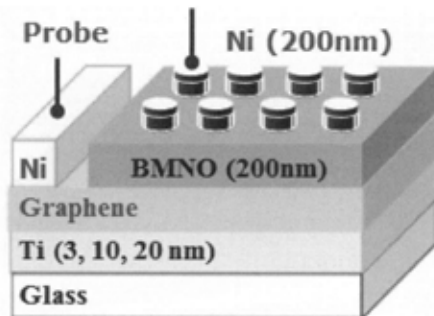


Fig. 1. Schematic diagram of BMNO capacitors using graphene bottom electrodes.

Glass 기판 위에 그래핀을 전사하기 전에 Ti 두께에 따른 접착력을 관찰하기 위하여 Ti 3, 10, 20 nm 그리고 Ti 접착층 없이 그래핀을 전사하였다. 상부전극은 DC sputter를 이용하여 Ni 200 nm를 증착하였고 그래핀의 두께가 매우 얇아 프로브와의 접촉이 어려워 상부전극과 동일하게 Ni 200 nm를 증착하여 전기적 특성을 측정하였다. 완성된 Ni/BMNO/graphene/Ti (3, 10, 20 nm)/glass 시편과 Ni/BMNO/graphene/glass 시편은 HP4156B를 통하여 누설전류를, HP4194A를 통하여 유전 특성을 측정하였다.

### 3. 결과 및 고찰

DC sputtering 법으로 증착된 Ti 접착층을 이용한 graphene/Ti(3 nm)/glass 기판과 graphene/glass 기판의 표면 거칠기 이미지는 그림 2에 나타내었다. 그림 2(a)는 graphene/glass 기판의 이미지이고, (b)는 graphene/Ti(3 nm)/glass의 이미지로서 graphene/glass에서는 표면거칠기 (rms roughness) 3.4 nm를 나타낸 것에 비해 graphene/Ti(3 nm)/glass에서는 Ti 접착층

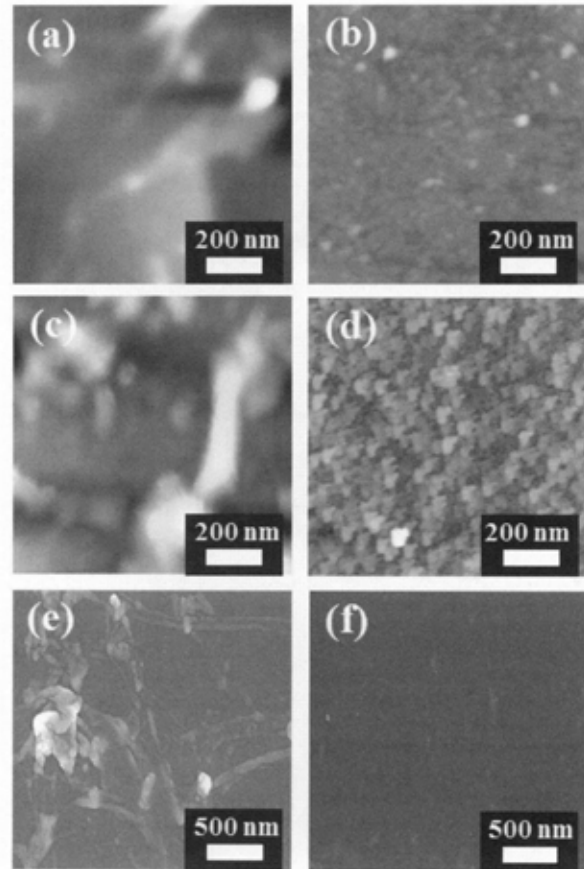


Fig. 2. AFM surface images of (a) graphene/glass, (b) graphene/Ti(3 nm)/glass, (c) BMNO/graphene/glass, and (d) BMNO/graphene/Ti(3 nm)/glass. The SEM surface images of (e) BMNO/graphene/glass and (f) BMNO/graphene/Ti(3 nm)/glass.

에 의해 약 0.5 nm의 매우 작은 표면 거칠기를 보여준다. BMNO를 증착한 이후인 (c) BMNO/graphene/glass에서도 5.7 nm로 높은 표면 거칠기를 가지고 있고, (e) 주사전자현미경 이미지를 통해서도 BMNO/graphene/glass 표면이 주름이 많고 표면이 매우 거친 것을 확인할 수 있었다. 이에 반해 Ti 접착층을 이용한 (d) BMNO/graphene/Ti(3 nm)/glass는 1.3 nm의 매우 작은 표면 거칠기를 가지고 있음을 확인하였고, (f) 주사전자현미경 이미지를 통해서도 Ti 접착층을 이용했을 때 표면이 매우 평탄하고 주름도 거의 없는 것으로 보아 그래핀이 전사될 때 Ti가 접착층 역할을 하여 시료의 표면이 확실히 개선되는 것을 확인할 수 있었다. 이는 Ti가 glass와 graphene의 접착력을 향상시키는 것은 Ti는

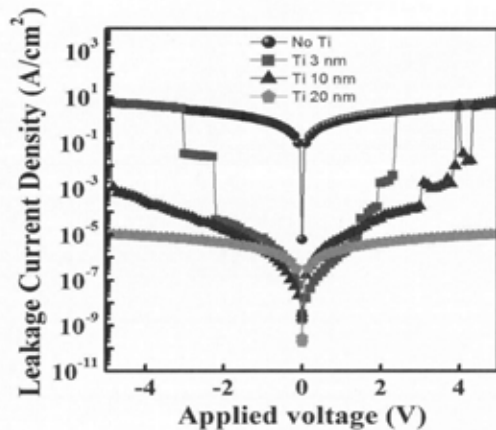


Fig. 3. Leakage current densities of BMNO capacitors with thickness of Ti adhesion layer.

glass의 산소와 그리고 graphene이 전사 시에 산소가 일부 산화된 것이 Ti와 접착력을 증가시킨 것으로 판단되나 이는 더 많은 연구를 수행해야 한다.

그림 3은 Ti 접착층의 두께를 달리한 BMNO 커패시터 시편의 누설 전류밀도를 측정한 결과다. 상부전극은 Ni를 증착하였고 하부전극인 그래핀이 너무 얇기 때문에 하부전극 역시 그래핀 위에 Ni를 증착하여 측정하였다.

Ti 접착층을 사용하지 않은 Ni/BMNO/graphene/glass 시편이 1 V에서 0.9 mA/cm<sup>2</sup>로 매우 높은 값을 나타낸데 비해 Ti 3 nm 접착층을 이용한 Ni/BMNO/Graphene/Ti(3 nm)/glass 시편은 1 V에서  $1.4 \times 10^{-6}$  mA/cm<sup>2</sup> 값을 나타내었다. 또한 Ti 접착층의 두께가 증가할수록 누설전류밀도가 감소하고 더불어 항복전압 값도 증가하였다. 특히 20 nm 두께의 Ti 접착층을 이용하였을 때  $\pm 5$  V 구간에서 안정한 전기적 거동을 관찰할 수 있었다. 이는 전극과 기판 사이 계면의 접착력이 좋지 않으면 그 위에 증착되는 BMNO 유전체 박막의 표면 거칠기가 증가하여 누설전류를 증가시키게 된다. 그림 2에서 보여진 것처럼 Ti 접착층을 사용하면 BMNO의 표면거칠기가 감소함은 이를 뒷받침해 준다.

그림 4에서는 Ti 접착층 두께에 따른 BMNO 커패시터의 유전율과 손실률을 나타내었다. 그림에 나타난 것과 같이 BMNO 커패시터의 유전율은 100 kHz에서 Ti 접착층을 이용하지 않았을 때 50, Ti 3 nm 접착층을 이용했을 때 45로 오히려 Ti 접착층이 없을 때 약간 높은 유전율 값을 나타내었지만 손실률을 보

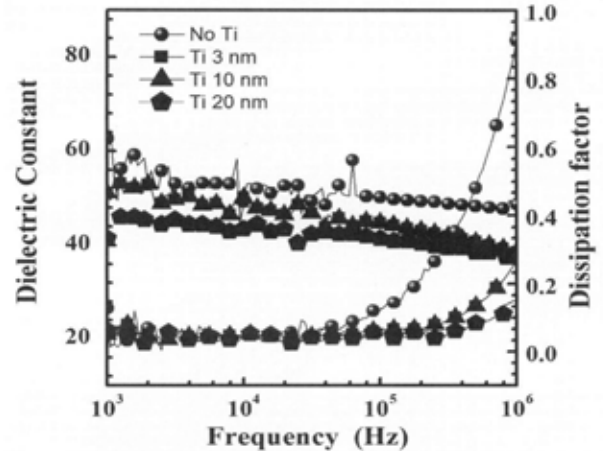


Fig. 4. Comparison of Dielectric constant and dissipation factor of BMNO capacitors as Ti adhesion layers thickness.

았을 때 Ti 접착층을 이용하지 않았을 때 11%, Ti 접착층을 이용했을 때 6% 이하로 훨씬 우수한 값을 나타내었고, Ti 접착층을 이용하지 않았을 때는 고주파로 갈수록 매우 급격히 높아진 손실률을 나타내는 것을 관찰할 수 있다. 이는 BMNO의 거칠기가 증가함으로써 전극과 박막 사이에 결합들이 증가하여 이들이 주파수가 증가함으로써 유전손실에 기여하기 때문이다. 또한 누설 전류 밀도와 마찬가지로 Ti 접착층에 두께가 증가할수록 손실률이 감소하는 것을 관찰할 수 있었고, 특히 1 MHz 고주파에서 Ti 접착층이 없을 경우에 91%의 손실률을 나타냈지만 Ti 20 nm 접착층을 이용했을 때는 손실률이 14%로 크게 감소하는 것을 볼 수 있었다. 1 MHz의 고주파에서 유전손실이 증가하는 것은 하부전극으로 사용한 graphene의 비저항이 일반적으로 사용하는 Pt 하부전극보다도 높기 때문에 하부전극의 비저항이 손실에 기여하여 증가하는 것이다.

#### 4. 결론

DC sputtering 법을 이용하여 증착된 Ti 접착층에 따른 BMNO 커패시터의 특성을 원자힘 현미경, 주사전자 현미경, 누설전류 밀도와 손실률을 통하여 특성을 비교하였다. Ti 접착층을 이용했을 때 graphene과 glass기판 사이의 계면 접착력이 향상되어 기판의 표

면 거칠기가 감소하고 전사된 표면이 매우 평탄해졌다. Ti 접착층에 의해 표면 상태가 개선됨에 따라 누설전류밀도 값이 감소하고, 항복 전압값이 증가하였으며 유전손실을 역시 크게 감소하였다. 본 연구를 통하여 Ti 접착층이 계면의 접착력을 향상시켜 전자소자의 누설전류밀도, 항복전압, 유전손실을 등 전기적 특성을 향상시키는데 적합하였다.

### 감사의 글

이 논문은 2009년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (No. 2013-003653).

### REFERENCES

- [1] S. K. Bhattacharta and R. R. Tummala, *J. Mater. Sci.*, **11**, 253 (2003).
- [2] H. A. Song, B. J. Park, and S. G. Yoon, *J. KIEEME*, **21**, 387 (2012).
- [3] M. A. McCormick and E. B. Slamovich, *J. Eur. Ceram. Soc.*, **23**, 2142 (2003).
- [4] D. Balaraman, P. M. Raji, L. Wan, I. I. Abothu, S. Bhattacharya, S. Dalmia, M. J. Lance, M. Swaminathan, and R. R. Tummala, *J. Elect. Ceram.*, **13**, 95 (2004).
- [5] J. H. Park, C. j. Xian, N. J. Seong, and S. G. Yoon, *Appl. Phys. Lett.*, **89**, 232910 (2006).
- [6] H. J. Jung, H. A. Song, S. G. Yoon, C. S. Kim, and J. Y. Lee, *J. Electrochem. Soc.*, **159**, G62 (2012).
- [7] X. Huang, Z. Zeng, Z. Fan, J. Liu, and H. Zhang, *Adv. Mater.*, **24**, 5979 (2012).
- [8] G. Jo, M. Choe, S. Lee, W. Park, Y. H. Kahng, and T. Lee, *Nanotechnology*, **2**, 5214 (2012).
- [9] S. H. Na, H. A. Song, and S. G. Yoon, *RSC Advances*, **2**, 5214 (2012).
- [10] S. H. Song, O. S. Kwon, H. K. Jeong, and Y. G. Kang, *Kor. J. Mater. Res.*, **20**, 104 (2010).