

Ge₂₅Se₇₅-based ReRAM 소자의 전계에 의한 저항 변화에 대한 연구

김장한¹, 남기현¹, 정홍배^{1,a}

¹ 광운대학교 전자재료공학과

Field-induced Resistive Switching in Ge₂₅Se₇₅-based ReRAM Device

Jang-han Kim¹, Ki-hyun Nam¹, and Hong-bay Chung^{1,a}

¹ Department of Electrical Materials Engineering, Kwangwoon University, Seoul 139-701, Korea

(Received February 9, 2012; Revised February 22, 2012; Accepted February 23, 2012)

Abstract: Resistance-change Random Access Memory(ReRAM) memory, which utilizes electrochemical control of metal in thin films of solid electrolyte, shows great promise as a future solid state memory. The technology utilizes the electrochemical formation and removal of metallic pathways in thin films of solid electrolyte. Key attributes are low voltage and current operation, excellent scalability, and a simple fabrication sequence. In this work, we investigated the nature of thin films formed by photo doping of Ag⁺ ions into chalcogenide materials for use in solid electrolyte of Resistance-change RAM devices and switching characteristics according to field-effect.

Keywords: ReRAM, Resistance switching, Chalcogenide, Solid-electrolyte

1. 서론

Chalcogenide 비정질에서 Ag의 광 확산 효과가 발견된 이후, 지난 40여년 간 이 효과는 광학 소자에서의 상의 제조와 micro photolithographic schemes, 광 유기에 의한 Ag 표면 증착에 따른 직접 이미징화와 같은 다양한 응용 분야에서 사용되었다 [1-5].

최근에는 이러한 효과를 이용하여 비휘발성 메모리인 PRAM (phase-change random access memory)과 ReRAM (resistance-change random access memory) 소자로의 응용에 대한 연구가 진행되고 있다 [6-9]. ReRAM 특성을 보이는 재료들 중 Ge-Se과 같은 chalcogenide 고체 전해질에 이온 이동도가 큰 Ag 등을 도핑하여 전기화학적 반응에 의한 매질 내 전도성

채널의 형성 유무에 따라 두 저항 상태를 만드는 메모리 소자가 있으며, 소자의 구성은 산화할 수 있는 금속인 “M” (예를 들어 Ag 또는 Cu)과 이온 전도를 위한 비정질 chalcogenide 고체 전해질 “I”, 그리고 불활성 금속인 “M” (예를 들어 Pt, Ir, W 또는 Au)의 metal-insulator-metal 구조를 가진다.

이온 전도를 위한 chalcogenide 박막 위에 연속적으로 증착된 Ag 표면에 광 에너지를 가하면, 이온화된 Ag⁺ 이온들이 chalcogenide 박막에 도핑된다. 이렇게 주입된 Ag⁺ 양이온들은 순바이어스 인가 시 불활성 금속인 cathode로 이동하게 되고 그곳에서 전자를 받아 환원되고, 환원된 Ag 원자들은 Ag-Ge-Se 고체 전해질 영역을 통하여 전기적으로 증착되게 되고 이것은 cathode로부터 anode 영역까지 filament를 형성하여 on 상태로 스위칭된다.

반면 anode의 Ag 원자들은 전기화학적으로 쉽게

활성화되기 때문에 전자를 내놓고 산화하여 chalcogenide 박막 내로 용해되어 고체 전해질 내의 Ag^+ 양이온의 수를 유지시켜 지속적인 filament 형성을 돕는다.

Ag가 도핑된 Ge-Se의 경우, anode와 cathode에서 다음과 같은 화학반응이 일어난다.



전압의 극성을 바꾸면 형성된 filament의 Ag 원자들은 분해되어 초기의 고저항 상태로 되돌아가게 된다 [10].

본 연구에서는 이러한 ReRAM 소자에서 전계에 의한 set/reset 동작에서의 변화를 알아보기 위해 back-gate planar type의 MIM 구조로 제작하여 전기적 스위칭 특성을 알아보았다.

2. 실험 방법

본 연구에서 사용된 비정질 chalcogenide 박막은 Ge, Se 원소를 용융냉각 방식을 이용하여 $Ge_{25}Se_{75}$ 의 조성비를 갖는 비정질 벌크시료를 제작하였다. $Ge_{25}Se_{75}$ 비정질 벌크는 소수점 5자리까지 측정할 수 있는 평량계를 사용하여 at.%로 계산하여 평량하였으며, 평량 후 석영관에 넣어 10^{-6} torr에서 진공 봉입하였다.

진공 봉입한 시료를 rotation furnace를 이용하여 200°C 와 600°C 에서 각각 2시간 가열하여 각 원소를 충분히 반응시킨 후 온도를 970°C 까지 상승시켜 24시간 이상 용융상태를 유지하였으며 각 원소의 균일한 혼합을 위하여 일정한 속도로 석영관을 회전시켰다.

가열이 완료된 후 비정질 상을 얻기 위하여 냉각수에 급랭시키는 water quenching법을 사용하여 샘플을 제작하였다. 소자의 제작은 게이트 전압에 의한 스위칭 특성을 알아보기 위하여 source (Ag)/drain (W)/gate (p-type Si)구조의 planar type으로 제작하였다. P-type Si 기판 위에 Si를 oxidation하여 게이트 절연막 SiO_2 를 100 nm 성장시킨 후, 제작한 $Ge_{25}Se_{75}$ 와 Ag를 e-beam evaporation system을 이용하여 연속적으로 증착하였다.

이렇게 chalcogenide와 모바일 금속 층을 형성시킨 후 광 확산을 위하여 자외선 노광 장치 (파장 길이 : 400 nm)를 이용하여 Ag^+ 이온을 $Ge_{25}Se_{75}$ 내로 확산시켰다.

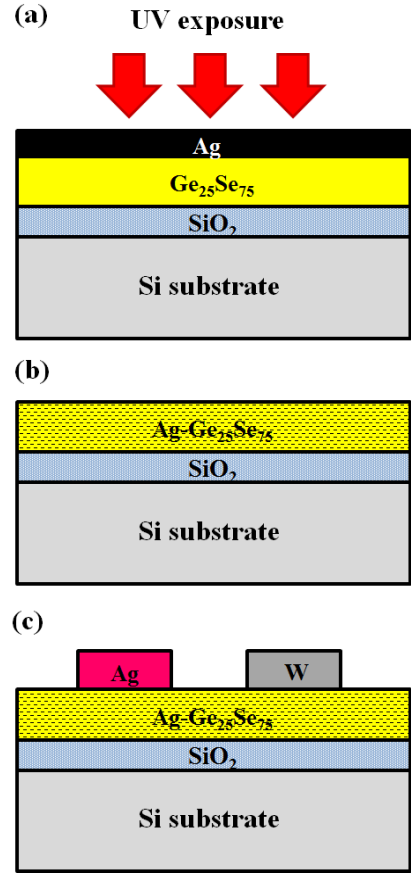


Fig. 1. Fabrication process of planar type ReRAM device. (a) photo-diffusion process, (b) diffusion of Ag^+ ions, (c) a cross section of fabricated device after deposition of anode and cathode.

그 뒤 source와 drain 전극인 Ag와 W를 e-beam evaporation system을 통해 차례로 증착하였다 (그림 1).

소자의 전기적 특성은 HP4156B를 사용하여 측정하였고 set 동작 시의 최대 전류는 $100 \mu\text{A}$ 로 제한하였다. 게이트(p-type Si) 전압을 변화시키며 metal electrode에 인가하는 전압을 -2 V 부터 $+3 \text{ V}$ 까지 sweep하여 I-V 특성을 측정하였다.

3. 결과 및 고찰

그림 2는 $Ge_{25}Se_{75}$ 로 제작된 planar type ReRAM 소자에 의해 측정된 전류-전압 및 저항-전압 특성 그래프이다.

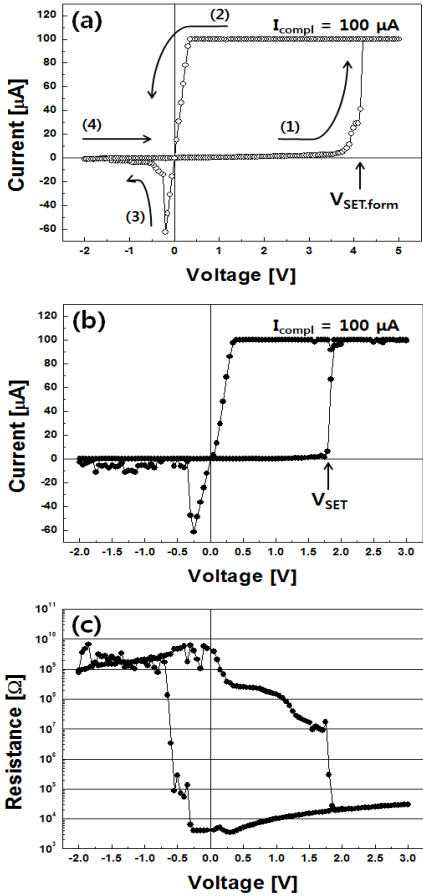


Fig. 2. I-V and R-V curves of $\text{Ge}_{25}\text{Se}_{75}$ ReRAM device at $V_g = 0$ V. (a) current-voltage curve when first cycle on virgin film between -2 V and $+5$ V, (b) second cycle between -2 V and $+3$ V and (c) resistance-voltage graph of the device.

소자의 첫 번째 on-off cycle은 게이트 바이어스 없이 source(Ag)에 $0 \text{ V} \rightarrow +5 \text{ V} \rightarrow 0 \text{ V} \rightarrow -2 \text{ V} \rightarrow 0 \text{ V}$ 로 전압을 sweep하였고, 그 이후에는 -2 V 에서 $+3 \text{ V}$ 까지 voltage sweep하였다. 그래프에서 볼 수 있듯이 초기 샘플에서는 set 동작 시 4.18 V 의 큰 전압이 필요하고 이는 MIM (metal-insulator-metal)구조의 soft-breakdown에 의한 electro-forming 과정이 존재했음을 알 수 있다 (그림 2(a)) [11].

그 후의 전압 sweep 부터는 안정적인 스위칭이 일어나는데, 최초 0 V 에서 부터 순바이어스가 인가되면, 전류가 흐르지 않다가 1.8 V 에서 급격한 전류의 증가가 일어남을 알 수 있다.

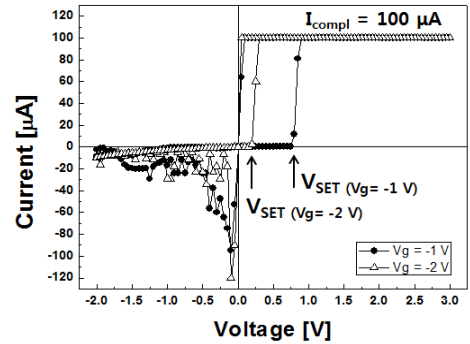


Fig. 3. I-V curves at $V_g = -1, -2$ V.

이 시점이 chalcogenide 전해질 내부에 conductive-filament의 형성에 의해 on state로 스위칭 되었다고 해석할 수 있다. on state에서 반대 극성의 바이어스를 인가하면, 전압의 세기에 따라 전류가 감소하다가 -0.25 V 에서 전류의 흐름이 멈추게 된다 (off state). 이와 같이 Ag가 도핑된 $\text{Ge}_{25}\text{Se}_{75}$ 고체 전해질의 경우 bipolar resistance switching으로 동작함을 확인하였다 (그림 2(b)).

그림 2(c)는 첫 번째 전압 sweep 이후의 on-off switching에 대한 저항-전압 특성 그래프로 초기에는 약 $10^9 \Omega$ 의 고 저항 (high resistance state, HRS)에서 시작하여 1.8 V 에서 저항의 급격한 감소가 이루어져 on state의 저항은 약 $10^4 \Omega$ 정도의 저 저항 (low resistance state, LRS)으로 됨을 알 수 있다. 또한 on-off상태의 저항비가 10^3 이상임을 확인할 수 있다.

그림 3은 back gate에 음(-)전압이 $-1, -2 \text{ V}$ 로 일정하게 인가된 상태에서 전류-전압 특성을 나타낸 그래프이다. 게이트 바이어스가 인가되지 않았을 때와 마찬가지로 source에 양(+) 전압을 가하였을 때 초기에는 고 저항 상태로 전류가 거의 흐르지 않다가 $V_g = -1 \text{ V}$ 일 경우에는 0.85 V 에서, $V_g = -2 \text{ V}$ 일 경우에는 0.2 V 에서 전류가 급격히 흐르며 on state로 스위칭하는데 이는 게이트 바이어스가 인가되지 않았을 때 보다 더 낮은 voltage에서 set 상태로 스위칭하는 것을 나타낸다. 이것은 소스에서 산화되어 solid-electrolyte 내부로 주입되는 Ag^+ 양이온들이 음(-)의 게이트 바이어스에 의해 $V_g = 0$ 인 경우보다 더 많은 수가 주입되어 conductive-filament를 형성시킬 수 있는 모바일 이온의 증가로 인해 더 낮은 전압에서 set 동작이 일어나는 현상으로 사료된다.

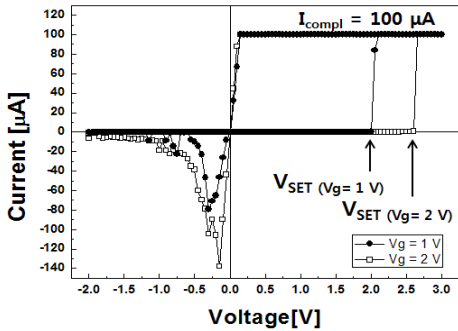


Fig. 4. I-V curves at $V_g = 1, 2$ V.

반대로, source에 음 전압을 인가하면 전해질 내 conductive-filament를 형성하고 있는 금속원자가 산화되어 Ag^+ 이온과 전자로 분리되어 전류의 흐름이 차단된다.

그림 4는 게이트 전압이 1 V, 2 V로 인가되는 상태에서의 전류-전압 그래프이다. 이전의 결과와 같이 on-off state로의 스위칭은 일어나지만 V_g 가 0, -1, -2 V인 경우와 비교하여 on state로 스위칭하는 set 전압의 shift를 확인할 수 있다. 게이트 바이어스가 1 V일 때 set 전압은 2 V이고, $V_g = 2$ V 일 경우의 set 전압은 $V_{set} = 2.6$ V이다. 이는 $V_g = 0, -1, -2$ V 일 때 보다 높은 수치이며, 게이트 바이어스를 양(+)의 값으로 인가할수록 V_{set} 값은 커지는 것을 확인할 수 있다. 이는 게이트에 음(-) 바이어스가 인가된 것과는 반대로 양(+)의 바이어스 인가 시 소스에서 산화되어 전해질로 주입되는 Ag^+ 양이온들의 수가 전계에 의해 감소하여 conductive-filament를 형성하는데 필요한 모바일 이온의 수를 충족시키기 위해 소스-드레인 간에 더 많은 전압이 필요로 하기 때문인 것으로 생각된다. 이전과 마찬가지로 소스-드레인에 반대 극성을 인가하게 되면 conductive-filament의 dissolution으로 전류의 흐름은 차단된다.

그림 5는 게이트 전압에 따른 set 전압의 shift를 정리한 그래프이다. V_g 를 음(-)으로 인가할수록 set 전압이 낮아지고 양(+)로 인가할수록 set 전압이 높아지는 것을 알 수 있다. 이것은 음(-)의 게이트 바이어스에 의해 산화 가능한 금속인 소스(Ag)에서 주입되는 양이온의 수가 증가함으로써 보다 더 낮은 전압에서 스위칭이 되는 것으로 사료된다.

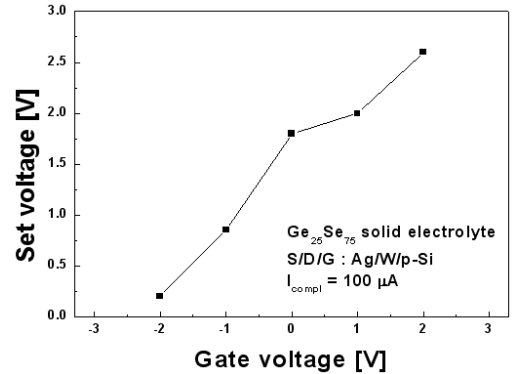


Fig. 5. The changes of V_{set} by gate bias.

4. 결론

본 실험에서는 ReRAM에 응용 가능한 물질 중 $Ge_{25}Se_{75}$ chalcogenide 물질에 Ag를 광 도핑시킨 소자를 이용하여 게이트 바이어스에 의한 set전압의 변화에 대하여 연구하였다.

$V_g = 0$ V일 때 1.8 V에서 set되었고, $V_g = -1, -2$ V일 때 소자의 set 전압은 각각 0.85 V, 0.2 V이었다.

또한 $V_g = 1, 2$ V인 경우 $V_{set} = 2, 2.6$ V로 게이트 전압이 음(-)의 값일 때 set전압이 감소하는 것을 확인하였다. 이러한 결과는 게이트 바이어스에 따라 고체 전해질 $Ge_{25}Se_{75}$ 에 주입되는 금속이온의 수의 증감에 따라 변화하는 것으로 사료된다.

우리는 이번 연구를 통해 비정질 상태의 chalcogenide를 이용한 planar type MIM구조의 ReRAM에서 전계에 의한 set 전압의 변화를 확인하였다.

이 같은 결과로 차세대 비휘발성 메모리로써 ReRAM 소자의 저 전력화에 적용할 수 있는 가능성을 엿보았다고 할 수 있다.

감사의 글

이 논문은 2011년 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업 연구임 (NRF-2011-0026923).

REFERENCES

- [1] M. T. Kostyshin, E. V. mikhailovskaya, and P. F. Romanenko, *Sov. Phys. Solid State*, **8**, 451 (1966).
- [2] J. Hajto, P. J. S. Ewen, R. E. Belford, and A. E. Owen, *Thin Solid Films*, **200**, 229 (1991).
- [3] M. N. Lozicki, S. W. Hsia, A. E. Owen, and P. J. S. Ewen, *J. Noncryst. Solids*, **137**, 1341 (1991).
- [4] C. H. Yeo, K. N. Lee, K. Shin, J. B. Kim, and H. B. Chung, *Jpn. J. Appl. Phys.*, **44**, 5769 (2005).
- [5] N. Yamada, E. Ohno, K. Nishiuchi, N. Akahira, and M. Takao, *J. Appl. Phys.*, **69**, 2849 (1991).
- [6] R. Symanczyk, M. Balakrishnan, C. Gopalan, T. Happ, M. Kozicki, M. Kund, T. Mikolajick, M. Mitkova, M. Park, C. Pinnow, J. Robertson, and K. Ufert, *Proceedings of the 2003 Non-Volatile Memory Technology Symposium*, 17 (2003).
- [7] M. N. Kozicki, C. Gopalan, M. Balakrishnan, M. Park, and M. Mitkova, *Proceedings of the 2004 Non-Volatile Memory Technology Symposium*, 10 (2004).
- [8] M. N. Kozicki, M. Park, and M. Mitkova, *IEEE T. Nanotechnol.*, **4**, 331 (2005).
- [9] G. Muller, T. Happ, M. Kund, G. Y. Lee, N. Nagel, and R. Sezi, *IEDM Tech. Dig.*, 567 (2004).
- [10] J. C. Bruyere and B. K. Chakraverty, *Appl. Phys. Lett.*, **16**, 40 (1970).
- [11] A. Hiroyuki and S. Hisashi, *Proceeding of the IEEE*, **98** (2010).