

## Al<sub>2</sub>O<sub>3</sub> 게이트 절연막을 이용한 GaN Power MOSFET의 설계에 관한 연구

남태진<sup>1</sup>, 정현석<sup>1</sup>, 강이구<sup>1,a</sup>

<sup>1</sup> 극동대학교 태양광공학과

### Optimal Design of GaN Power MOSFET Using Al<sub>2</sub>O<sub>3</sub> Gate Oxide

Tae Jin Nam<sup>1</sup>, Hun-suk Chung<sup>1</sup>, and Ey Goo Kang<sup>1,a</sup>

<sup>1</sup> Department of Photovoltaic Engineering, Far East University, Eumseong 369-700, Korea

(Received June 20, 2011; Revised August 1, 2011; Accepted August 24, 2011)

**Abstract:** This paper was carried out design of 600 V GaN power MOSFET Modeling. We decided trench gate type one for design. we carried out device and process simulation with T-CAD tools. and then, we have extracted optimal device and process parameters for fabrication. we have analysis electrical characteristics after simulations. As results, we obtained 600 V breankdown voltage and 0.4 mΩcm<sup>2</sup>ultra low on resistance. At the same time, we carried out field ring simulation for obtaining high voltage.

**Keywords:** Compound power devices, Breakdown voltage, Low on resistance, Power MOSFET

#### 1. 서론

최근 전기전자 산업 중 가장 주목받는 분야의 하나로 부상하고 있는 고전압 대용량 전력전자 산업에 있어서 전력 변환장치 및 제어장치의 핵심 부품으로 활용되고 있는 전력용 반도체 소자는 전력용 바이폴라 트랜지스터의 개발과 더불어 급진적인 발전의 계기를 맞이하였으며, 그 후 전력용 MOSFET (metal oxide semiconductor field effect transistor), IGBT (insulated gate bipolar transisto), MCT (MOS controlled thyristor), SIT (static induction thyristor) 등이 개발되어 기존에 있던 사이리스터, GTO (gate turn off)등과 함께 널리 사용되고 있는 중이다 [1,2].

이러한 전력용 반도체 소자는 산업 시스템의 신뢰성을 높이고 다기능화 하면서 대용량화 및 고내압화를 실현시키기 위한 핵심부품으로 기존의 가전 및 산업용 뿐만 아니라 교통 분야에서 고속전철, 전기자동차, 전

력분야의 가변성 교류 송전 (flexible AC transmission system, FACTS), 초고압 직류 (high voltage DC, HVDC) 송전 및 미사일 관련 장비 계통의 시스템화와 군사정보 시스템인 micro-airplane의 설계 제작 등에도 크게 이용될 것으로 기대되고 있다 [3-5].

한편, 전력반도체의 응용이 대용량으로 진행되면서 Si 전력반도체 칩의 크기와 내구성이 문제되면서 최근에는 GaN 및 SiC와 같은 화합물 전력반도체의 요구가 증가되고 있다. 화합물 전력반도체는 와이드 갭 반도체로써 열 특성 및 온 저항 특성이 기존의 Si에 비해 월등히 우수해 차세대 전력반도체로 인정받고 있는 실정이다. 하지만 접합의 형성이 어려워 전력 반도체 소자로서의 제작은 어려운 문제점이 있다. 따라서 본 논문에서는 normally off FET인 GaN power MOSFET의 구조를 제안하였으며, MOSFET을 설계할 때 GaN의 표면상태를 고려하여 게이트 절연막으로 SiO<sub>2</sub>를 이용하지 않고, Al<sub>2</sub>O<sub>3</sub>을 절연막을 활용하여 게이트 산화막을 형성하였다. 또한 GaN의 특성상 P 도핑의 어려움을 극복하고자 트렌치 형태의 게이

a. Corresponding author: [keg@kdu.ac.kr](mailto:keg@kdu.ac.kr)

트를 형성하여 이를 극복하고자 하였다.

### 2. 실험 방법

본 논문에서는 normally off FET인 GaN power MOSFET의 구조를 제안하기 위해, 고정적인 조건으로 게이트 산화막 두께는 0.1  $\mu\text{m}$ , N+ 소오스의 농도와 두께는 각각  $3 \times 10^{18} \text{cm}^{-3}$ 과 0.5  $\mu\text{m}$ 로 설정하였다. 그리고 GaN 임계전계로는  $3.3 \times 10^{16} \text{V/m}$ 로 하였으며 목표 항복전압은 690 V로 설정하고 시뮬레이션을 수행하였다. 시뮬레이션에 사용한 시뮬레이터는 소자 및 공정 시뮬레이터인 TCAD를 이용하였다. 그림 1은 최적화 설계를 위한  $\text{Al}_2\text{O}_3$  게이트 산화막을 이용한 GaN trench power MOSFET의 구조를 나타내고 있다. 구조적으로는 N형 GaN 기판위에 N층과 P층을 번갈아 성장한 구조로써 GaN의 문제점인 P 접합을 형성하지 않기 위한 것이며, 따라서 MOSFET의 구조를 하기 위해서는 트렌치 구조로 가면서 수직 채널을 형성한 구조이다.

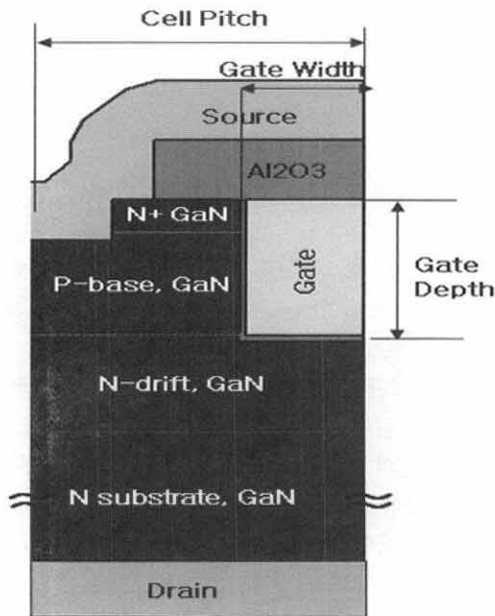


Fig. 1. The structure of GaN trench power MOSFET for optimal design.

항복전압에 가장 중요한 요소를 미치는 N- 드리프트 영역의 농도와 두께를 설정하기 위해서 p-n 접합

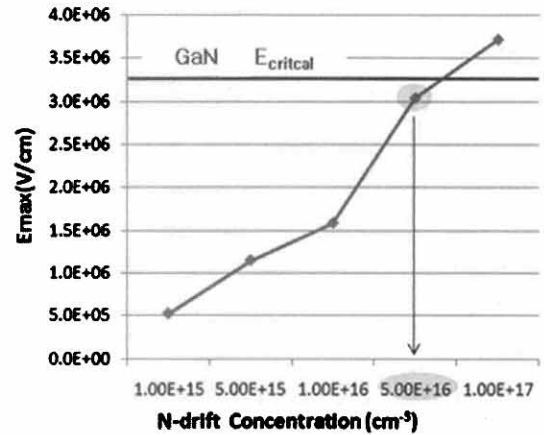


Fig. 2. The relation between N-drift concentration and critical electrical field.

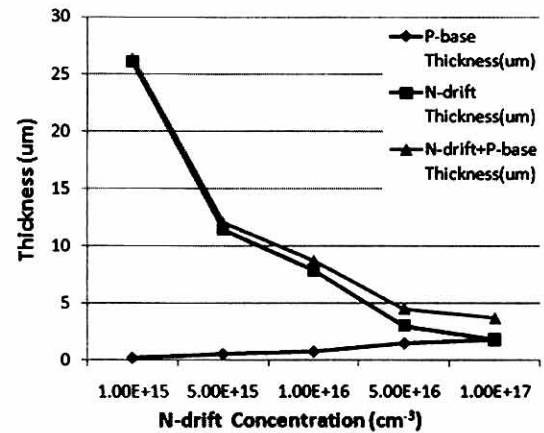


Fig. 3. The relation between N-drift concentration and N-drift thickness.

에서의 공핍층과 농도와의 관계식을 이용하였으며, 그 결과는 그림 2와 그림 3과 같다.

계산 결과를 토대로 그림 2와 3을 보면 알 수 있듯이 임계전계를 넘지 않으면서 견딜 수 있는 드리프트 영역의 농도는  $5 \times 10^{16} \text{cm}^{-3}$ 이며, 두께는 3.0  $\mu\text{m}$ 임을 알 수 있었으나, 전력 MOSFET을 구현하기 위해서는 트렌치 게이트 구조로 설계를 해야 하기 때문에 p 베이스의 두께와 드리프트 영역의 두께를 조절할 필요가 있다.

고정조건과 그림 2와 3의 결과를 토대로 시뮬레이션 한 결과 그림 4와 같이 목표 항복전압을 690 V 설정했을 때, 트렌치 게이트의 전계집중효과를 고려

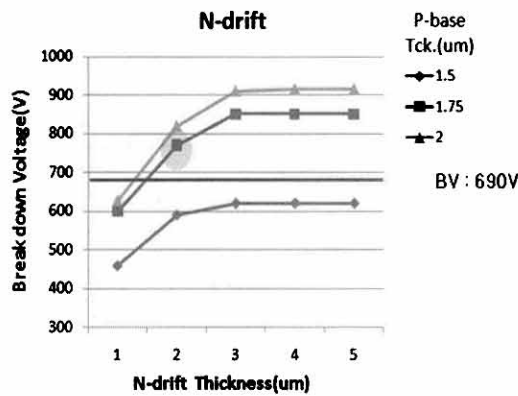


Fig. 4. The characteristics of breakdown voltage according to the thickness of n drift and p base.

Table 1. Design and process parameters for simulation.

	concentration (cm <sup>-3</sup> )	thickness(um)
Trench Gate		1.5
Gate Oxide		0.1~0.3
p base	1×10 <sup>17</sup>	1.75
n+ source	3×10 <sup>18</sup>	0.5
n drift	5×10 <sup>16</sup>	3.0
n+ substrate	3×10 <sup>18</sup>	150

하여 최적설계 파라미터로 p 베이스의 두께는 1.75 μm, 드리프트의 영역의 두께는 2 μm로 각각 설정하였다. 주 파라미터를 설정한 다음 주변의 설계 및 공정 파라미터는 표 1에서 제시하고 있다.

### 3. 결과 및 고찰

표 2에서는 Al<sub>2</sub>O<sub>3</sub>를 이용하여 시뮬레이션한 결과 게이트 산화막의 두께에 따른 문턱전압과 항복전압 특성을 정리하여 나타내었다. 표에서 나타낸 바와 같이 게이트 산화막의 두께가 0.2 μm일 때, 드리프트 영역의 두께가 2.0 μm인 경우 항복전압이 620 V를 나타내고 있으며, 3.0 μm인 경우에는 680 V를 나타내고 있으며, 문턱전압은 변함없이 7 V를 얻을 수 있었다.

최대 항복전압과 낮은 온 저항을 구현하기 위해서 트렌치 게이트 깊이에 따른 전기적 특성을 나타낸 것

Table 2. The electrical characteristics according to gate oxide thickness.

Oxide Thickness	0.1 μm		0.2 μm		0.3 μm	
	Vth	BV	Vth	BV	Vth	BV
2 μm	3.5 V	570 V	7 V	620 V	11 V	700 V
3 μm	3.5 V	640 V	7 V	680 V	11 V	790 V

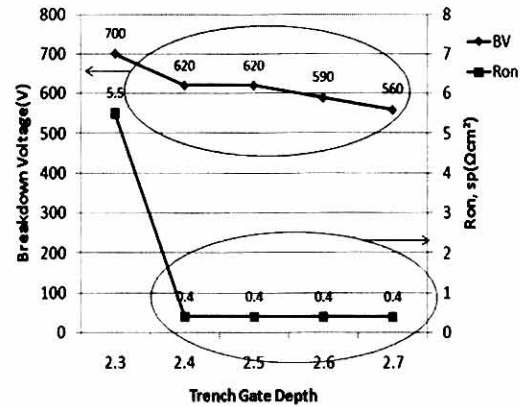


Fig. 5. The electrical characteristics according to the depth of trench gate.

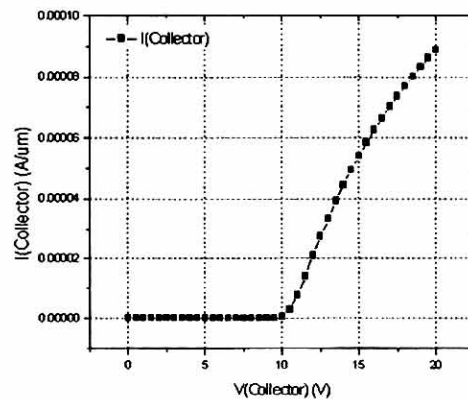


Fig. 6. The threshold characteristic using 0.1 μm SiO<sub>2</sub> gate oxide.

이 그림 5이다. 그림 5에서 나타낸 바와 같이 트렌치 깊이가 2.3 μm일 때 항복전압이 700 V의 우수한 특성을 나타내고 있으나 온 저항이 5.5 Ωcm<sup>2</sup>으로 좋지 않은 특성을 나타내고 있다. 하지만 트렌치 깊이가 2.4 μm인 경우에는 620 V의 항복전압을 나타내고 있고,

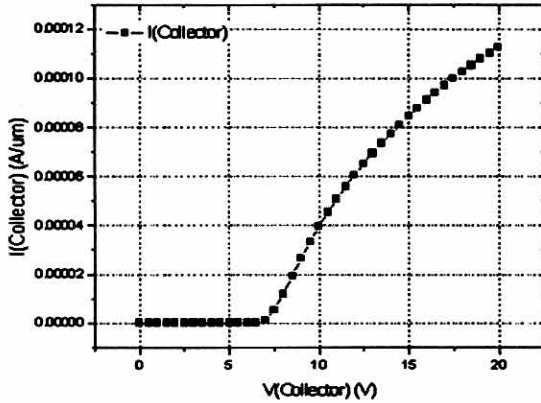


Fig. 7. The threshold characteristic using 0.1  $\mu\text{m}$   $\text{Al}_2\text{O}_3$  gate oxide.

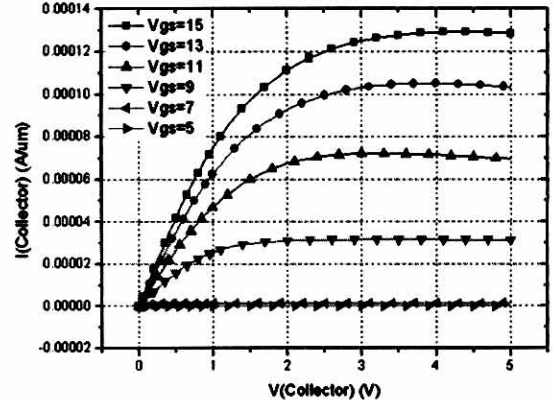


Fig. 9. The I-V characteristic of GaN trench power MOSFET according to gate voltages.

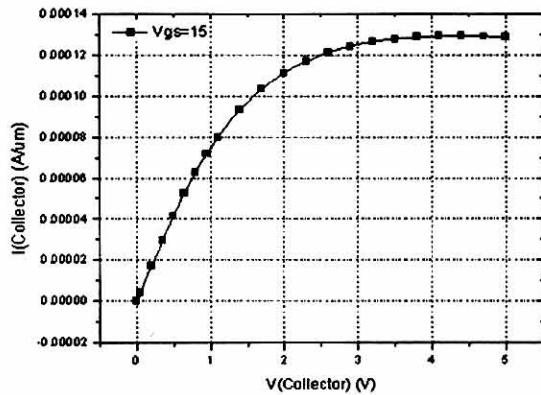


Fig. 8. The I-V characteristic of GaN trench power MOSFET.

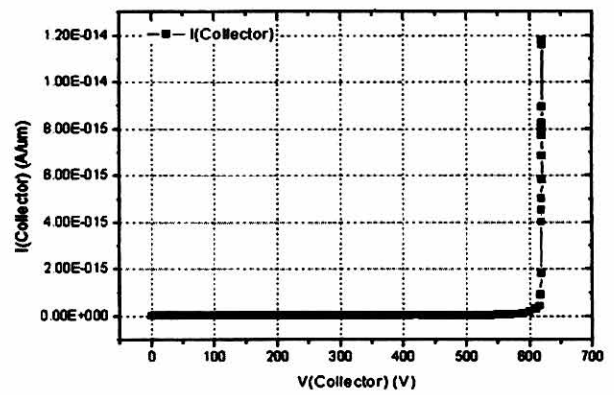


Fig. 10. The breakdown characteristics of GaN trench power MOSFET.

은 저항도  $0.4 \Omega\text{cm}^2$ 으로 Si에 비해 매우 우수한 특성을 보이고 있다. 따라서 최적의 트렌치 깊이는  $2.4 \mu\text{m}$ 임을 알 수 있었다.

그림 6과 7에서는 게이트 산화막으로써 각각  $\text{SiO}_2$ 와  $\text{Al}_2\text{O}_3$ 를 성장시켰을 경우에 문턱전압 특성을 보이고 있다.  $\text{SiO}_2$  산화막인 경우 문턱전압이 10 V,  $\text{Al}_2\text{O}_3$  게이트 산화막인 경우 7 V를 나타내고 있다. 두 경우 모두 normally off FET을 구현하고 있으나,  $\text{Al}_2\text{O}_3$  게이트 산화막인 경우가 빠른 턴 온 특성을 보이고 있다. 실제로  $\text{SiO}_2$  보다  $\text{Al}_2\text{O}_3$  게이트 산화막이 표면 특성이 좋은 것으로 알려져 있다. 최근에는 게이트 산화막으로 SiN가 이용되고 있는 경우도 있다.

그림 8과 9에서는 설계한 GaN 트렌치 전력 MOSFET의 I-V 특성을 나타내 주고 있다.  $V_{gs}$  전압이 15 V일 때 특성을 보여주고 있는 것이 그림 8인데, 이때 온 저항은  $0.45 \text{ m}\Omega\text{cm}^2$ 으로 예측한대로 매우 낮은 온

저항 특성을 보여주고 있다. 이때 기판의 두께는  $150 \mu\text{m}$ 을 고려하였다. 그림 9에서는  $V_{gs}$  전압을 5 V에서 15 V까지 변화시켜가면서 본 I-V 특성이다. 평균  $0.4 \text{ m}\Omega\text{cm}^2$ 의 온 저항 특성을 나타내고 있다.

그림 10에서는 전력 반도체의 가장 중요한 특성중의 하나인 항복 전압 특성을 보여주고 있다. 최적 설계한 파라미터를 이용한 결과 약 620 V의 항복전압 특성을 보여주고 있어 가정용으로 들어가는 계통 연계형 또는 독립형 인버터에 쓰이는 600 V의 전압 특성에 적합한 것을 알 수 있었다.

#### 4. 결 론

본 논문에서는 GaN 기반의 normally off FET을 구현하기 위해 GaN trench 전력 MOSFET의 구조를 제안하고 최적의 파라미터를 도출하여 계통 연계형

인버터에 사용되는 600 V급의 스위치소자를 설계하였다. 특히 제안한 소자의 게이트 절연막으로  $Al_2O_3$ 를 이용하여 설계하였으며, 최적의 파라미터를 도출하기 위하여 각 구조별 파라미터를 변화시키면서 시뮬레이션을 수행하였다. 수행한 결과 약 620 V의 항복전압과  $0.4 \text{ m}\Omega\text{cm}^2$ 의 온저항 특성을 얻을 수가 있었다. 주지하는 바와 같이 600 V급의 전력 스위치소자는 전기자동차, 계통연계형 인버터 등 다양한 산업분야에 사용되고 있기 때문에 열특성이 Si 보다 월등히 우수한 GaN 기반의 전력 MOSFET 소자의 제안은 그동안 문제점으로 지적되어 온 p 접합을 극복하는 것으로써 제안된 소자는 다양한 분야에서 충분히 활용 가능할 것으로 판단된다.

### 감사의 글

본 논문은 한국연구재단의 2011년도 지역혁신인력양성사업, 지역전략기획사업인 “Eco Power IC용 Power SenseFET 설계 및 보드레벨 평가” 및 에너지기술평가원의 “계통연계형 인버터용 화합물 전력반도체 기반기술에 관한 연구”의 지원에 의해 수행되었음.

### REFERENCES

- [1] I. Akasaki and H. Amano, *Jpn. J. Appl. Phys.*, 36 5393 (1997).
- [2] Y. F. Wu, D. Kapolnek, J. P. Ibbetson, P. Parikh, B. P. Keller, and U. K. Mishra, *IEEE Trans. Elect. Dev.*, 48, 586 (2001).
- [3] Y. Ando, Y. Okamoto, K. Hataya, T. Nakayama, H. Miyamoto, T. Inoue, and M. Kuzuhara, *IEDM Tech. Dig.*, 563 (2003).
- [4] K. Joshin, T. Kikkawa, H. Hayashi, T. Maniwa, S. Yokokawa, M. Yokoyama, N. Adachi, and M. Takikawa, *IEDM Tech. Dig.*, 983 (2003).
- [5] Y. Ohmaki, M. Tanimoto, S. Akamatsu, and T. Mukai, *Jpn. J. Appl. Phys.*, 45, 1168 (2006).
- [6] Y. Uemoto, M. Hikita, H. Ueno, H. Matsuo, H. Ishida, M. Yanagihara, T. Ueda, T. Tanaka, and D. Ueda, *IEDM Tech. Dig.*, 907 (2006).
- [7] W. Huang, T. Khan, and T. P. Chow, *Proc. Int. Symp. Power Semiconductor Devices and ICs*, 309 (2006).
- [8] Y. Niiyama, H. Kambayashi, S. Ootomo, T. Nomura, and S. Yoshida, *Solid State Electron.*, 51, 784 (2007).
- [9] H. Otake, S. Egami, H. Ohta, Y. Nanishi, and H. Takasu, *Jpn. J. Appl. Phys.*, 46, 599 (2007).