

FR4 PCB면적과 Via-hole이 LED패키지에 미치는 열적 특성 분석

김성현¹, 이세일¹, 양종경¹, 박대희^{1,a}

¹ 원광대학교 정보통신공학과

Analysis of Thermal Properties in LED Package by Via-hole and Dimension of FR4 PCB

Sung-Hyun Kim¹, Se-Il Lee¹, Jong-Kyung Yang¹, and Dae-Hee Park^{1,a}

¹ Department of Information&Communication Engineering, Wonkwang University, Iksan 570-749, Korea

(Received December 7, 2010; Revised January 20, 2011; Accepted January 28, 2011)

Abstract: In this study, the heat transfer capability have been improved by using via-holes in FR4 PCB, when the LED lighting is designed to solve the thermal problem. The thermal resistance and junction temperature were measured by changing the dimension of FR4 PCB and size of via hole.

As a result, when the dimension was increased initially, the thermal resistance and junction temperature was decreased rapidly, the ones was stabilized after the dimension of 200 [mm²]. Also, the light output was improved up to maximum 17% by formation of via-hole and expansion of dimension in FR4 PCB.

Therefore, the thermal resistance and junction temperature could be improved by expansion of PCB dimension and configuration of via-hole ability.

Keywords: LED, Via hole, FR4 PCB, Thermal resistance, Junction temperature

1. 서 론

발광다이오드 (light emitting diode, LED)는 친환경, 에너지 효율, 고수명 등의 장점을 바탕으로 기존 광원을 대체하는 과정에 있다. 현재 대형 디스플레이에는 back light unit으로 발광다이오드가 적용되고 있으며, 자동차 조명 및 실내외 조명으로 그 활용의 폭이 확대되고 있는 실정이다. 하지만 현재 수십~수백 W급의 일반조명을 LED로 대체하기 위해서는 개별 LED소자의 고출력화는 필수적이다 [1,2].

고출력 LED의 경우, 소비전력이 높아 발생하는 열이 많은데 생성된 열을 내부에서 지속적으로 지니게 되면 소자의 온도가 상승하여 효율적인 광 방출을 저해하게 되고, 열적 스트레스가 발생하며 이는 단기적

으로는 광 효율의 저하와 직접적으로 관계되며, 장기적으로는 칩의 수명을 감소시키는 요인이 되어 LED 소자의 신뢰성을 저하시킨다 [3-5]. 위와 같은 문제를 해결하기 위해 LED칩에서 생성된 열을 반드시 주변으로 효과적으로 전달시켜야만 접합온도를 낮추어 효율 및 신뢰성을 향상시킬 수 있다.

현재는 LED 조명설계 시 인가전류를 낮추고 패키지 개수를 증가시켜 발열을 줄이거나 열전도도가 높은 고가의 MPCB (metal printed circuit board)를 사용하고 원활한 열 방출을 위해 heatsink를 부착하고 있지만 이로 인한 가격 상승 및 조명기구의 부피가 커짐에 따라 LED 광원의 장점이 퇴색되고 있다 [6].

본 연구에서는 기존에 사용하던 MPCB대신 예폭시 재질인 FR4 (flame retardant composition 4) PCB에 via-hole을 형성하여 PCB크기, via-hole 사이즈 및 개수에 변화를 주어 그에 따른 접합온도 및 열 저항

a. Corresponding Author; parkdh@wonkwang.ac.kr

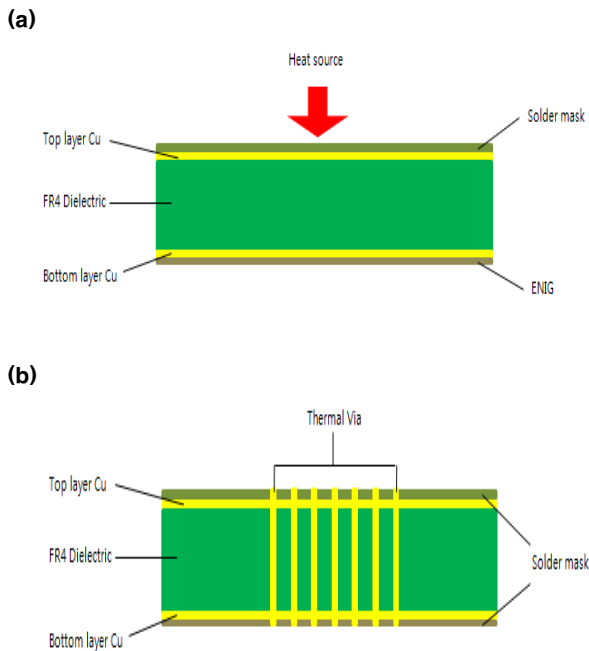


Fig. 1. Type and construction of PCB (a) FR4 cross-sectional geometry, (b) FR4 geometry with thermal vias.

특성을 분석하였으며 시뮬레이션을 통한 열 해석을 통해 온도 분포를 확인하였다.

2. 실험 방법

2.1 PCB 구조

FR4 PCB의 layer는 5개의 층으로 이루어져 있으며 총 4가지의 물질을 갖는 각각의 단면을 그림 1 (a)에서 나타낸다. 또한 가장 큰 면적을 차지하는 FR4의 열전도율이 다른 물질보다 월등히 낮기 때문에 열전달이 잘 이루어지지 않는다. 그래서 (b)와 같이 기존의 FR4 PCB를 제작한 후 크기가 다른 2가지 타입의 via-hole을 비대칭 형태로 형성하였다. 또한 열전도율을 높이기 위하여 via-hole이 뚫린 곳에 copper를 둘러싸으로써 LED패키지의 heat slug에서 발생하는 열이 중앙부분의 via-hole과 양 옆쪽의 via-hole을 통해 더욱 빨리 빠져 나가도록 설계되어 있다.

2.2 열 저항

LED를 포함한 전자 소자에서 정확하게 열 저항 (thermal resistance)을 측정하는 것은 패키지 소자의 열 특성 평가에 있어 가장 중요한 요소이다. 이러한 열 저항은 패키지 내부의 반도체 접합부에서 발생하는 열을 외부로 방출시키는 열전달 능력을 나타낸다. 접합 온도가 올라가게 되면 패키지용 수지가 변질되고 칩 자체의 내구성 역시 악화되기 때문에 칩의 정합 온도를 낮추고 전체 패키지의 열 저항을 줄이는 것이 관건이다.

열 저항은 다음과 같은 식으로 나타낼 수 있다.

$$R_{\theta JX} = \frac{T_J - T_X}{P_H} \quad (2-1)$$

여기서,

$R_{\theta JX}$ = 접합온도와 외부에서의 온도차 및 열 저항 ($^{\circ}\text{C}/\text{W}$)

T_J = 안정 상태의 접합온도 ($^{\circ}\text{C}$)

T_X = 외부온도 ($^{\circ}\text{C}$)

P_H = 소모되는 전력(W) = 전류(I) x 전압(V)

이상적인 P-N 접합 다이오드에서 소자에 영향을 미치지 않을 정도의 작은 감지전류 (sensor current)를 가했을 때 순방향 전압과 소자의 온도에 따른 일정한 비례 관계를 구할 수 있다. 이때 나타나는 기울기를 비례상수 (K-factor)라고 하고 이를 온도감응계수라 한다. 소자의 정합 온도는 테스트 조건에 따라 다음과 같이 식 (2-2)로 정의 된다.

$$T_J = T_{J0} + \Delta T_J \quad (2-2)$$

여기서 T_{J0} 는 소자에 전력을 인가하기 전의 초기 온도($^{\circ}\text{C}$), ΔT_J 는 전력을 인가하였을 때 변화된 접합 온도($^{\circ}\text{C}$)이다.

열전이 방법에서는 온도감응계수 (temperature sensitive parameter, TSP)를 사용하여 LED에 전기적 에너지가 인가되는 동안 접합온도의 변화를 다음과 같은 식에 의해 측정할 수 있다.

$$\Delta T_J = K \times \Delta V_F \quad (2-3)$$

$$K = \frac{T_{high} - T_{low}}{V_{low} - V_{high}} \quad (2-4)$$

$$\Delta V_F = V_{max} - V \quad (2-5)$$

정확한 온도감응계수 V_F 의 측정을 위하여 감지전류는 다이오드의 전압 변화를 감지할 만큼 충분한 값이어야 하나 이로 인하여 소자의 자체 가열이 이루어지지 않을 정도로 해야 한다 [7]. 따라서 접합온도의 측정은 열 저항을 구함에 있어서 가장 중요한 요소이며 다음과 같이 계산할 수 있다.

$$T_J = T_{JO} + \Delta V_F \times K \quad (2-6)$$

2.3 PCB 특성

실험하기에 앞서 via-hole을 형성한 FR4 PCB를 모델링 하기위하여 PCB를 그림 2와같이 회로를 구성하였다. 또한 서로 다른 면적을 갖는 FR4 PCB에 via-hole의 사이즈 및 개수에 변화를 주어 각각의 특성에 대해 알아보았다.

표 1은 FR4 PCB의 면적에 대한 구성을 나타낸다. 가로로 길이는 고정이며 세로로 길이만 6, 8, 10, 20 (mm)의 변화를 주어 서로 다른 PCB면적을 갖도록 하였다. 또한 면적이 커짐으로 인해 via-hole의 개수를 늘렸으나 LED의 heat-slug 부분은 동일한 0.4 (mm) via-hole을 구성 하였다.

K-factor 측정은 JEDEC (EIA/JESD51-1)의 규격을 바탕으로 LED패키지의 접합온도 및 열 저항을 측정 하였다. 또한 순전압 (V_F) 측정에 의한 방법으로 순전류를 1 (mA)일 때 LED 주위 온도를 변화시키면서 V_F 를 측정 하였다 [8]. 순전압과 접합온도의 관계는 반비례하는 선형 그래프임을 알 수 있다. 또한 순전압과 접합온도의 관계에서 구동전류는 10 (s) 동안 350 (mA)를 인가하였으며 감지전류는 4 (ms) 동안 1 (mA)를 인가하여 감지전류를 바탕으로 접합온도의 변화를 확인할 수 있었다.

2.3.1 CFDesign 실험 조건

실제 제작된 FR4 PCB의 via-hole이 형성된 4가지 타입의 sample의 냉각 시스템을 구현하기 위해서 solid works로 모델링 하였다.

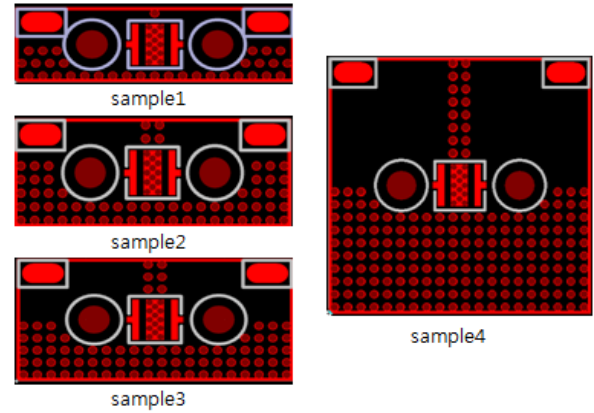


Fig. 2. Design sample of FR4 PCB.

Table 1. FR4 PCB size and via-hole size.

FR4 PCB	Width(mm) x Length(mm)	via-hole 0.5 mm	via-hole 0.4 mm
Sample 1	20 × 6	33 EA	14 EA
Sample 2	20 × 8	64 EA	14 EA
Sample 3	20 × 10	73 EA	14 EA
Sample 4	20 × 20	190 EA	14 EA

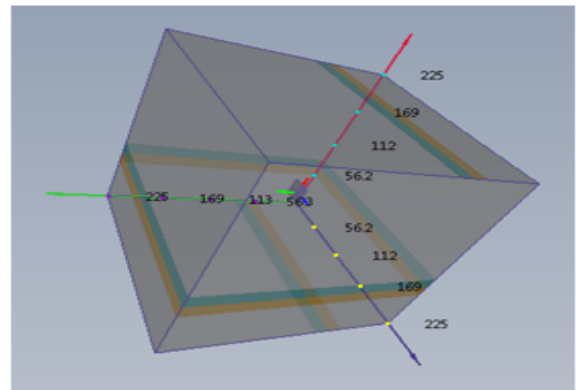


Fig. 3. Room state set space.

시뮬레이션을 통한 열 분포는 CFDesign V10을 이용하여 해석하였으며 그림 3에서와 보는 바와 같이 LED chip 내부에 1 (W)를 인가하여 그에 따른 특성을 확인하였다. 외부 환경 조건은 압력은 0 (psi), 외

Table 2. Thermal conductivities of FR4 PCB layers.

Layer/ Material	Thickness (μm)	Thermal conductivity (W/mk)
SnAgCu solder	75	58
Top layer copper	70	398
FR4	1500	0.2
Bottom layer copper	70	398
ENIG (Electroless Nickel/Immersion Gold)	35	58

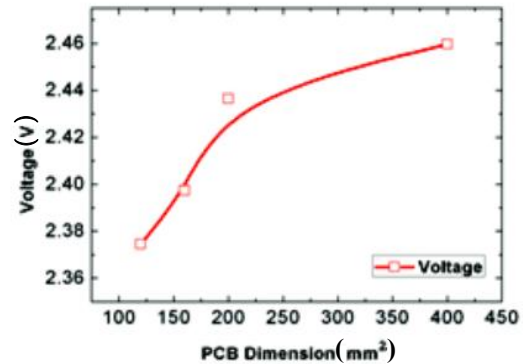
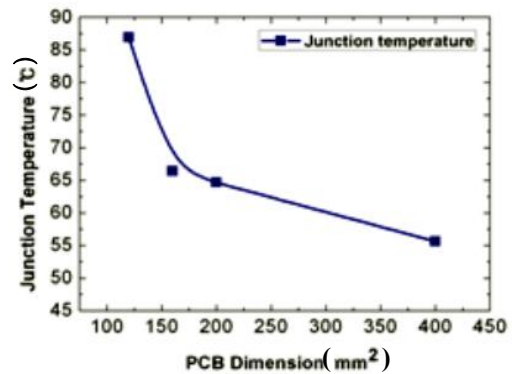
부온도는 25 ($^{\circ}\text{C}$)를 주었으며, 강제대류가 아닌 자연 대류에 의한 영향만 고려하였다. 표 2는 열 해석 시 물레이션에 사용된 FR4 PCB의 각층의 구조와 서로 다른 열전도도를 나타내며 PCB층간의 두께를 나타낸다.

3. 결과 및 고찰

3.1 접합온도 측정

그림 4는 PCB 면적에 따른 전압변화 특성을 나타낸 것이다. 각각의 PCB에서의 전압 특성은 200 (s) 안정된 후에 측정한 사항으로 초기 100 (mm^2)에서 200 (mm^2)로 증가할 때 전압 상승폭이 급격히 커지는 것을 알 수 있다. 그러나 PCB면적이 400 (mm^2)에서는 전압이 2.459 (V)로서 전압의 변화율이 급격히 감소하는 특성을 보였다. 또한 표 3에서 보는바와 같이 외부 온도 변화에 따른 ΔV_f 값의 경우 PCB면적이 가장 작은 sample 1의 값이 0.1488 (V)로 가장 컸으며 PCB면적이 가장 큰 sample 4의 값이 0.0975 (V)로 가장 작음을 확인할 수 있었다. 이는 PCB 면적이 작은 영역에서 온도에 대한 내부 열 저항의 영향이 큼을 알 수 있다.

JEDEC (EIA/JESD51-1)의 규격을 바탕으로 접합온도를 측정한 결과 그림 5에서와 같이 PCB면적이 160 (mm^2)까지 증가함에 따라 접합온도가 급격히 떨어졌으며 PCB 면적이 커지고 via-hole의 개수가 증가할수록 그래프 기울기가 완만해 지며 안정화를 이루는 경향을 확인할 수 있다. 따라서 PCB 면적에 따라

**Fig. 4.** Voltage variation of PCB area.**Fig. 5.** Junction temperature variation of PCB area.**Table 3.** LED PKG voltage difference ΔV_f .

PCB Type	1	2	3	4
ΔV_f [V]	0.1488	0.1281	0.1038	0.0975

최대 30 ($^{\circ}\text{C}$) 이상의 접합온도 변화 특성을 보였으며 이는 FR4 PCB에서 via-hole 형성에 의해 PCB 특성이 개선되었음을 직접적으로 확인할 수 있다.

3.2 열 저항 측정

LED 패키지에 구동 전력을 바탕으로 외부온도 25 ($^{\circ}\text{C}$)를 기준으로 시간에 따른 열 저항 특성식 (2-1)을

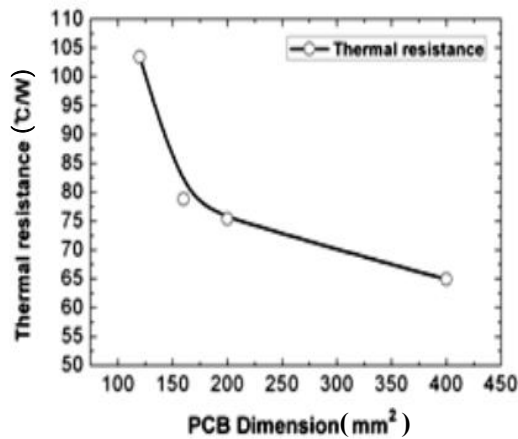


Fig. 6. Thermal resistance over time.

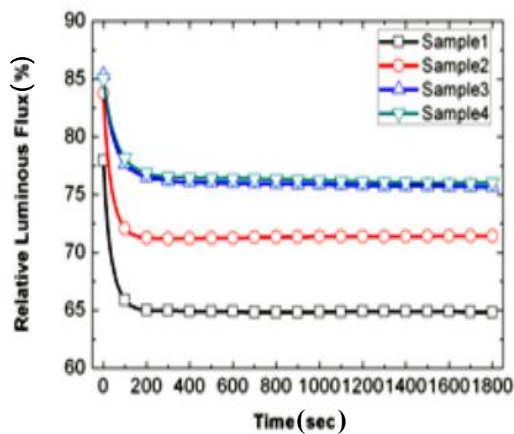


Fig. 7. Distribution of stable lumen maintenance.

통해 구할 수 있다. 열 저항 역시 그림 6에서 보는 바와 같이 접합온도와 마찬가지로 초기 높은 열 저항 특성을 보이는 것을 알 수 있으며 약 200 (mm²) 이후부터 열 저항이 급격히 안정화되는 것을 확인할 수 있었다. 또한 접합 온도 특성이 높아짐에 따라 열에 의한 스트레스가 증가되어 열 저항도 높아지는 것을 알 수 있었다.

FR4 PCB의 via-hole 형성 및 면적을 바탕으로 실제적인 광출력에 대한 내용을 확인한 결과 sample 3과 4에서 광출력의 변화가 둔화된 것을 확인할 수 있다. 초기 광속의 경우 200 (s) 후 안정화된 특성을 보였으며 PCB 면적을 증가함에 따라 최대 17%까지 광출력의 향상을 가져왔다.

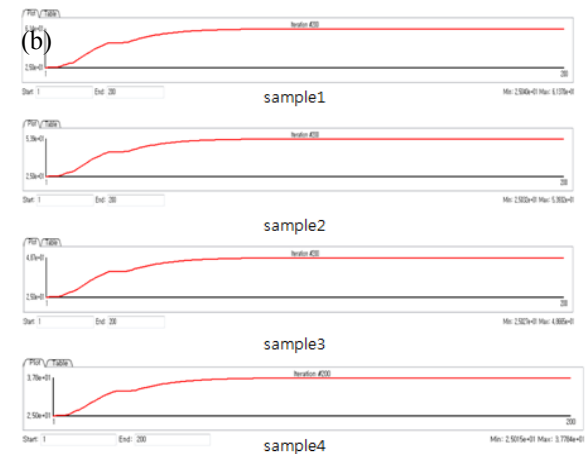
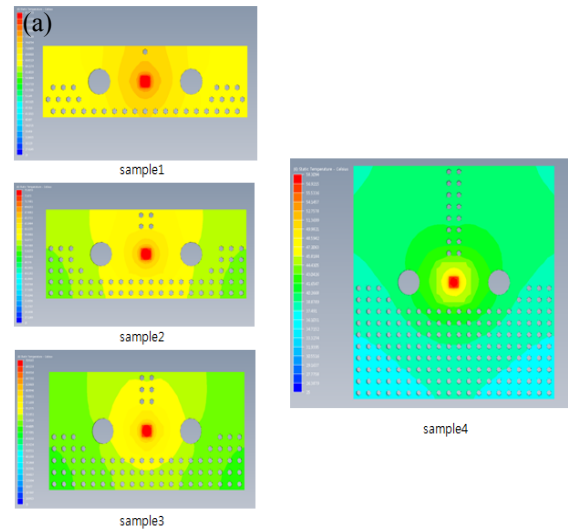


Fig. 8. Temperature changes using CFDDesign (a) FR4 PCB temperature distribution, (b) temperature curves.

3.3 CFDDesign 열 해석

3.3.1 열 해석 결과

LED 패키지의 면적과 via hole 형성에 따른 Chip 부분부터 PCB 부분까지 전체적인 열 분포 특성을 확인하기 위하여 그림 8에서 보는 바와 같이 CFDDesign V10을 이용하여 시뮬레이션을 확인하였다.

PCB 면적 및 via hole 증가에 따라 내부에서 생성된 열이 점차적으로 외부로 확산되는 특성을 보였으며 이는 PCB 내부의 via-hole 형성 및 구성에 따라

Table 4. Junction temperature of the area.

Type	Thermal temperature (℃)	Simulation (℃)
Sample 1	85.945	87.747
Sample 2	66.114	75.997
Sample 3	64.251	70.416
Sample 4	55.865	58.309

열 성능을 개선할 수 있음을 확인할 수 있었다.

실험에서 접합온도를 측정한 결과와 시뮬레이션을 바탕으로 chip에서의 온도 분포를 표 4에서와 같이 확인할 수 있다. 시뮬레이션의 경우 솔더에 의한 영향은 배제되었기 때문에 약간의 온도 차이는 보였으나 전체적으로 via-hole 및 면적의 확대를 통해 PCB 자체에서 방열성능을 개선할 수 있었으며 나머지에 대한 열 개선은 heat sink 및 heat pipe등을 통해 개선할 수 있을 것으로 사료된다.

4. 결 론

본 연구에서는 고가의 MPCB에 의한 가격상승 및 LED 조명에 대한 성능 향상을 위해 기존에 사용하던 MPCB 대신 FR4 PCB에 via-hole을 형성하였다. PCB크기, via-hole 사이즈 및 개수에 변화를 주어 그에 따른 접합온도 및 열 저항 특성을 분석하였으며 시뮬레이션을 통한 열 해석을 통해 온도 분포를 확인하였다.

초기 PCB 면적과 via-hole의 개수가 증가함에 따라 접합온도 및 열 저항이 급격히 변화하였으나 PCB 면적이 약 200 (mm²)이상에서는 안정화 되는 분포를

보였다. 또한 CFDesign V10 열 해석 프로그램을 이용한 시뮬레이션에서도 via-hole을 통해 내부의 열이 외부로 확산되는 특성을 확인할 수 있었다.

결과적으로 접합온도 및 열 저항에 있어서 PCB 면적이 크거나 via-hole을 구성함에 있어 열전달 능력을 향상시킬 수 있었으며 PCB 면적 및 via-hole 형성을 고려한 방열 특성 개선에 대한 지속적인 연구가 필요하다.

감사의 글

본 연구는 호남 광역경제권 선도 산업 기술개발 사업에서 지원하는 “실감형 조명 연출을 위한 옴니버스 LED 조명 장치 개발”의 연구비 지원에 의한 것입니다.

REFERENCES

- [1] J. B. Kim, *ELECTRONIC*, **24**, 6 (2009).
- [2] Dimitar Georgiev Todorov, Lazar Georgiev Kapisazov, *ETTRENDS* (2008).
- [3] J. Park, M. W. Shin, C. C. Lee, *OPTICS LETTERS*, **29**, 2656 (2004).
- [4] S .L. Chuang, *IEEE J. Quant. Electron*, **33**, 970 (1997).
- [5] S .L .Chuang, *IEEE J. Quant. Electron*, **33**, 970-979 (1997).
- [6] X. Luo, W. Xiong, T. Cheng, S. Liu, *Electronic Components and Technology Conference*, 59th (2009).
- [7] M. H. Shin, J. P. Kim, *LED Introduction to Packaging Technology* (Bookshill, 2009) p. 283.
- [8] EIA/JESD51-1, <http://www.jedec.org> (1995).