

박막 증착공정을 사용하여 구현된 초소형 RFID 태그 안테나

Small RFID Tag Antenna Based on Thin-film Deposition Process

정태환¹, 김정연¹, 김병국¹, 박승범¹, 이석진¹, 안상기², 우덕현², 권순용², 임동건¹, 박재환¹, 안중수^{1,a}
(Tae-Hwan Jung¹, Jung-Yeon Kim¹, Byung-Guk Kim¹, Seung-Beom Park¹, Seok-Jin Lee¹, Sang-Ki Ahn²,
Duck-Hyun Woo², Soon-Yong Kweon², Dong-Gun Lim¹, Jae-Hwan Park¹, and Jung-Soo Ahn^{1,a})

Abstract

Small RFID tag antenna were fabricated on Si substrate and their physical and electrical properties were evaluated. With decreasing the size of tag antenna on Si substrate, small SMD-type RFID tags could be fabricated, which is very useful for various applications including PCB tracking. Firstly, electromagnetic properties on tag antenna pattern were simulated with HFSS. The setup frequency was 13.56 MHz of HF-band RFID. The line-width and line-gap were modeled in the range of 50~200 μm . S parameters, SRF, and Q value were calculated from the model. When the line-width and line-gap were 100 μm and the loop-turn was 10, the SRF was 80 MHz and the Q value was ca. 9. When the microstrip antenna pattern of aluminum was fabricated by using DC sputtering, V_{pp} of ca. 1.6 V was obtained when the reader-tag distance was 40 mm.

Key Words : CMOS process, RFID tag, Microstrip antenna, Silicon substrate

1. 서 론

RFID(Radio Frequency Identification)는 통신 IC칩과 무선을 통해 제품, 식품, 동물 등 다양한 개체의 정보를 관리할 수 있는 인식 기술이다. RFID의 경우 현재까지 제품식별 및 품질관리에 주로 사용되어 왔던 바코드 시스템에 비해 월등한 장점(무선링크, 다중검지, 고속동작 등)이 있어 향후 물류, 제품관리, 품질관리 등에 급속히 보급될 것으로 전망된다[1-4].

RFID 시스템은 리더와 태그시스템으로 구성되며, 태그의 경우 라벨형태의 태그가 대부분 사용되고 있다. 라벨형 태그의 경우 저가적으로 제조가 가능하지만, 태그의 크기와 넓이로 인해 사용용도의 제한이 따르는 문제점을 안고 있다. 따라서 세

계적으로 태그를 소형화하려는 움직임이 일어나고 있다. Funktel사 (독일)의 경우 15×5 mm 정도의 크기를 갖는 SMD 형태의 RFID 태그를 개발하여 PCB에 적용한 사례가 있으며[3], Maxwell사 (일본) 및 TI사 (미국) 등에서도 소형 SMD칩 형태의 RFID 태그개발이 진행 중에 있다[5,6]. RFID 태그를 소형화하려면 안테나 구조가 정밀하게 소형으로 구현되어야 하며, 이는 반도체 CMOS 공정을 사용함으로써 효과적으로 달성할 수 있다. 특히 CMOS 공정 기반의 RFID 안테나 구현기술이 고도화 되면, 궁극적으로는 통신칩과 안테나가 일체화된 극소형의 RFID 태그가 개발될 것으로 전망된다. 이러한 CMOS 공정기반의 태그는 SMD (Surface Mount Device) 형태로 패키징되면 SMT 장비에 의해 전자제품의 제조과정에서 보드상에 실장이 가능하여 PCB 이력관리 (tracking)에 효과적으로 활용이 가능하다[3].

Si에 구현된 초소형 RFID 태그 개발을 위하여는 Si 기판에서의 마이크로스트립 안테나 설계, 관련 CMOS 공정, 특성 평가 등이 연구되어야 하며, 관련 선행연구는 국내외적으로 매우 드물다. 본 연

1. 충주대학교 전자공학과

(충북 충주시 대학로 72)

2. 충주대학교 신소재공학과

a. Corresponding Author : jsan@cjnu.ac.kr

접수일자 : 2009. 3. 6

1차 심사 : 2009. 3. 20

심사완료 : 2009. 3. 24

구에서는 8 mm×8 mm 면적의 실리콘 기판위에서 RFID 마이크로스트립 안테나를 설계하고, 제조한 후 그 특성을 평가하여 초소형 RFID 태그 구현의 가능성을 확인하고자 하였다.

2. 연구 방법

본 연구에서 적용한 RFID 주파수대역은 HF (13.56 MHz)로 설정하였으며, 이 때 안테나 구조는 자기결합방식의 루프구조가 된다. 태그 안테나의 전기적 특성 예측을 위하여 유한요소법 (FEM) 기반의 3차원 전자계 시뮬레이터인 HFSS (v6.0, Ansoft)를 사용하였다. 마이크로스트립 안테나의 구조는 선폭 50~200 μm , 선간 간격 50~100 μm , 턴수 1~20턴 사이의 범위에서 안테나 루프의 S parameter, 자기공진주파수 (SRF) 및 Q 값을 계산하였다.

안테나 제작을 위하여 먼저 다양한 형상의 마이크로스트립 안테나 패턴의 포토마스크를 제작하여 포토리소그래피 공정을 시행하였다. 스펀코터를 이용하여 감광제(P-LA 900, Tokyo Ohka)를 6 μm 로 일정하게 도포한 후 핫플레이트에서 110 $^{\circ}\text{C}$ 로 5분간 베이킹한 후, 퀴즈(quartz) 마스크 패턴으로 30초간 노광을 하였다. 노광 후 현상액 처리를 통하여 네가티브 패턴을 구현한 후 Al 전극을 증착하였다. 전극패턴의 증착은 DC 스퍼터링 공정에 의해 구현하였다[7,8]. 4" Al 타겟을 사용하였으며, Ar 3 m~7 m Torr 분위기 하에서 60~100 W 전력으로 30~60분간 스퍼터링하여 Al 전극의 두께를 1~2 μm 범위에서 조절하였다. 최종적인 안테나 패턴은 아세톤에 의한 lift-off 공정에 의해 얻었다.

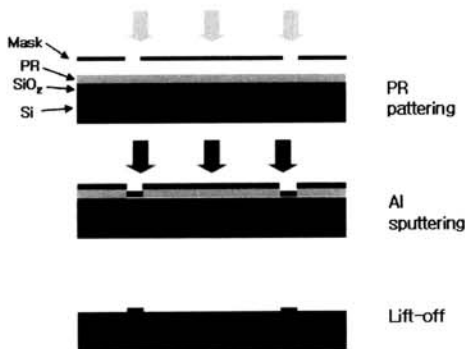


그림 1. 마이크로스트립 안테나 제조 공정.
Fig. 1. Fabrication process of microstrip antenna.

3. 결과 및 고찰

3.1 마이크로스트립 안테나 설계 및 시뮬레이션

RFID 주파수대역은 UHF (900 MHz), HF (13.56 MHz), LF(125 KHz) 등이 있으며 UHF 대역의 경우는 반파장 다이폴, HF 이하 대역은 자기결합 방식의 루프 안테나 구조가 된다[1]. 본 연구에서는 HF 대역을 적용하였으므로, 안테나의 기본 구조로서 사각 루프구조 형태를 설정하였다.

먼저 HFSS 시뮬레이션에 의하여 상용 라벨태그에 비하여 Si 기판에 구현된 소형 안테나의 이득이 얼마나 저하되는지 예측하여 보았다. 상용 라벨태그의 경우 투명필름 위에 구현되며 통상적으로 한 변이 20~50 mm 정도인 사각 루프 형태이며 선폭은 0.5~2 mm 정도이다. 본 연구에서 구현하고자 하는 안테나는 Si 기판위에 구현되며 한 변의 크기는 10 mm 이하이다. 이러한 구조의 차이를 표 1 및 그림 1과 같은 모델로 설정하여 HFSS 시뮬레이션 하였다. 해석시간의 단축을 위하여 단일 루프구조를 가지고 비교해 보았다. 리더 안테나의 경우 양 쪽 모두 동일한 구조로 하여 Port 1으로 설정하였으며, 태그 안테나를 Port 2로 설정하여 S21 값을 계산하였다. 리더 안테나와 태그 안테나 사이 거리는 5~50 mm 범위에서 설정하였다. HFSS의 경우 3차원 공간에서 소스의 전류 및 주파수에 의해 정해지는 전자계를 결정하고 이로부터 도선에 유기되는 전계 및 전력을 계산할 수 있으므로, 무선으로 링크된 도선의 전압 전력 이득을 계산할 수 있다.

리더-태그 거리가 40 mm인 경우에 상용태그의 S₂₁ 값은 -40 dB로 계산되었다. 커플링이 매우 약하게 된 이유는, 시뮬레이션 모델이 송신, 수신 루프 모드 1턴으로 설계되었기 때문이다. Si기판을 적용한 태그의 경우 S₂₁ 값은 -61 dB로 계산되었다. 이득 값이 상용태그에 비하여 -21 dB 정도로 크게 저하한 이유는 Si기판 태그의 경우 루프면적이 상용태그에 비해 작고 (~4%), 전극두께가 얇으며 (~8%), 실리콘 기판에 의한 손실이 초래되기 때문이다. Si기판 태그와 리더 안테나와의 거리를 8 mm 정도로 줄여서 계산하면 Si 기판태그의 S₂₁ 값은 -40 dB 정도로 향상된다. 이를 통해 Si 기판태그의 운용거리를 짧게 하면 커플링의 부족 문제는 해결가능함을 알 수 있다. 실제 시스템 운용에서는 리더-태그간 운용거리를 단축하는 것 뿐 아니라, 리더 안테나의 출력을 증강시킴으로서 Si 기판 태그의 운용거리를 확보할 수도 있을 것이다.

표 1. 시뮬레이션 모델 설정 조건.

Table 1. Setup for simulation model.

	상용태그	Si기판 태그
루프형태	사각	사각
루프크기	40 mm×40 mm	8 mm×8 mm
기판구조	Polyester 100 μm	SiO ₂ 3 μm
		Si 500 μm
전극	Cu 25 μm	Al 2 μm

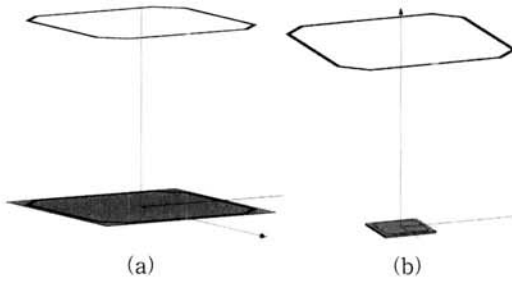


그림 2. HFSS 시뮬레이션 모델. (a) 폴리스티렌 기판의 40×40 mm 태그안테나, (b) Si기판의 10×10 mm 태그안테나.

Fig. 2. HFSS simulation model. (a) 40×40 mm tag antenna on polystyrene substrate. (b) 10 mm×10 mm tag antenna on Si substrate.

그림 3에는 Si기판 태그 주변에서 형성되는 전자계의 모습을 나타내었다. 그림 2(b) 구조로 셋업된 시뮬레이션 모델에서, 리더 안테나로부터 송출된 전력으로부터 생성된 전계가 아래에 놓여진 Si기판 태그로 전달되게 된다. 그림 3(b)에 나타내었듯이 Si기판 내부에서는 전계강도가 크게 약화되었으며, 마이크로스트립 도선 주변으로는 전계가 마이크로스트립 안테나의 금속성분에 의해 유도되고 있다. 자계(H) 벡터의 모습을 보면, 상부의 리더 안테나 루프 중앙에서 수직으로 생성된 자계가 하강하여 태그 안테나 루프쪽으로 전달되고 있으며 Si기판을 자연스럽게 관통하고 있다. 마이크로스트립 안테나 주변에서는 H 벡터가 금속성분에 의해 유도되어 도선을 따라 회전하는 모습을 볼 수 있다.

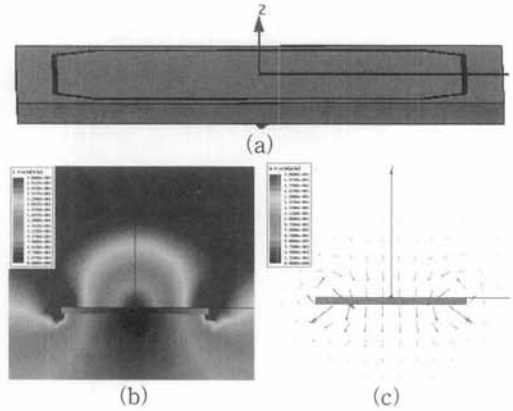


그림 3. (a) HFSS 시뮬레이션 모델, (b) 루프안테나 주변의 전계강도, (c) 루프안테나 주변의 자계벡터 분포.

Fig. 3. (a) HFSS simulation model. (b) Electric-field intensity near the loop antenna. (c) Magnetic-field vector near the loop antenna.

이상과 같이 단일루프에서의 기본적인 특성을 파악한 결과를 토대로 하여, 10턴 구조를 갖는 루프 안테나 구조에 대하여 시뮬레이션을 진행하였다. 그림 4(a)에 나타낸 것과 같이 8 mm×8 mm 면적의 Si기판 위에 선폭 100 μm , 선간간격 100 μm 으로 10회전의 사각루프를 갖는 시뮬레이션 모델을 형성하고 주파수 13.56~113.56 MHz 범위에서 S 파라미터 및 Q 값을 계산하였다. 모델에서 인덕터의 양단에 50ohm으로 부하가 형성된 포트를 인가하고, S 파라미터의 크기 및 위상을 스미스 차트상에 표현하였다.

주파수에 따른 S₁₁ 값을 살펴보면, 먼저 13.56 MHz에서 수 십 ohm의 저항 (Z_R)값이 발생하고 있는데 이는 Al 도선의 저항성분, 표피효과 (skin effect), 근접효과 (proximity effect) 등에 의해 종합적으로 나타난 것이다[6]. 초소형의 크기로 안테나를 구현하게 되면, 선폭 및 선간간격이 감소함으로 인하여 직렬저항 성분 값을 피할 수 없게 된다. 한편 주파수가 증가함에 따라 안테나 루프의 인덕턴스 성분 보다 캐패시턴스 (선간 및 선-기판간) 성분에 의한 커플링이 강화되면서 S parameter의 위상값이 0으로 수렴하는데 이 상태의 주파수가 자기공진주파수 (SRF)이다. 태그 안테나의 설계에 있어 운용주파수는 SRF의 20 % 이하가 바람직하며[9], 그림 4에서의 SRF는 80 MHz 정도로 나타나고 있어 그 조건은 만족되고 있다.

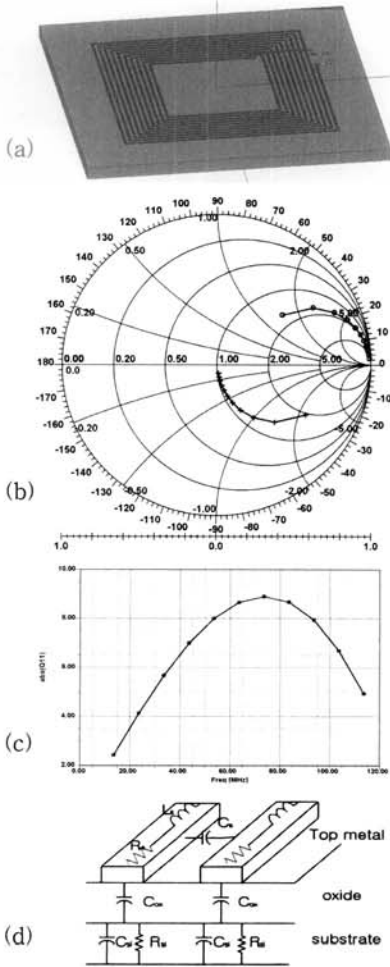


그림 4. (a) 10턴 구조 안테나 시뮬레이션 모델. (b) 주파수변화에 따른 S_{11} (적) 및 S_{21} (청). (c) 주파수변화에 따른 Q값. (d) 마이크로 스트립안테나 등가회로.

Fig. 4. (a) Simulation model for 10 turn antenna. (b) Frequency dependence of S_{11} (red) and S_{21} (blue). (c) Frequency dependence of Q. (d) Equivalent circuit for microstrip antenna.

3.2 마이크로스트립 안테나 제작 및 측정

그림 5에는 실제로 제작된 마스크패턴 및 전극 증착이 이루어진 마이크로스트립 안테나 중에서 한 가지 사례를 나타내고 있다. 선폭 50~200 μm , 선간 간격 50~100 μm , 턴수 5~20턴 사이의 범위에서 여러 종류의 안테나 패턴을 구현하였다. 실제 안테나 패턴의 DC 저항값은 Al 전극의 증착조건,

증착 두께에 따라 상당한 변화폭을 나타내었으며, 20턴의 경우 850 ± 70 ohm 정도의 값을 나타내었다. 시뮬레이션에 비해 실제 제조된 안테나의 경우 DC 저항값이 떨어지는데 그 이유는 증착된 전극의 물리적 전기적 충실성이 시뮬레이션 값에 비해 떨어지고, 선폭 및 선간격 등의 균일성이 위치별로 변동되기 때문이다. 표 2에는 안테나 패턴 형상에 따른 루프 전체의 저항값 및 40 mm 운송거리에서 실제로 측정된 전압값을 나타내었다. 저항값들은 Al의 비저항값 ($2.6 \times 10^{-6} \Omega\text{cm}$)으로 계산한 저항값보다 대략 2배 정도로 높게 나타났다.

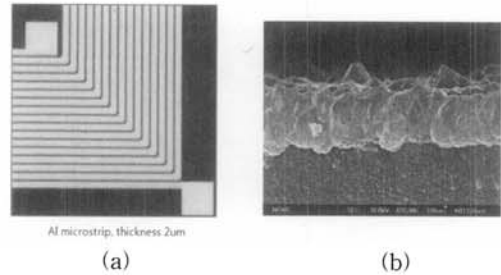


그림 5. (a) Si 기판위에 구현된 마이크로스트립 안테나의 SEM 이미지. (b) 전극 단면구조. Fig. 5. (a) A SEM photograph of the microstrip antenna pattern. (b) A cross-section of the microstrip.

표 2. 안테나 패턴형상에 따른 전기적 특성(V_{pp} 는 리더-태그 거리 40 mm에서 실측정).

Table 2. Effect of antenna pattern on the electrical properties.

턴수(선폭/선간격 μm)	저항(ohm)	V_{pp} (V)
10 (100/100)	240 ± 30	1.44
15 (100/100)	510 ± 50	1.72
20 (100/100)	850 ± 70	1.85
턴수(선폭/선간격 μm)	저항(ohm)	V_{pp} (V)
10 (50/100)	110 ± 20	1.45
10 (100/100)	240 ± 30	1.64
10 (200/50)	510 ± 40	0.84
턴수(선폭/선간격/두께 μm)	저항(ohm)	V_{pp} (V)
10 (100/100/1)	950 ± 70	1.35
10 (100/100/2)	510 ± 40	1.64

그림 6(a)에는 리더기를 작동시켜 리더 안테나 루프에서 전자계가 방출되는 환경 하에서 Si기판 상에 구현된 10턴 태그 안테나 루프에서 측정된

파형을 나타내었다. 40 mm 정도의 거리에서 13.56 MHz에 근접하는 주파수 특성과, $V_{pp}=1.64$ V 정도의 값이 얻어졌다. 동일한 조건에서 상용태그 안테나 루프에서는 $V_{pp}=7$ V 이상의 값이 얻어졌다. 그림 6(b)에는 리더기 안테나로부터 태그 안테나의 거리를 변동시키면서 사용태그 안테나, Si기판 태그 안테나 루프에서 검출된 전압의 크기를 대략적으로 나타내었다.

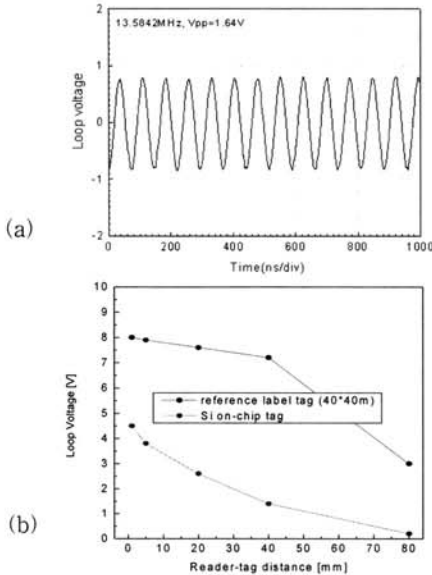


그림 6. (a) 리더기 신호 송신환경에서 Si기판 태그 안테나에서 검출된 파형. (b) 리더-태그 거리에 따른 검출전압 크기 변화.

Fig. 6. (a) A wave-form from the tag antenna under the reader transmission. (b) Effect of reader-tag distance on the voltage of tag antenna.

최종적으로 Si기판 위에 구현된 태그 안테나와 태그칩을 와이어본딩으로 연결하여 리더기와 함께 운용하여 0~10 mm 범위에서 태그 인식이 정상적으로 작동함을 확인하였다.

4. 결론

Si 기판 위에서 반도체 공정을 이용하여 8 mm×8 mm 면적을 갖는 초소형의 RFID 태그 안테나를 구현하였다. 기존의 상용태그에 비해서 낮은 이득과 특성을 나타내었지만, 리더기와 의 운용 거리를 0~10 mm로 줄이면 시뮬레이션 상으로 동

일 이득 달성이 가능하며 실제 리더기 환경 하에서 태그인식도 가능하였다.

향후 전자소자의 개발방향은 소형화, 경박단소화, 고기능화, 복합기능화의 방향으로 나아갈 것으로 예상되며 특히 Si 기반의 복합칩 (SIP, SOP) 형태로 진화하여 나갈 것으로 전망된다. 이를 위하여는 Si CMOS 공정을 기반으로 종래의 디지털 프로세스 기능 뿐 아니라 광, 무선, 화학, 바이오 신호들이 통합시키는 기술이 필요하다. 이러한 측면에서 Si 공정 기반의 RFID 태그 안테나의 구현은 초소형의 RFID 시스템 및 더 나아가 초소형의 지능형 시스템의 개발에 기여할 것으로 판단된다.

감사의 글

이 논문은 충주대학교 대학구조개혁지원사업비(교육인적자원부 지원)의 지원을 받아 수행한 연구임.

본 연구는 교육과학기술부와 한국산업기술재단의 지역혁신인력양성사업으로 수행된 연구결과임.

참고 문헌

- [1] K. Domdousis, B. Kumar, and C. Anumba, "RFID applications: A brief introduction", *Adv. Engineering Informatics*, p. 350, 2007.
- [2] E. Ngai, K. Moon, F. Riggins, and C. Yi, "RFID research: An academic literature review (1995-2005) and future research directions", *Int. J. Production Economics*, p. 510, 2008.
- [3] P. Costa, "Tracking PCBs with RFID tags", *Onboard Technology*, p. 18, 2007.
- [4] 윤남원, 권영준, 신봉조, 박근형, "13.56 MHz RFID 태그 집적회로 설계", *전기전자재료학회 논문지*, 18권, 4호, p. 309, 2005.
- [5] M. Usami, "An ultra small RFID chip: μ -chip", *Proc. RFIC*, p. 241, 2004.
- [6] Maxell coil-on-chip RFID tag, http://www.maxell-usa.com/rfid/coil_on_chip.htm
- [7] 금민중, 김경환, "스퍼터링법을 이용한 OLED 용 Al 음전극 제작", *전기전자재료학회논문지*, 18권, 8호, p. 729, 2005.
- [8] 윤석범, "DC 스퍼터링 증착에 의한 Al 전극을 갖는 전계발광소자 제작", *전기전자재료학회논문지*, 13권, 5호, p. 376, 2000.
- [9] J. Burghartz and B. Rejaei, "On the design of RF spiral inductors on silicon", *IEEE trans. on Electron Devices*, Vol. 50, p. 718, 2003.