

산화알루미늄 박막을 이용한 GaN MIS 구조의 제작 및 전기적 특성

Fabrication and Electrical Properties of GaN MIS Structures using Aluminum Oxide Thin Film

윤형선¹, 정상현¹, 광노원¹, 김가람¹, 이우석¹, 김광호^{1,a}, 서주옥²
(Hyeong-Seon Yun¹, Sang-Hyun Jeong¹, No-Won Kwak¹, Ka-Lam Kim¹,
Woo-Seok Lee¹, Kwang-Ho Kim^{1,a}, and Ju-Ok Seo²)

Abstract

Aluminum oxide films were deposited on n-type GaN substrates by RF magnetron sputtering technique for MIS devices applications using optimized conditions. Well-behaved C-V characteristics were obtained measured in MIS capacitors structures. The calculated interface trap density measured at 300 °C was about $9 \times 10^{10} / \text{cm}^2 \text{ eV}$ in the upper bandgap. The gate leakage current densities of the MIS structures were about 10^{-9} A/cm^2 and about 10^{-4} A/cm^2 measured at room temperature and at 300 °C for a $\pm 1 \text{ MV/cm}$, respectively. These results indicate that the interface property of this structure is enough quality to MIS devices applications.

Key Words : Aluminum oxide, MIS, GaN, Sputtering, Interface trap density

1. 서 론

과학기술이 발전함에 따라 지금까지 반도체 기술산업을 주도해 왔던 실리콘 소재의 한계를 뛰어넘는 보다 고기능의 차세대 반도체 소재 및 관련 소자의 연구개발이 요구되고 있다.

이러한 관점에서 넓은 에너지 밴드갭, 빠른 전자 이동속도, 고온에서의 안정성 등 여러 가지 우수한 물리적 특성을 갖는 GaN은 고전력, 고주파 및 고온용 소자를 위한 응용분야에서 크게 주목받고 있다[1]. 실리콘이나 갈륨비소와 같은 다른 반도체 물질과 비교해 볼 때 GaN은 2배 이상 빠른 전자의 포화 이동속도와 상대적으로 낮은 유전율을 가지는 장점이 있다. 전자의 포화이동속도가 빠

르다는 것은 높은 주파수에서 동작할 수 있는 반도체재료로서의 응용가능성이 크다는 것을 의미하며, GaN가 가지는 낮은 유전율은 소자 내부의 커패시턴스를 줄이는 것에 도움이 된다[2]. GaN을 기반으로 한 소자에 있어서 게이트 절연막으로는 SiO_2 [3-6], Si_3N_4 [7,8], Al_2O_3 [9,10]등의 많은 절연막[11,12]이 연구되고 있고, GaN의 좋은 계면 특성을 유지하기 위해 여러 종류의 표면처리 방법들이 연구되고 있다[13]. 이렇게 제조된 GaN-MIS 커패시터의 평가는 GaN-MISFET소자를 개발하는데 있어서 GaN와 절연막사이의 계면특성을 평가하는데 중요한 자료가 된다.

이에 본 논문에서는 GaN기판위에 상대적으로 SiO_2 보다 유전율이 크고, 밴드갭 에너지가 큰 산화알루미늄을 채택하여 낮은 온도에서 산화알루미늄을 증착할 수 있는 반응성 RF 마그네트론 스퍼터링 시스템으로 MIS 커패시터를 제작하였으며, 표면처리 방법으로는 공정상의 단순화를 위하여 황산과 과산화수소를 혼합시킨 용액과 염산과 DI Water를 혼합시킨 용액에 실온에서 순차적으로 클

1. 청주대학교 전자공학과
(충북 청주시 상당구 대성로 586)
2. 주) 이츠웰 기술연구소
a. Corresponding Author : khkim@cju.ac.kr
접수일자 : 2008. 2. 27
1차 심사 : 2008. 3. 12
심사완료 : 2008. 3. 20

리닝을 진행한 후 GaN MIS 커패시터를 제작하여 전기적 특성을 평가하였다. 또한 GaN와 같이 3 eV 정도의 넓은 밴드 갭 에너지를 갖는 물질의 경우 계면 준위에 포획된 다수캐리어들을 충분히 전도 대 쪽으로 방출시키기 위한 응답속도를 이용하기 위해서는 1 MHz의 주파수로 측정할 경우, 대략 200 °C 이상의 온도가 요구 되기 때문에[14] 보다 상세한 분석을 위하여 시료를 300 °C로 가열한 경우와 그렇지 않은 경우의 계면에서의 interface trap density(D_{it}) 및 누설전류 특성을 평가하였으며, 그 결과에 대해 논의하고, 그 소자 적용가능성을 검토하고자 한다.

2. 실험 방법

본 실험에서는 RF 마그네트론 스퍼터링 시스템을 이용하여 산화알루미늄 박막을 증착하였다. 기판으로 사용된 웨이퍼는 Sapphire 위에 순차적으로 buffer층과 Si이 도핑된 n^+ ($1 \times 10^{18} \text{ cm}^{-3}$)층, undoped ($5 \times 10^{16} \text{ cm}^{-3}$) GaN층이 증착된 기판을 사용하였고, $1 \times 10^{18} \text{ cm}^{-3}$ 으로 도핑된 4 μm 두께의 n^+ GaN는 하부전극으로 사용 되었다. 준비된 웨이퍼는 유기 크리닝 후 황산과 과산화수소를 2:1로 혼합시킨 용액에 10분, 염산과 DI Water를 1:1로 혼합시킨 용액에 5분 동안 클리닝을 진행한 후 즉시 챔버 내부에 장착되었으며, 초기 진공을 1×10^{-6} Torr 이하로 유지시켰다. 산화알루미늄 박막 증착에는 순도가 99.99 %, 크기가 3인치인 Al_2O_3 타겟을 사용하였으며, 각각의 변수에 대해 0.2~0.25 nm/min의 증착 속도로 약 75 nm를 형성하였다. 박막 증착 시 반응가스로 Ar을 사용하였으며, 성막이 진행되는 동안의 챔버내 압력은 버티플라이 밸브의 조절을 통하여 10 mTorr를 유지하도록 하였다. 타겟과 기판 사이의 거리는 55 mm, RF 파워와 기판온도는 각각 변화를 주어 실험을 진행하였다. 그림 1에 GaN MIS 커패시터의 공정 순서도를 나타내었다. 박막의 두께와 굴절율은 파장이 632.8 nm인 엘립소미터 (RUDOLPH RESEARCH/Auto EL)를 이용해 측정하였으며, MIS 소자의 전기적 특성 평가를 위한 전극은 열 증착기(thermal evaporator)를 사용하여 알루미늄(6N-Al)을 직경 200 μm 의 원형 금속 마스크를 이용하여 증착하고, N_2 분위기 상태에서 10분간 금속화 후 열처리를 수행하였다. 이렇게 제작된 MIS 커패시터의 게이트 누설전류를 측정하기 위해서 pA meter인 HP4140B를 사용

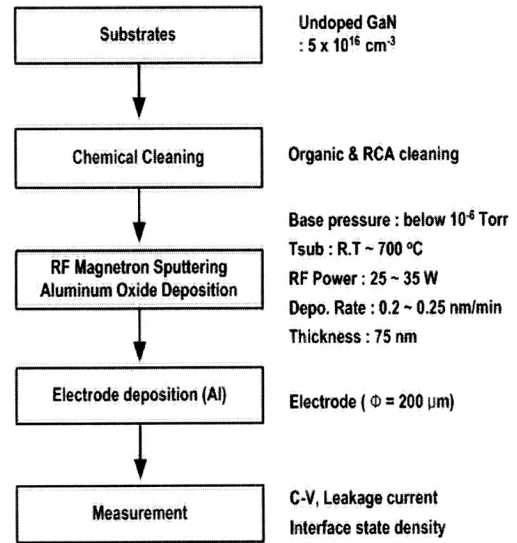


그림 1. GaN MIS 커패시터의 공정 순서도.
Fig. 1. The process flowchart of the GaN MIS capacitors.

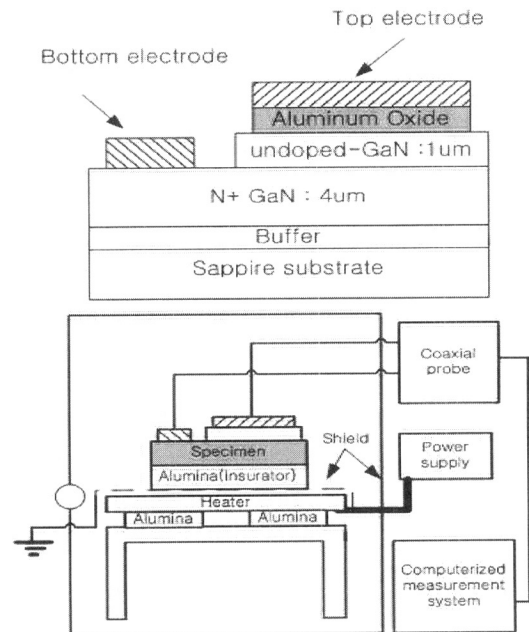


그림 2. GaN MIS 커패시터의 단면도와 제작된 시편 가열 장치.
Fig. 2. Cross sectional view of a GaN MIS capacitor and manufactured device specimen heater.

하였으며, 용량-전압 특성을 평가하기 위하여 정밀 LCR 측정기인 HP4284A를 사용하였다. 또한 보다 정확한 계면 특성의 확인을 위하여 시편을 가열(~300 °C)할 수 있는 기구를 자체 제작하여 사용하였고, 그림 2에 GaN MIS 커패시터의 단면도와 제작된 시편 가열 장치를 나타내었다. MIS capacitor 전극의 면적은 $4.05 \times 10^{-4} \text{ cm}^2$ 이다.

3. 결과 및 고찰

그림 3은 Al/산화알루미늄/GaN MIS 커패시터의 기판온도에 따른 누설전류밀도 특성 곡선을 보인 것이다. RF Power는 25 W로 고정시키고, 기판온도를 변화시켜 누설전류를 확인하였다. 그림에서 볼 수 있듯이 기판온도가 높아질수록 누설전류가 크게 증가하는 것을 확인할 수 있었다. 최적화된 기판온도는 실온으로, 이후 실험은 RF Power를 25, 30, 35 W로 변화시켜 누설전류를 확인하였다.

그림 4는 RF Power에 따른 Al/산화알루미늄/GaN MIS 커패시터의 누설전류밀도 특성 곡선을 보인다. 커패시터는 실온에서 제작되었으며 RF power 변화에 대해 모두 1 MV/cm의 인가전계에 대해서는 낮은 누설전류 수준을 유지하고 있으나 RF power가 증가할수록 누설전류가 증가함을 볼 수 있다.

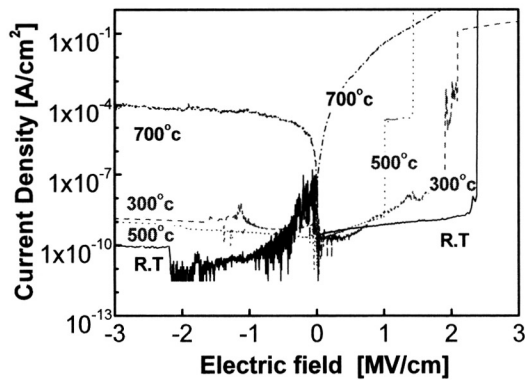


그림 3. 기판온도에 따른 Al/산화알루미늄/GaN MIS 커패시터의 누설전류밀도 특성 곡선.
 Fig. 3. The leakage current density characteristic curves of the Al/aluminium oxide/GaN MIS capacitors characterized by substrate temperature.

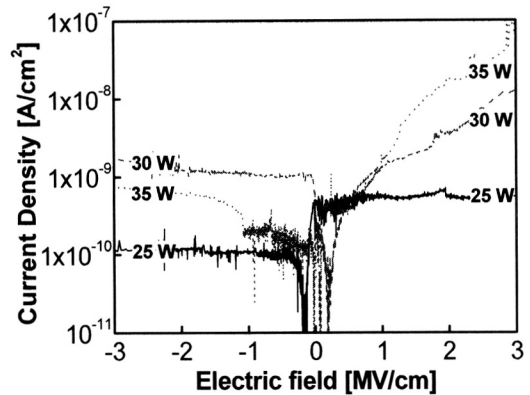


그림 4. RF Power에 따른 Al/산화알루미늄/GaN MIS 커패시터의 누설전류밀도 특성 곡선.
 Fig. 4. The leakage current density characteristic curves of the Al/aluminium oxide/GaN MIS capacitors characterized by RF Power.

이에 반응성 RF 마그네트론 스퍼터링 시스템을 이용하여 Al/산화알루미늄/n-GaN MIS 커패시터를 제작하는데 최적화된 조건은 기판온도 실온, RF Power 25 W로 이후 실험을 진행하였다.

그림 5는 Al/산화알루미늄/n-GaN MIS 커패시터의 용량-전압 특성 곡선을 보인 것이다. 정확한 계면 특성을 확인하기 위하여 실온에서 평가한 결과(점선)와 기판온도 300 °C에서 평가한 결과(실선)를 축적영역으로 부터 반전 영역으로 20 mV/s의 속도로 측정하였다. 그림에서 보면, 300 °C에서 측정된 시편의 경우 히스테리시스의 폭이 증가함과 동시에 V_{FB} 의 위치가 음전압 쪽으로 이동하는 현상을 확인할 수 있다. 이는 시편의 온도가 올라갈수록 계면 근처의 트랩 및 박막 내부 트랩에 갇혀 있던 전하들이 열에너지를 얻게 되어 트랩 밖으로 잘 빠져나오면서 나타난 결과로 판단된다. 또한, 게이트 전계가 -1 MV/cm인 경우를 보면, 실온 측정에서의 경우는 계면 근처의 페르미 준위와 진성 페르미 준위 사이에서는 인가된 전압에 대한 계면 준위의 응답시간이 매우 길어서 갇힌 전하들이 쉽게 빠져나오지 못하고 결국 트랩 내에 머물게 된다. 따라서 홀(hole)이 생성되어도 계면 트랩(interface trap)에 모두 갇혀 빠져 나오지 못하고 deep depletion 상태에 머물게 되어 반전 상태에 도달하지 못하는 상황이 발생하게 되는 것이다. 이

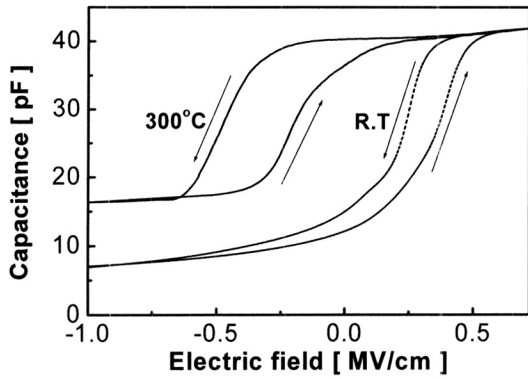


그림 5. Al/산화알루미늄/GaN MIS 커패시터의 1 MHz 용량-전압 특성 곡선.
 Fig. 5. 1 MHz C-V characteristic curves of the Al/aluminum oxide/GaN MIS capacitors.

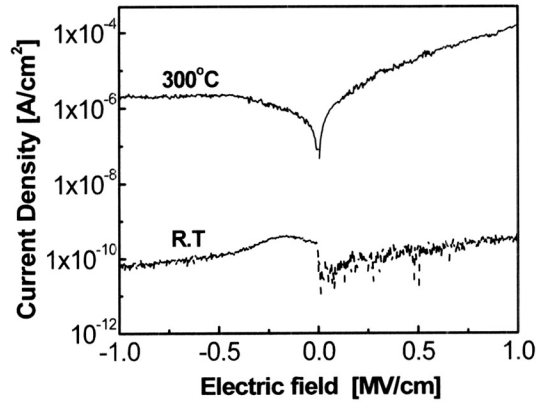


그림 6. Al/산화알루미늄/GaN MIS 커패시터의 누설전류밀도 특성 곡선.
 Fig. 6. The leakage current density characteristic curves of the Al/aluminium oxide/GaN MIS capacitors.

에 반해 300 °C 측정인 경우는 생성된 홀과 계면 트랩에 갇혀 있던 홀들이 가전자대(valence band)로 여기된 결과로 반전 상태에 도달한 것을 확인할 수 있다. 용량-전압 그래프의 측정영역으로부터 계산된 산화알루미늄의 비유전율은 약 8.7 이었다. 이는 기존의 산화알루미늄의 비유전율 (8~10) 과 비교해 볼 때 본 논문의 표면처리 방법으로 자연 산화막의 생성이 어느 정도 억제되었다고 판단할 수 있다.

그림 6은 Al/산화알루미늄/n-GaN MIS 커패시터의 누설전류밀도 특성 곡선을 나타낸 것이다. 제작된 소자의 정확한 특성을 확인하기 위하여 그림 5의 C-V 특성 평가처럼 실온 및 기판 온도 300 °C에서 평가하였다. 실선으로 표시된 실온에서 측정된 결과를 보면, 양 및 음의 방향으로 인가시킨 전계 범위 내에서 누설전류가 10^{-9} A/cm² 이하의 우수한 특성을 보임을 확인할 수 있다. 점선으로 나타낸 기판온도 300 °C에서 측정된 결과에서는 누설전류가 10^{-4} A/cm² 이하의 특성을 보였다.

그림 7은 고주파(high-frequency) C-V법을 이용해 산출한 계면준위밀도(interface state density ; D_{it})를 나타낸 것인데, 그림 5의 용량-전압 특성을 평가한 시료와 동일한 것을 사용하였다. 시료 온도를 300 °C로 유지한 상태에서 D_{it} 를 계산하였다. 그림에서 D_{it} 는 중간 갭(mid gap)으로부터 약 1.2 eV 떨어진 곳에서의 값이 약 9×10^{10} /cm²eV 이었다.

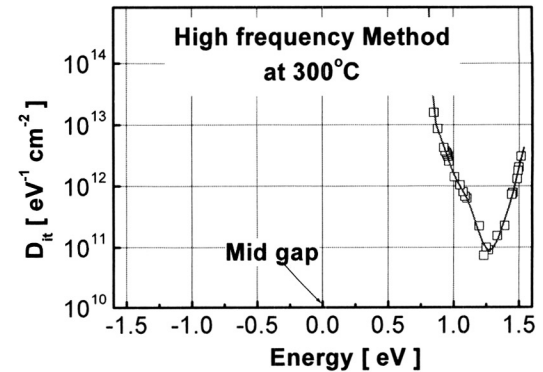


그림 7. Al/산화알루미늄/GaN MIS 커패시터의 300 °C에서 측정된 계면준위밀도.
 Fig. 7. Interface state density of the MIS capacitor with a thickness of 75 nm measured at 300 °C.

4. 결 론

반응성 RF 마그네트론 스퍼터링법을 이용하여 Al/산화알루미늄/GaN MIS 커패시터를 성공적으로 구현하였다. 최적화된 조건은 RF Power 25 W로 실온에서 Al/산화알루미늄/GaN MIS 커패시터를 제작할 수 있음을 확인하였고, 전기적 특성을 평가한 결과, 인가전계 1 MV/cm의 범위에서 측정된 누

설전류밀도가 실온 측정의 경우 약 10^{-9} A/cm² 이하로 매우 우수한 특성을 보이며, 300 °C 측정의 경우 10^{-4} A/cm² 이하임을 알 수 있었다. 또한 용량-전계 특성 결과 실온 측정의 경우에는 반전 상태에 도달하지 못했으나, 300 °C 측정에서는 생성된 홀과 계면 트랩에 갇혀 있던 홀들이 가전자대로 여기된 결과로 반전 상태에 도달한 것을 확인할 수 있었다. 고주파 C-V법을 이용해 계산한 계면준위밀도는 중간 갭(mid gap)으로부터 약 1.2 eV 떨어진 곳에서의 값이 약 9×10^{10} /cm² · eV 인 계면특성을 유지하고 있음을 확인할 수 있었다. 그러나 용량-전계 특성에서 히스테리시스 현상 및 박막 내에 존재하는 전하들로 인한 평탄대(flat-band) 전압의 이동 등은 개선해야할 문제점으로 생각하며, 충분한 EHP (electron-hole pair) 형성이 가능할 정도의 큰 에너지를 가해 주어 측정할 필요성이 있음을 확인하였다. 이러한 문제점들을 개선시킨다면 보다 다양한 분야로의 GaN MIS 소자의 활용이 가능하리라 판단된다.

감사의 글

본 연구는 산업자원부와 한국산업기술재단의 지역혁신인력양성사업으로 수행된 연구결과임.

참고 문헌

- [1] T. P. Chow and R. Tyagi, "Wide bandgap compound semiconductors for superior high-voltage unipolar power devices", IEEE Trans. Electron Devices, Vol. 41, Issue. 8, p. 1481, 1994.
- [2] 오상도, 범진욱, 백홍구, "GaN계 전자소자의 연구동향", 전기전자재료, 14권, 11호, p. 11, 2001.
- [3] M. Asif Khan, X. Hu, G. Sumin, A. Lunev, J. Yang, R. Gaska, and M. S. Shur, "AlGaIn/GaN metal oxide semiconductor heterostructure field effect transistor", IEEE Electron Devices Lett., Vol. 21, Issue. 8, p. 63, 2000.
- [4] M. Asif Khan, X. Hu, A. Tarakji, G. Simin, J. Yang, R. Gaska, and M. S. Shur, "AlGaIn/GaN metal-oxide-semiconductor heterostructure field-effect transistors on SiC substrates", Appl. Phys. Lett., Vol. 77, Issue. 9, p. 1339, 2000.
- [5] A. Koudymov, X. Hu, K. Simin, G. Simin, M. Ali, J. Yang, and M. Asif Khan, "Low-loss high power RF switching using multifinger AlGaIn/GaN MOSHFETs", IEEE Electron Devices Lett., Vol. 23, Issue. 8, p. 449, 2002.
- [6] G. Simin, A. Koudymov, H. Fatima, J. Zhang, J. Yang, M. Asif Khan, X. Hu, A. Tarakji, R. Gaska, and M. S. Shur, "SiO₂/AlGaIn/InGaIn/GaN MOSDHFTs", IEEE Electron Devices Lett., Vol. 23, Issue. 8, p. 458, 2002.
- [7] Simin G., Hu X., Ilinskaya N., Zhang J., Tarakji A., Kumar A., Asif Khan M., Shur M. S., and Gaska R., "Large periphery high-power AlGa/GaN metal-oxide-semiconductor heterostructure field effect transistors on SiC with oxide-bridging", IEEE Electron Devices Lett., Vol. 22, Issue. 2, p. 53, 2002.
- [8] X. Hu, A. Koudymov, G. Simon, J. Yang, M. Asif Khan, A. Tarakji, M. S. Shur, and R. Gaska, "Si₃N₄/AlGaIn/GaN-metal-insulator-semiconductor heterostructure field-effect transistors", Appl. Phys. Lett., Vol. 79, p. 2832, 2000.
- [9] P. D. Ye, B. Yang, K. Ng, J. Bude, G. D. Wilk, S. Halder, and J. C. M. Hwang, "GaN metal-oxide-semiconductor high-electron-mobility-transistor with atomic layer deposited Al₂O₃ as gate dielectric", Appl. Phys. Lett., Vol. 86, p. 063501-1, 2005.
- [10] T. Hashizume, S. Ootomo, and H. Hasegawa, "Suppression of current collapse in insulated gate AlGaIn/GaN heterostructure field-effect transistors using ultrathin Al₂O₃ dielectric", Appl. Phys. Lett., Vol. 83, Issue. 13, p. 2952, 2003.
- [11] R. Mehandru, B. Luo, J. Kim, F. Ren, B. P. Gila, A. H. Onstine, C. R. Abernathy, S. J. Pearton, D. Gotthold, R. Birkhahn, B. Peres, R. Fitch, J. Gillespie, T. Jenkins, J. Sewell, D. Via, and A. Crespo, "AlGaIn/GaN metal-oxide-semiconductor high electron mobility transistors using Sc₂O₃ as the gate oxide

- and surface passivation”, Appl. Phys. Lett., Vol. 82, p. 2530, 2003.
- [12] J. W. Johnson, B. Luo, F. Ren, B. P. Gila, W. Krishnamoorthy, C. R. Abernathy, S. J. Pearton, J. I. Chyi, T. E. Nee, C. M. Lee, and C. C. Chuo, “Gd₂O₃/GaN metal-oxide-semiconductor field-effect transistor”, Appl. Phys. Lett., Vol. 77, p. 3230, 2000.
- [13] M. Diale, F. D. Auret, N. G. van der Berg, R. Q. Odendaal, and W. D. Roos, “Analysis of GaN cleaning procedures”, Appl. Surf. Sci., No. 246, p. 279, 2005.
- [14] 김용성, “질화 알루미늄 박막을 게이트 절연막으로 이용한 SiC MIS device의 제작 및 특성에 연구”, 청주대학교 박사학위논문, p. 37, 2006.