

## LTCC 기판위에 MEMS 인덕터 특성 연구

### Demonstration of MEMS Inductor on the LTCC Substrate

박제영<sup>1</sup>, 차두열<sup>1</sup>, 김성태<sup>1</sup>, 강민석<sup>1</sup>, 김종희<sup>2</sup>, 장성필<sup>1,a</sup>

(Je-Yung Park<sup>1</sup>, Doo-Yeol Cha<sup>1</sup>, Sung-Tae Kim<sup>1</sup>, Min-Suk Kang<sup>1</sup>, Jong-Hee Kim<sup>2</sup>, and Sung-Pil Chang<sup>1,a</sup>)

#### Abstract

Lots of integration work has been done in order to miniaturize the devices for communication. To do this work, one of key work is to get miniaturized inductor with high Q factor for RF circuitry. However, it is not easy to get high Q inductor with silicon based substrate in the range of GHz. Although silicon is well known for its good electrical and mechanical characteristics, silicon has many losses due to small resistivity and high permittivity in the range of high frequency. MEMS technology is a key technology to fabricate miniaturized devices and LTCC is one of good substrate materials in the range of high frequency due to its characteristics of high resistivity and low permittivity. Therefore, we proposed and studied to fabricate and analyze the inductor on the LTCC substrate with MEMS fabrication technology as the one of solutions to overcome this problem. We succeeded in fabricating and characterizing the high Q inductor on the LTCC substrate and then compared and analyzed the results of this inductor with that on a silicon and a glass substrate. The inductor on the LTCC substrate has larger Q factor value and inductance value than that on a silicon and a glass substrate. The values of Q factor with the LTCC substrate are 12 at 3 GHz, 33 at 6 GHz, 51 at 7 GHz and the values of inductance is 1.8, 1.5, 0.6 nH in the range of 5 GHz on the silicon, glass, and LTCC substrate, respectively.

**Key Words** : LTCC, High Q, MEMS inductor

#### 1. 서 론

인덕터는 RF 회로에서 중요한 소자중에 하나로써 필터, VCO, LNA 등에 널리 쓰이고 있다. 통신 기기의 소형화를 위해서는 인덕터, 커패시터 및 저항과 같은 기본적인 전자부품의 소형화를 위한 집적화가 연구되어지고 있다. 하지만 충분한 인덕턴스와 높은 Q factor를 가지면서 작은 크기를 가지는 집적화 된 인덕터는 빠르게 발전하고 있는 RF 회로에서 걸림돌이 되고 있다.

이러한 문제점의 원인은 두 가지가 있다. 먼저, 면적의 문제이다. 인덕터는 다른 수동소자에 비해 차지하는 면적이 크기 때문에 RF 회로에 고집적화를 방해하는 요인이 된다. 두 번째 원인은 성능의 문제이다. 실리콘 RF ICs 환경은 점점 GHz의 높은 주파수 대역에서 동작이 요구되어지고 있는 현실에서 실리콘의 비저항이 비교적 적으므로 기판의 손실이 증가하고 제한된 금속두께와 주파수가 높아짐에 따라 생기는 다양한 기생 효과로 인해 발생하는 손실은 높은 성능을 가지는 인덕터를 만드는데 어려움이 되고 있으며 또 전체 회로의 성능을 저하 시키는 원인이 되고 있다[1].

면적의 문제점을 극복하기 위해 여러 층의 CMOS 금속 층을 이용하여 구조물을 쌓는 방법이 연구되어지고 있으며 성능을 향상시키기 위해 인덕터 코일과 실리콘 기판사이에 발생하는 기생 요

1. 인하대학교 전자공학과  
(인천시 남구 용현동 253)  
2. 요업기술원 시스템모듈사업단  
a. Corresponding Author : spchang@inha.ac.kr  
접수일자 : 2007. 10. 1  
1차 심사 : 2007. 10. 19  
심사완료 : 2007. 11. 9

소를 줄이기 위한 방법으로 SiO<sub>2</sub> 등의 산화물을 중간 절연막으로 사용하여 실리콘 기판에 에너지 전달을 차단하는 방법을 적용하지만 절연막의 유전율이 비교적 높고, 두께가 매우 얇으므로 Q factor가 5 ~ 10 정도로 매우 열악한 성능을 보이고 있다. 이와 같은 인덕터의 열악한 성능은 1 GHz 이상의 고주파 영역에서 소자 및 회로의 특성을 심각하게 악화시킨다.

이러한 대안으로 bulk micromachining[2-4], surface micromachining[5-13], electrochemical processes[14]와 같은 MEMS 공정을 사용하는 것이 각광을 받고 있다. 이런 방법을 이용하여 인덕터의 성능을 저하시키는 요인을 줄여 VCO, LNA 등과 같은 RF 회로의 성능을 좌우하는 수동소자인 인덕터를 설계할 수 있으며 Q factor가 높은 인덕터를 구현 할 수 있다[15].

그러나 통상적인 MEMS 공정에서는 실리콘 기판이 많이 사용되고 있지만 비저항이 적고 유전율이 크기 때문에 소자의 성능을 저하시키고 있다. 이를 보완하고자 절연체이고 유전율이 낮아 기생요소 발생이 적은 LTCC(저온 동시성 세라믹) 기판을 사용함으로써 성능이 좋은 소자를 구현 할 수 있을 것으로 예상되어지고 있으며 뿐만 아니라 여러 응용분야에서 소형화를 위해 몇 개의 집적회로들을 함께 패키징하여 MCM 기판위에 수동소자를 집적시킬 수 있다[16]. 본 연구는 실제로 LTCC 기판위에서 인덕터를 제작하여 수 GHz 주파수 대역에서 동작특성이 실리콘이나 유리와 같은 다른 기판에서의 동작특성과 어떤 차이가 있는지 살펴보고자 한다.

## 2. 본 론

### 2.1 인덕터 설계

인덕터는 저항, 커패시터와 함께 대표되는 수동소자의 하나로서 전류의 변화를 안정시키고, 상호 유도작용을 하며, 전자석의 성질과 공진의 성질을 가진다. 인덕터는 순간적인 전류변화를 안정화시키기므로 대부분의 전기 회로에 잡음을 제거하기 위한 소자로 사용되며, 공진하는 성질을 이용하여 커패시터와 조합하여 공진회로나 필터회로를 위하여 사용한다. 인덕터의 성능을 평가 할 수 있는 두 가지 요소는 인덕턴스와 Q factor가 있다. solenoid 인덕터의 경우 인덕턴스는 다음과 같이 표현할 수 있다[17].

$$L = \frac{\pi r^2 \mu_0 N^2}{l} \quad (1)$$

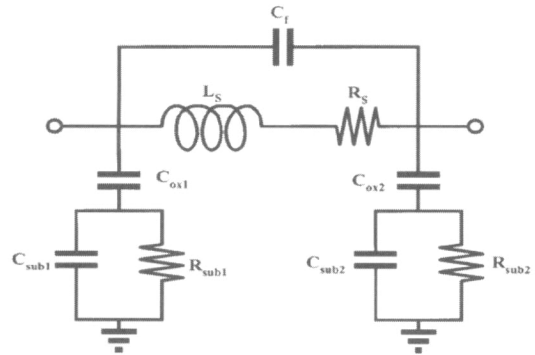


그림 1. 인덕터 등가회로.

Fig. 1. Equivalent circuit of inductor.

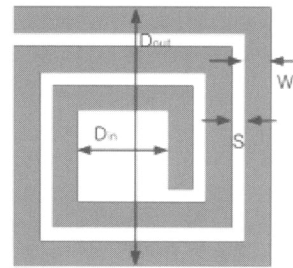


그림 2. Spiral 인덕터.

Fig. 2. Spiral inductor.

위의 식에서  $r$  은 코일의 반지름,  $l$  은 코일의 길이이며,  $\mu_0$  는 투자율,  $N$ 은 코일의 감은 수이다. 인덕턴스가 증가하기 위해서는 인덕터의 반경, 감은 수가 커야 함을 알 수가 있다. 이 때문에 인덕터는 다른 수동소자에 비해 그 크기가 크고 집적화 할 때도 칩의 면적을 크게 차지하는 단점을 가지고 있다. 인덕터의 Q factor는 다음과 같은 식으로 정의 되어 진다.

$$Q = \frac{\text{Im}\left(\frac{1}{Y_{11}}\right)}{\text{Re}\left(\frac{1}{Y_{11}}\right)} \approx \frac{\omega L}{R} \quad (2)$$

L은 인덕턴스, R은 인덕터의 저항 성분을 나타낸다.

그림 1은 인덕터의 등가회로를 나타내었다. 주파수가 높아질수록 인덕터의 임피던스는 높아져야 하나 주파수가 높아짐에 따라서 소자의 투자율 및 유전율이 변하면서 구조적인 이유에 의해 형성되

는 기생 커패시턴스(CL, Csub, Cox) 성분, 저항(RS, RSUB) 등의 영향으로 전자기적 특성이 바뀌게 되어 자기공진(self resonance)이 발생하게 되고 자기공진 주파수(SRF : Self Resonance Frequency) 이상에서는 인덕터의 특성보다는 커패시터로 작용하게 된다. 이러한 기생 값들은 임피던스에 영향을 주기 때문에 Q-factor와 인덕턴스에 부정적인 요소로 작용한다. 따라서 실리콘 기판위에 spiral 인덕터를 설계하고자 할 때 여러 가지 변수들을 고려해야 한다. 이는 인덕터의 성능을 결정하는 중요한 변수로써 다음과 같은 항목이 있다(그림 2)[18].

- W* metal line width
- S* spacing between lines
- D<sub>in</sub>* inner diameter
- D<sub>out</sub>* outer diameter
- N* number of turn
- T<sub>metal</sub>* metal thickness
- H* elevation height

식(3), (4)는 각각 일반적인 저항과 커패시턴스에 관한 식이다.

$$R = \rho \frac{L}{A} \quad (3)$$

$\rho$  는 비저항, L은 도선의 길이, A는 도선의 단면적이다.

$$C = \varepsilon \frac{A}{d} \quad (4)$$

$\varepsilon$  두 평행판 사이의 유전율, A는 평행판의 넓이, d는 두 평행판 사이의 거리이다.

식(3), (4)에서 보면 선폭이 클수록 단면적이 커지면서 저항이 줄어들게 되어 Q factor가 향상되지만 어느 정도가 이상이 되면 기생 커패시터가 더 커지게 되므로 Q factor에 악영향을 끼치게 된다. 도선 간의 간격이 좁아지게 되면 각 도선에 발생하는 flux에 의한 상호 인덕턴스로 인해 전체 인덕턴스가 감소하게 된다. 주파수 대역이 GHz 대역으로 커지면서 발생하는 skin effect에 의해 전류가 흐르는 도선의 두께는 감소하는 결과가 되고 이는 저항의 증가하는 결과를 가져오므로 Q factor의 감소를 초래하게 된다. 내부 직경과 외부직경은 인덕터 설계시 전체 인덕터 크기와 인덕터의 턴 수의 의해 결정되어지는데 내부 직경을 작게 설계하면 각 도선 면에 작용하는 상호 인덕턴스 때문에 전체

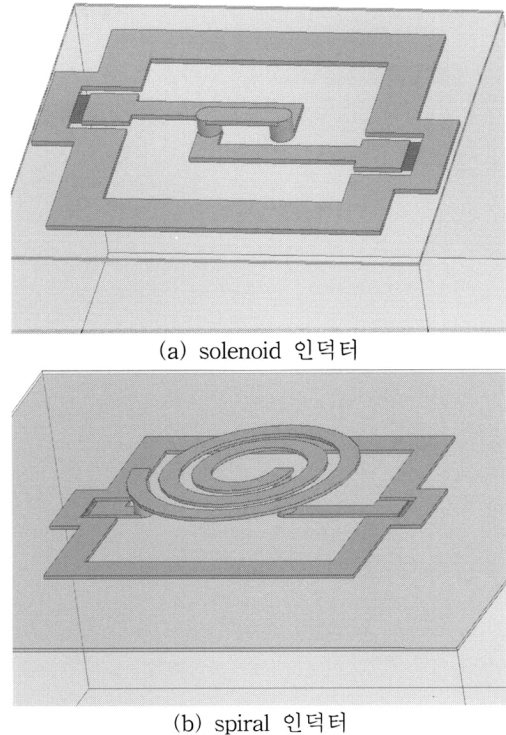
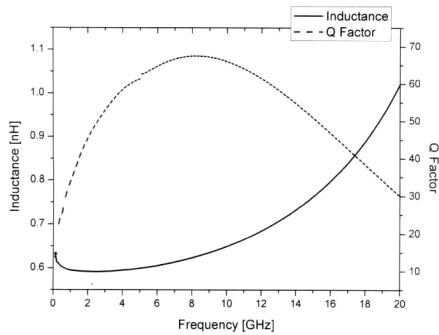


그림 3. 인덕터 시뮬레이션.  
Fig. 3. Diagram of inductor simulation

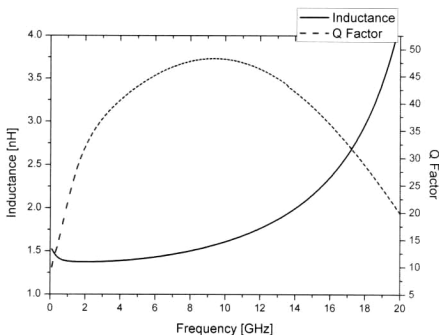
인덕턴스가 감소하게 되고 이를 감안하여 내부 직경을 크게 설계 하면 전체 인덕터의 크기가 커지는 단점이 발생한다. 이를 적절히 감안하여 설계하여야 한다.

Q factor의 향상을 위해서는 기판의 비저항이 높은 기판위에 인덕터를 형성함으로써 기판에 생성되는 eddy current를 작게 하거나 도선과 기판사이에 발생하는 기생 커패시터를 작게 하기 위해 인덕터와 기판사이를 떨어뜨림으로써 식(4)에서 보듯이 d를 크게 만들기 위해 제작하는 방법이 있다. 인덕터와 기판사이를 떨어뜨리는 방법에는 기판위에 깎아내는 방법(bulk micromachining)과 기판을 띄우는 방법(surface micromachining)이 있다. 본 연구처럼 인덕터를 기판위에 띄워서 제작할 경우 설계 할 때 인덕터 코일과 기판 사이의 높이도 고려해야 한다.

기판에서의 높이 h가 커질수록 인덕터의 인덕턴스와 Q-factor가 상승하지만 높이가 커짐에 따라 저항도 커지게 때문에 어느 높이 이상이 되면 인덕턴스와 Q factor가 다시 감소하는 결과를 가져오게 된다. 또 높이를 100 um 이상 높게 제작하기 위해서는 보통 SU8을 이용하여 제작하는데 이럴 경우에 SU8를 제거하는데 큰 어려움이 있다.



(a) solenoid 인덕터



(b) spiral 인덕터

그림 4. 인덕터 시뮬레이션 결과.

Fig. 4. Result of inductor simulation.

본 논문에서 인덕터의 설계변수를 결정하기 위해 HFSS (High Frequency Structure Simulation) 을 이용하여 그림 3과 같은 구조로 모델링 하여 시뮬레이션 하여 그림 4에서와 같은 결과를 예측해 보았다. 그리고 그 결과로 인덕터의 설계변수를 결정한 결과가 다음과 같다. spiral 인덕터의 width의 크기는 30  $\mu\text{m}$ , space는 20  $\mu\text{m}$ , 내부 직경은 220  $\mu\text{m}$ , 외부 직경은 450  $\mu\text{m}$ , turn 수는 1.5와 2.5로 설계하였고 solenoid 인덕터의 경우 width, space 모두 50  $\mu\text{m}$  turn 수는 1, 2, 3으로 설계하였다. 메탈의 두께는 5  $\mu\text{m}$ 이고 기판에서의 높이는 50  $\mu\text{m}$ 로 설계하였다.

## 2.2 제 작

인덕터는 solenoid, spiral 두 가지 형태로 제작하였으며 제작과정은 그림 5(a)-(g)로 나타내었다. 기판은 실리콘, 유리, LTCC 세 가지 종류에 각각 제작을 하였다. 각각 기판의 크기가 서로 달라서 제작 과정이 다소 차이가 있어 LTCC 기판(4.5 cm x 4.5 cm 크기)에서 인덕터를 만들었을 때를 기준으로 설명하였다.

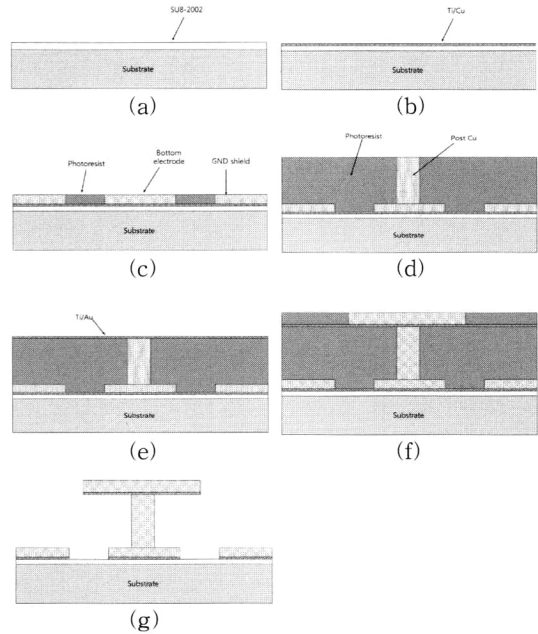


그림 5. Spiral 인덕터 제작 과정.

Fig. 5. Process of spiral inductor fabrication.

절연층으로는 보통  $\text{SiO}_2$  가 쓰이나 제조 시간이 많이 드는 단점이 있어서 SU8-2002로 1~2  $\mu\text{m}$  두께로 spin coating 하여 쉽게 절연층을 형성 할 수 있었으며 유전율도  $\text{SiO}_2$  가 4인 반면 SU8-2002는 약 3으로 그림 1의 등가회로에서 기생 커패시터의 값이 작아지는 장점이 있다. SU8-2002를 1~2  $\mu\text{m}$  두께로 경화하는 과정은 3000 rpm으로 30초 회전시킨 후 soft bake를 65  $^\circ\text{C}$  hot plate에 1분간 가열하고 다시 95  $^\circ\text{C}$  hot plate에 1분간 가열한다. 그 다음 ~300 mJ의 에너지로 exposure 하고 150  $^\circ\text{C}$  이상 온도에 15분 이상 가열하여 경화시킨다(그림 5(a)). 절연층을 적층한 다음 입출력 단자를 형성하기 위한 금속을 전기도금 하기 위해 seed 층을 Ti(30 nm)/ Cu(200 nm)을 RF sputter을 이용하여 deposition 한다.(그림 5(b)) 5~6  $\mu\text{m}$  높이의 패턴을 위한 mold 형성을 위해 AZ4620 photoresist를 3000 rpm으로 30초 회전시킨 후 110  $^\circ\text{C}$  hot plate에 3분간 가열하고 600 mJ 에너지로 exposure 한다. 그리고 자연 상태로 5분간 식힌 후 400 K developer에 약 2분간 담가서 패턴을 형성한다. Cu 전기 도금을 위한 solution은  $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ (Cupric Sulfate) 250 g,  $\text{H}_2\text{SO}_4$ (sulfuric Acid) 50 ml, DI  $\text{H}_2\text{O}$  1000 ml로 구성되어 있다. Cu bath의 환경은 60  $^\circ\text{C}$  온도로 유지시키고 magnetic bar를 60 rpm

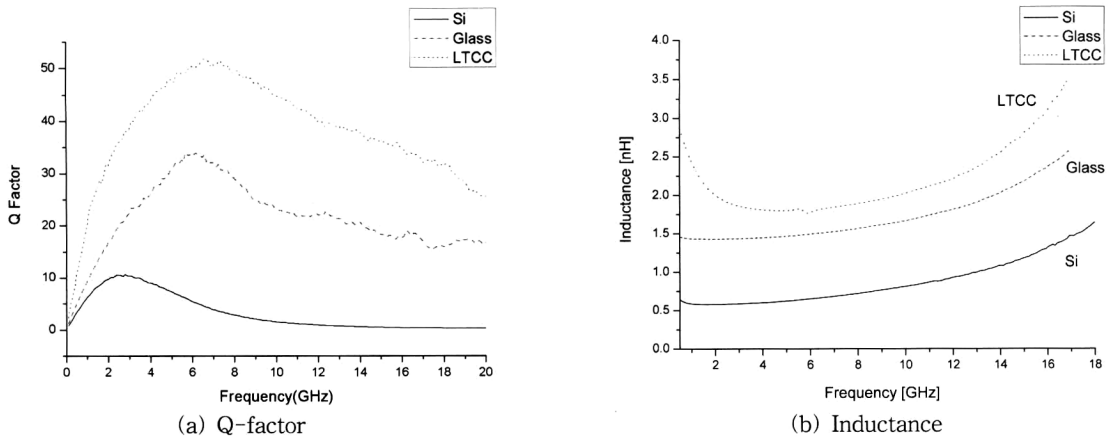
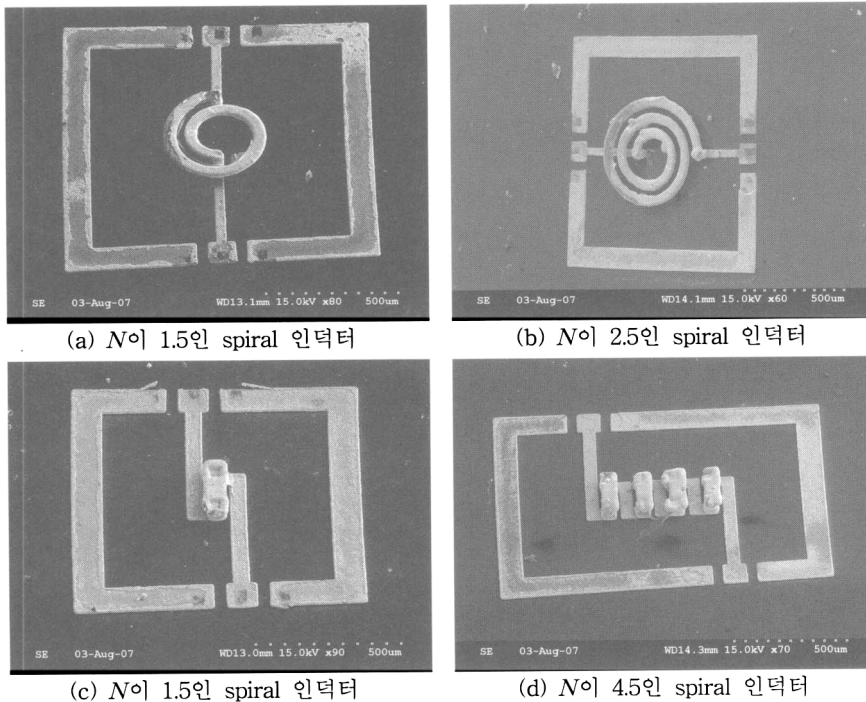


그림 6. 측정 결과 (a) Q-factor (b) Inductance.  
 Fig. 6. Result of measurement (a) Q-factor (b) Inductance.

으로 회전시킨다. 그런 다음 전기 도금을 위해 Cu bath안에 전극을 형성한 후 anode(+)에 Cu 금속판을 연결하고 cathode(-)에 기판을 연결한 후 20 mA의 전류를 약 10분 정도 흐르게 하여 인덕터 단자부분을 형성하였다(그림 5(c)). 기판에서 띄우는 3차원 구조를 형성하기 위한 50 um의 높이의

post via를 만들기 위해 마찬가지로 AZ 4620 photoresist를 사용하여 두 번 코팅하였다. 첫 번째 단계는 1000 rpm으로 30초 회전시킨 후 110 °C hot plate에서 3분간 가열한다. 다음 단계로 500 rpm으로 30초 회전시킨 후 110 °C hot plate에서 5분간 가열한 후 ~5700 mJ의 에너지로 exposure 한다.



(a) N이 1.5인 spiral 인덕터 (b) N이 2.5인 spiral 인덕터  
 (c) N이 1.5인 spiral 인덕터 (d) N이 4.5인 spiral 인덕터

그림 7. 제작 후 SEM 사진 결과.  
 Fig. 7. SEM image of fabricated inductor.

마찬가지로 400 K developer에 4분간 담가서 50 um의 높이의 post via 패턴을 형성한 후 20 mA의 전류를 20~30분간 흐르게 하여 Cu를 전기도금 하여 post via를 형성하였다(그림 5(d)). 윗부분의 도선을 형성하기 위한 seed 층을 Ti(30 nm)/Cu(200 um)로 RF sputter로 deposition 한다. 이때 주의하여야 할 사항은 전기도금 후에 세척하고 나서 남은 물기가 photoresist에 남아있게 되면 deposition 할 때 패턴에 영향을 주게 되므로 세척한 후 12 ~ 24 시간 자연 건조 시킨 후 RF sputter로 deposition 하였다(그림 5(e)). 윗부분의 금속선을 형성하기 위해 AZ4620 photoresist로 3000 rpm에서 30초 회전 시킨 후 80 °C 오븐에서 약 1분간 가열하였다. 오븐에서 가열한 이유는 hot plate에서 가열 했을 때 아래 부분에 있는 photoresist가 영향을 받아 seed metal 층이 갈라지는 현상이 발생하기 때문에 그러한 영향이 덜한 오븐에 가열하였다. 700 mJ의 에너지로 exposure하여 패턴을 형성한 후 20 mA 전류를 15~20분간 흐르게 하여 Cu를 6~7 um 두께로 전기도금 하였다(그림 5(f)). 마지막으로 seed metal과 photoresist를 제거함으로써 인덕터를 완성하였다(그림 5(g)). spiral 형태의 인덕터뿐만 아니라 solenoid 형태의 인덕터의 경우도 기본적인 제작과정은 동일하고 윗부분의 도선의 형태만 다를 뿐이다. 실제로 제작한 인덕터의 SEM 사진이 그림 7에서 보여진다.

### 3. 결과 및 고찰

앞의 과정을 통해 실리콘, 유리, LTCC 세 가지 기판 위에 만들어진 인덕터는 HP8510 Vector Network Analyzer, GSG probe, probe station를 사용하여 1~20 GHz 대역을 측정한 결과를 그림 6에 나타내었다. 측정된 인덕터는 solenoid 형태로 그림 7의(c)의 인덕터이다. 그림 6(a)에서 보면 LTCC 기판에서의 인덕터의 Q-factor가 7 GHz 대역에서 50정도로 가장 높게 나타났고 유리는 6 GHz 대역에서 33, 실리콘은 3 GHz 대역에서 12로 나타났다. 인덕턴스는 그림 6(b)에서 보듯이 5 GHz 대역에서 LTCC 기판에서 인덕턴스는 1.8 nH, 유리 기판에서는 1.5 nH, 실리콘 기판위에서는 0.6 nH의 인덕턴스를 보였다. 인덕턴스와 Q factor 모두 LTCC 기판에서 인덕터의 성능이 우수한 결과를 확인 할 수 있다. 이는 LTCC 기판이 실리콘 기판에 비해서 비저항이 크고 유전율이 작기 때문에 그림 1에서의 등가회로를 보면  $C_{sub}$ 가

작아지고  $R_{sub}$ 가 커지게 된다.  $C_{sub}$ 가 작아지면 기판에서 생기는 기생 커패시터로 손실되는 에너지가 작아지는 되고  $R_{sub}$ 가 커지게 되면 기판으로 흐르는 전류가 줄어들게 되므로 eddy current로 인한 에너지 손실이 감소되는 것으로 보인다. 실험 결과의 아쉬운 점은 각각 인덕터의 측정 결과를 모두 확인하지 못했다는 점이다. 그림 7(c)의 인덕터를 제외하고는 인덕터의 제작 수율이 좋지 못해 측정 결과의 신뢰성을 확보하기 어려웠다. 또 제작 과정에서 그림 5(c), (d), (f) 공정 후에 CMP (Chemical - Mechanical Polishing) 공정을 하지 않아서 금속의 두께가 약 1 um 정도의 오차가 나타난 점이 이번 실험에서 보완해야 할 점이다.

### 감사의 글

이 논문은 인하대학교와 요업기술원의 지원을 받아 수행된 연구임.

### 참고 문헌

- [1] Clark T. C. Nguyen, Linda P. B. Katehi, and Gabriel M. Rebeix, "Micromachined devices for wireless communications", Proceeding of the IEEE, Vol. 86, No. 8, p. 1756, 1998.
- [2] R. P. Ribas, J. Lescot, J.-L. Leclercq, J. M. Karam, and F. Ndagihimana, "Micromachined microwave planar spiral inductors and transformers", IEEE Trans. Microwave Theory Tech., Vol. 48, p. 1326, 2000.
- [3] H. Jiang, Y. Wang, J.-L. A. Yeh, and N. C. Tien, "On-chip spiral inductors suspended over deep copper-lined cavities", IEEE Trans. Microwave Theory Tech., Vol. 48, p. 2415, 2000.
- [4] N. P. Pham, P. M. Sarro, K. T. Ng, and J. N. Burghartz, "IC-compatible two-level bulk micromachining process module for RF silicon technology", IEEE Trans. Electron Devices, Vol. 48 p. 1756, 2001.
- [5] Y.-J. Kim and M. G. Allen, "Surface micromachined solenoid inductors for high frequency applications", IEEE Trans. Comp., Packag., Manufact. Technol. C, Vol. 21, p. 26, 1998.

- [6] J.-B. Yoon, C.-H. Han, E. Yoon, and C.-K. Kim, "High-performance three-dimensional on-chip inductors fabricated by novel micro-machining technology for RF MMIC", in IEEE Int. Microwave Symp. Dig., p. 1523, 1999.
- [7] J. Y. Park and M. G. Allen, "High Q spiral-type microinductors on silicon substrates", IEEE Trans. Magn., Vol. 35, p. 3544, 1999.
- [8] J.-B. Yoon, B.-K. Kim, C.-H. Han, E. Yoon, and C.-K. Kim, "Surface micromachined solenoid on-Si and on-glass inductors for RF applications", IEEE Electron Device Lett., Vol. 20, p. 487, 1999.
- [9] J.-B. Yoon, C.-H. Han, E. Yoon, and C.-K. Kim, "Monolithic high-Q overhang inductors fabricated on silicon and glass substrates", in IEDM tech, Dig., p. 753, 1999.
- [10] J. W. M. Rogers, V. Levenets, C. A. Pawlowicz, N. G. Tarr, T. J. Smy, and C. Plett, "Post-processed Cu inductors with application to a completely integrated 2-GHz VCO", IEEE Trans. Electron Devices, Vol. 48, p. 1284, 2001.
- [11] E.-C. Park, J.-B. Yoon, S. Hong, and E. Yoon, "A 2.6 GHz low phasenoise VCO monolithically integrated with high Q MEMS inductors", in 28th Eur. Solid-State Circuits Conf., 2002.
- [12] Y. E. Chen, Y. K. Yoon, J. Laskar, and M. Allen, "A 2.4 GHz integrated CMOS power amplifier with micromachined inductors", in IEEE Int. Microwave Symp. Dig., p. 523, 2001.
- [13] J. Zou, J. G. Nickel, D. Trainor, C. Liu, and J. E. Schutt-Aine, "Development of vertical planar coil inductors using plastic deformation magnetic assembly(PDMA)", in IEEE Int. Microwave Symp. Dig., p. 193, 2001.
- [14] H.-S. Kim, D. Zheng, A. J. Becker, and Y.-H. Xie, "Spiral inductors on Si p/p+ substrates with resonant frequency of 20 GHz", IEEE Electron Device Lett., Vol. 22, p. 275, 2001.
- [15] J.-B. Yoon, Y.-S. Choi, B.-I. Kim, Y. S. Eo, and E. S. Yoon, "CMOS-Compatible surface-micromachined suspended-spiral inductors for multi-GHz silicon RF ICs", IEEE Electron Device Lett., Vol. 23, p. 591, 2002.
- [16] R. L. Brown, A. A. Shapiro, and P. W. Polinski, "The integration of passive components into MCMs using advanced low-temperature cofired ceramics", The Int. Journ. of Microcircuits and Electron. Packaging, Vol. 16, No. 4, p. 328, 1993.
- [17] A.-T. Le, W.-S. Cho, Y.-S. Kim, J.-B. Lee, C.-O. Kim, and H. B. Lee, "A micro-LC-resonator fabricated by MEMS technique for high-frequency sensor applications", Sensor and Actuators A: Phys., Vol. 135, p. 547, 2007.
- [18] Burghartz, J. N., "Progress in RF inductors on silicon-understanding substrate losses", Electron Devices Meeting, 1998. IEDM '98 Technical Digest., International, p. 523, 1998.