

나노임프린트 리소그래피를 위한 스케일 다운된 산화막 스탬프 제작과 패턴결함 개선에 관한 연구

Improved Defect Control Problem using Scaled Down Silicon Oxide Stamps for Nanoimprint Lithography

박형석¹, 최우범², 성만영^{1,a}

(Hyung Seok Park¹, Woo Beom Choi², and Man Young Sung^{1,a})

Abstract

We have investigated pattern scaling down of silicon stamps through the oxidation technique. During oxidizing the silicon stamps, silicon dioxide that has 300 nm and 500 nm thickness was grown, and critical deformations were not observed in the patterns. There was positive effect to reduce size of patterns because vertical and horizontal patterns have different orientation. We achieved pattern reduction rate of 26 %. In addition, the formation of polymer patterns had been investigated with varied temperature and pressure conditions to improve the filling characteristics of polymers during nanoimprint lithography when pattern sizes were few micrometers. In these varied conditions, polymers had been affected by free space compensation and elastic stress relaxation for filling the cavities. Based on the results, defect control which is an important issue in the nanoimprint lithography were facilitated.

Key Words : Nanoimprint lithography, Hot embossing lithography, Scaled down stamp, Defect control, Free space compensation, Elastic stress relaxation

1. 서 론

나노임프린트 리소그래피(NIL)는 광원의 한계에 부딪쳐온 포토리소그래피를 대체할 수 있는 차세대 리소그래피 기술로 많은 관심을 모아왔다. 그중에서 특히 수십에서 수 나노미터 스케일까지 패턴닝이 가능하다는 것은 이미 증명되었었다[1]. 또한 포토리소그래피의 스텝퍼와 같은 광학장비가 필요 없고, 단지 압축기만을 이용하기 때문에 저가라는 것과 고해상도, 높은 공정처리량(throughput)의 잠재성을 지닌 NIL은 생산성측면과 효율에서 많은

이점을 가지고 있다[2,3]. NIL의 활용은 이것이 가지고 있는 이점만큼이나 다양하다. 일반적인 반도체 리소그래피 기술로서 소자를 제작을 위한 패턴닝 기술로 사용되어질 수 있고, 또한 3D 패턴닝이 가능하기 때문에 MEMS나 바이오칩 제작과 고용량 CD(compact disk) 제작에도 사용가능하다[4-6]. 그리고 3D 광소자, 광결정(photonic crystal), wire grid polarizer 등의 제작을 위한 활용에도 많은 연구가 되어 왔고, 산업에서도 NIL을 이용하여 제작한 제품을 선보이려고 노력중이다[7,8].

NIL은 크게 두 가지 공정방식으로 나눌 수 있다. 하나는 열과 압력만을 이용하는 hot embossing lithography(HEL)이라 불리는 열 임프린트 방식이고 다른 하나는 약한 압력을 가한 상태에서 UV로 폴리머를 경화시켜서 패턴을 형성하는 UV 임프린트 방식이다. 이 논문에서는 열 임프린트 방식인 HEL의 스텝퍼 제작에 관한 것과 그 스텝퍼

1. 고려대학교 전기공학과
(서울시 성북구 안암동 5가 1)
2. BNP science
a. Corresponding Author : semicad@korea.ac.kr
접수일자 : 2005. 11. 3
1차 심사 : 2005. 12. 6
심사완료 : 2005. 12. 23

를 이용한 임프린트 공정에 대해 다루었다.

일반적인 스탬프는 패턴이 sub- μ 이하일 때 전자빔 리소그래피를 이용하여 제작하게 된다. 하지만 전자빔 리소그래피의 특징인 고비용과 긴 작업 시간 때문에 스탬프의 제작에 많은 불리한 점을 안고 있다. 우리 그룹은 이 같은 문제에 대한 해법을 제시하고자 실리콘으로 제작한 스탬프에 산화공정을 이용한 패턴 scaling down 실험을 하였다. 이는 전자빔 리소그래피를 사용하지 않고 기존의 포토리소그래피와 산화공정 만을 가지고 제작함으로써 저가와 짧은 공정시간으로 sub- μ 의 패턴을 가진 스탬프를 제작 가능하게 한다.

이 논문에서 우리는 패턴 크기가 2~5 μm 가 되는 스탬프를 산화시켰을 때 패턴사이의 감소 정도와 산화에 따른 문제점들을 보고하였다. 또한 우리의 실험은 나노임프린트 리소그래피의 상용화에 있어 부딪치고 있는 패턴의 결합제어 문제를 해결하기 위한 기존과 다른 공정방식을 제공할 것이다.

2. 실험

이번 연구를 위해 스탬프는 다음의 세 스태프로 제작되었다; (1) photolithography and reactive ion etching(RIE) on a Si wafer, (2) oxidation of the silicon stamps, (3) anti-adhesive coating. 그림 1은 이들 스태프를 나타낸 것이다. 포토리소그래피는 MA6(Karl-Suss) 장비를 사용하였다. 스태프의 사이즈는 $2 \times 2 \text{ cm}^2$ 이고, 패턴의 사이즈는 2 μm 에서 5 μm 까지 다양하다. 나노임프린트 리소그래피 공정을 위해 모든 패턴들은 충분한 공간과 특정한 간격을 두고 제작되었다. 이는 패턴의 크기와 패턴밀도 사이의 상관관계를 고려했기 때문이다 [9,10]. 스태프 패턴에 대한 모식도는 그림 2에 나타났다. 이들 패턴들은 세 가지 형태로 구성되어 있는데, 각각은 원형, 사각형, 막대형의 홈으로 구성되어 있다. 모든 패턴은 RIE를 이용하여 음각 형태로 제작하였다. 이때 패턴들은 모두 깊이가 300 nm가 되게 식각되었다. 건식 식각 후에 패턴닝 된 실리콘 스태프는 산소가스 분위기의 퍼니스에서 건식산화공정을 거쳤다. 산화막의 두께는 300 nm와 500 nm로 설정하여 성장시켰다.

스탬프와 폴리머 사이의 demolding 문제들을 해결하고 스태프 표면에너지의 최소화를 위한 릴리스 층(release layer)으로써 tridecafluoro-(1H,1H,2H,2H)-tetrahydrooctyl trichlorosilane을 자기조립단층(self-assembled monolayer) 형태로 해서 용액에

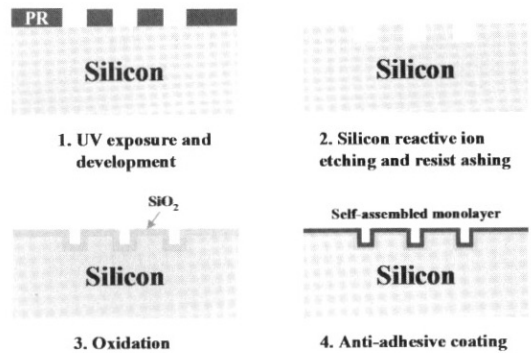


그림 1. 스태프 제작과정.

Fig. 1. Fabrication sequence of stamps.

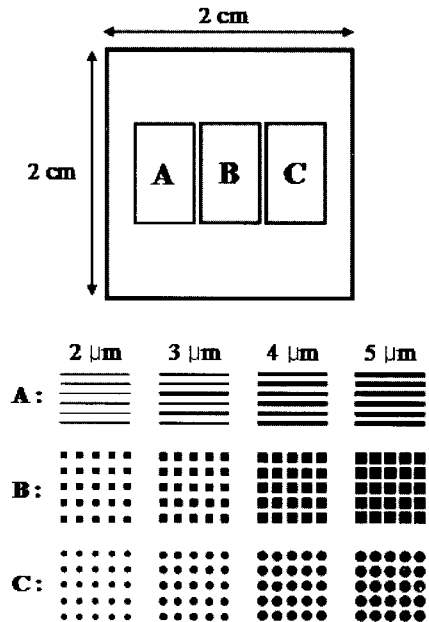


그림 2. 스태프 모식도.

Fig. 2. Scheme of the stamp; width of bar shape patterns : 2~5 μm , diameters of regular tetragonal patterns : 2~5 μm , and diameters of circular patterns : 2~5 μm .

침액하는 방식으로 스태프에 코팅시켰다. Beck 등에 의하면[11], chlorosilanes는 hydrochloric acid가 제거된 상황에서 자연적으로 hydroxylated silicon이나 산화막과 자발적으로 반응하는 것으로 알려져 있다.

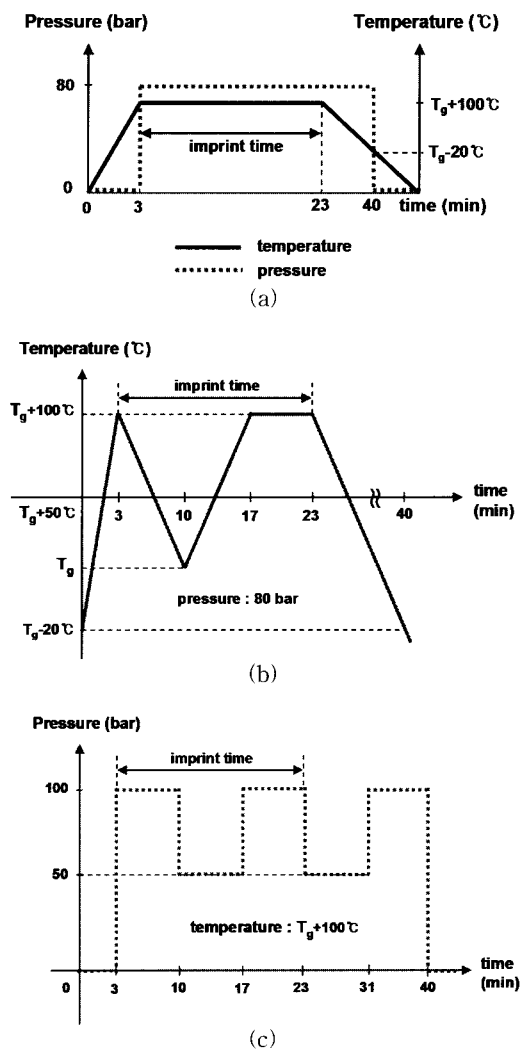


그림 3. (a) 일반적인 hot embossing 공정그래프. (b) 제안된 온도에 변화를 준 공정그래프. (c) 제안된 압력에 변화를 준 공정그래프.
 Fig. 3. (a) temperature and pressure conditions with time in general hot embossing process. (b) the proposed temperature variation process(values of pressure and time are equivalent as the general process). (c) the proposed pressure variation process(values of temperature and time are equivalent as the general process).

Hot embossing 실험은 HES-600 (BNP Science, Rep. of Korea) 장비를 사용하여 수행하였다.

HES-600의 척 크기는 4 inch이고, 온도와 압력은 각각 400 °C와 500 bar까지 조절이 가능하다. 패턴 전이를 위해 사용한 폴리머는 mr-I 8030 (Micro Resist Technology, Germany) 열 가소성 폴리머를 사용하였다. mr-I 8030의 유리전이온도 (T_g)는 115 °C이다. 실리콘 기판 위로 3000 rpm의 조건에서 스펀코팅을 사용하여 폴리머를 증착시켰다. 그 후 160 °C의 열판 위에서 30분간 열처리를 해주었다. 이는 패턴에서 발생하는 결함을 최소화하기 위함이다. 패턴의 결함이 폴리머 내에 남아있는 솔벤트와 관련 있다는 것을 Perret[12] 등이 이전 논문에서 보여주었다. 위의 결과 실리콘 웨이퍼 위에 300 nm 두께로 폴리머가 코팅되었다.

이번 hot embossing 실험에서는 공정변수(온도, 압력, 시간)들에 변화를 주어 테스트 하였다. 임프린트 공정 동안 온도와 압력이 일정하게 유지되는 일반적인 HEL 공정과 온도 또는 압력 등을 변화시키며 실험한 공정의 결과를 각기 비교하였다. 그림 3(a)는 일반적인 HEL 공정의 온도, 압력, 시간과의 관계를 보여주는 그래프이고 (b)는 이번 논문에서 제안된 압력과 시간은 일반적인 공정과 같게 유지되고 온도를 임의적으로 변화시킨 그래프, 그리고 (c)는 온도와 시간은 일반적인 공정과 같게 유지되고 압력에 주기적으로 변화를 준 제안된 공정그래프이다. 이는 임프린트를 진행하는 동안 온도와 압력의 변화를 주었을 때, 폴리머가 스탬프 패턴의 홈을 채우는 것에 대해 어떤 영향을 미치는지, 그리고 그 결과는 어떤지 밝혀내기 위함이다. 그림 3에서 볼 수 있는 바와 같이 일반적인 공정의 변수는 T_g+100 °C(215 °C)의 온도와 80 bar의 압력을 사용하였고, 제안된 온도변화 실험에서는 T_g 와 T_g+100 °C(215 °C) 사이에서 변화를 주어 실험하였다. 또한 제안된 압력변화 실험에서는 50 bar와 100 bar 사이에서 주기적인 변화를 주어 실험하였다. 그 후 hot embossing 실험으로 형성된 replica(임프린트된 패턴)들을 SEM(Scanning Electron Microscope)으로 측정하였다.

3. 결과 및 고찰

3.1 산화막 성장된 스탬프

실리콘 스탬프의 산화공정 후에 Nano-spec을 통해 두께를 측정하고, 모든 샘플들은 Hitachi S-4300을 사용하여, SEM으로 관찰하였다. 패턴크기축소를 위해 산화막을 사용했는데, 이는 실리콘과의 계면특성도 좋고 손쉽게 막을 성장시킬 수

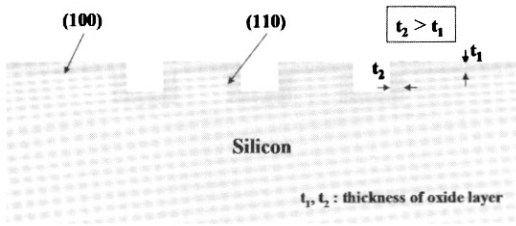


그림 4. 실리콘의 방향성에 의한 성장된 산화막의 두께의 차이.

Fig. 4. Difference of oxide thickness grown by oxidation between bottom sides and wall sides. They have different orientations.

있으며 패턴의 왜곡된 변형을 최소한으로 할 수 있기에 산화막으로 패턴의 스케일 다운을 유도하였다.

처음에 의도한대로 우리는 실리콘 스탬프 위에 300 nm와 500 nm 두께의 산화막 성장시켰다. 그 결과 실제 2 μm 패턴의 폭은 각각 350 nm와 520 nm 만큼 축소되었다. 이것은 패턴의 각 면들의 방향성이 서로 다름에 의해서 발생된 결과이다. 패턴의 바닥면과 수직벽면의 방향성은 각각 (100)와 (110)인데, 산화막의 성장속도는 (110)에서 더 빠른 것은 이미 알려진 사실이다. 그림 4에 나타났듯이 성장시킨 산화막의 두께보다 축소된 패턴의 사이즈가 더 큰 것을 알 수 있다. 산화막을 성장시킨 2 μm 패턴 폭을 지닌 실리콘 스탬프에 대한 결과는 그림 6에 나타내었다. 300 nm와 500 nm의 산화막을 성장시킨 스탬프에서 앞서 언급했듯이 방향성에 의해 영향 받아 좀 더 축소된 패턴 폭의 크기는 50 nm와 20 nm로 차이를 보였다. 이는 패턴의 크기가 2 μm인 것에 반해 산화막의 두께가 500 nm로 비교적 두껍게 성장되었기 때문에 수직벽면의 방향성에 대한 영향이 감소한 것에 기인한다.

전체적으로 산화막을 형성시킴으로써 생기는 패턴 변형 등의 문제는 크게 발생되지 않았다. 500 nm 정도의 산화막이 패턴에 미치는 영향은 거의 없었다. 다만 부분적으로 원형의 패턴에서 몇몇 패턴들이 작은 왜곡을 일으키는 것을 관찰했다. 그리고 패턴의 크기에 따라서 패턴축소율이 조금씩 편차를 보였다. 2 μm 크기의 막대모양 패턴은 그림 6에 나타나있는 것과 같이 300 nm과 500 nm 두께로 산화막을 형성시켰을 때, 각각 17.5 %와 26 %의 패턴축소율을 가졌다. 하지만 3 μm, 4 μm, 5 μm의 다른 패턴들에서는 그림 5에 보여지는 바와 같

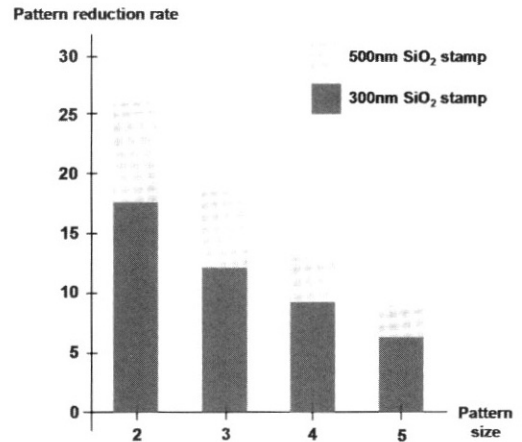


그림 5. 300 nm와 500 nm 두께의 산화막을 성장시킨 스탬프에서 패턴 사이즈별 패턴축소율의 변화.

Fig. 5. Variation of pattern reduction rate as a result of oxidation of the 300 nm oxide stamp and 500 nm oxide stamp.

이 축소율이 점점 감소하였다. 이는 패턴의 크기가 클수록 산화막에 의한 축소되는 비율은 점점 줄어들기 때문일 것이다. 따라서 산화막을 이용한 패턴 크기의 스케일 다운은 같은 비율이 아닌 같은 크기만큼 축소시킬 때 사용해야 할 것이다.

3.2 온도변화조건에서의 임프린트 공정

기존의 임프린트 공정은 스탬프가 폴리머와 접촉하여 압력을 받았을 때, 그 온도와 압력은 일정하게 유지되었다. 그러므로 우리는 온도와 압력변화조건 하에서의 임프린트 결과와 비교하기 위해 그림 3(a)에 나타나 있는 바와 같이 215 °C/80 bar/ 20 min 의 공정조건으로 300 nm 두께의 산화막을 형성시킨 스탬프를 사용하여 일반적인 HEL 실험을 수행하였다. 그 뒤 SEM으로 전체적인 관찰을 한 결과 일반적인 HEL 공정에서는 임프린트 된 전체 샘플들 중에서 부분적으로 결함이 생긴 것을 발견하였다(그림 7). 이들 결함들은 공정조건에서 얻어진 결과일 수도 있어서 같은 조건으로 20회 이상의 실험을 하였지만, 발생하는 원인을 정확하게 밝혀내지는 못했다. 하지만 이는 부분적인 결과이고 전반적으로 패턴의 형성에 문제는 없었다. 그러나 향후 임프린트 기술이 상용화 단계로 진입하기 위해서는 이런 결함을 제어하는 것이 필수적일 것이다.

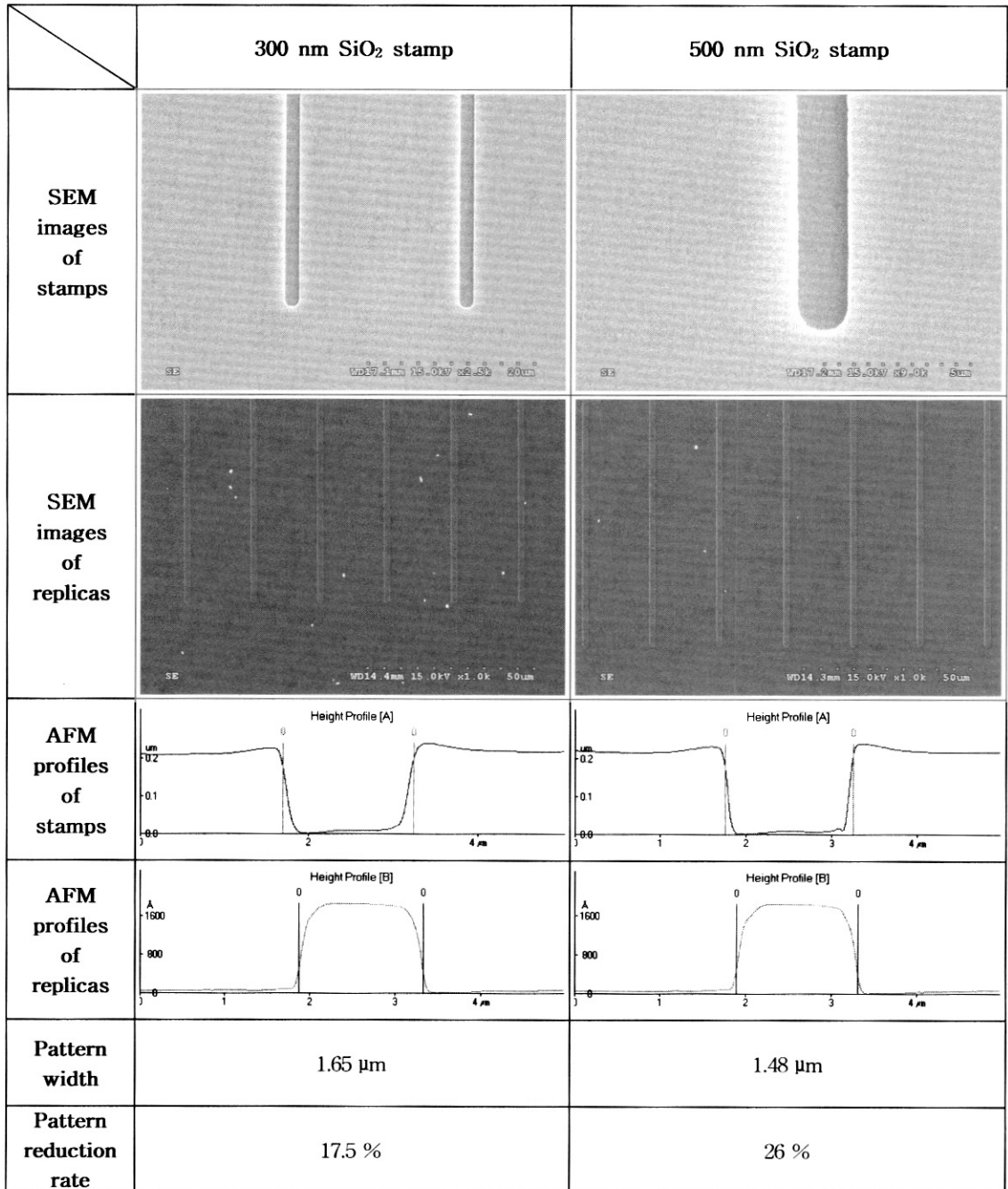


그림 6. 300 nm와 500 nm 두께의 산화막을 성장시킨 스탬프의 SEM 이미지와 AFM 프로파일.

Fig. 6. SEM images and AFM profiles of the stamps have different oxide thickness of 300 nm and 500 nm. Bar shape patterns of the stamps and replicas were observed. The original width of stamp pattern is 2 μm. Imprint process condition is 220 °C/80 bar/20 min. The pattern reduction rate means how much the pattern width is reduced after the oxidation.

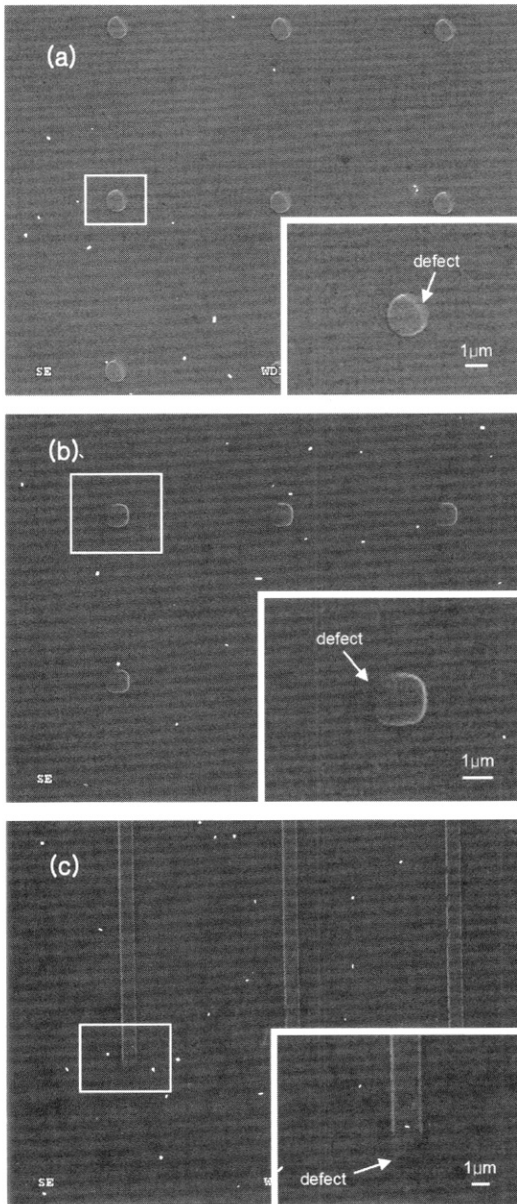


그림 7. 300 nm 두께의 산화막을 형성시킨 스탬프를 사용하여 215 °C/80 bar/20 min의 공정조건 아래 임프린트한 결과.

Fig. 7. Results of imprint process using 300 nm oxide stamp. The process condition is 215 °C/80 bar/20 min. (a) SEM image of the defects in the circular replicas. (b) SEM image of defects in the tetragonal replicas. (c) SEM image of defect in the bar shape replicas.

앞서 언급하였듯이 우리 그룹은 또한 그림 3(b)에 나타나 있는 것과 같이 임프린트 공정 동안에 온도를 변화시켜가며 HEL 실험을 하였다. HEL 실험한 결과는 그림 8에 나타내었다. 그림 8의 결과를 보았을 때, 일반적인 HEL 공정을 이용했을 때보다 온도의 변화를 주면서 임프린트한 패턴이 더 선명하고 정확하게 형성되었다. 여러 번의 임프린트 실험 결과로 얻어진 replica 샘플들을 SEM으로 세밀하게 조사하였지만 특별한 결함은 발견하지 못했다.

온도의 변화 실험 후 나온 결과의 원인은 Poly-MethylMetAcrylate (PMMA)의 특성에서 밝혀낼 수 있다. T_g 보다 낮은 온도에서 polymer rubber와 같은 성질을 갖는 PMMA가 T_g 이상 올라갈 때 액체처럼 변하여 분자간의 공동이 커져서 자유부피(free volume)을 가지게 된다. 이 자유부피 때문에 PMMA 분자가 비교적 움직이기 쉬워져 임프린트 시 PMMA와 맞닿은 스탬프 패턴의 홈들을 분자들이 움직이며 채울 수 있게 된다. 그리고 demolding 시 T_g 이하의 온도로 낮추게 되면 이 PMMA 분자는 자유부피를 거의 가지지 않게 되어 분자들의 운동은 제한된다. 이때 자유부피만큼의 작은 수축현상이 일어난다. 이러한 사실을 바탕으로 온도가 T_g 근처에서 오르락내리락 하게 되면, 일정하게 온도를 가했을 때보다 스탬프 패턴의 홈을 채우는 능력이 더 커지게 된다. 이유는 T_g 이상의 온도에서 일정량만큼 채운 후 온도를 떨어뜨려 동결된(frozen) 상태가 되고 그리고 다시 온도의 상승으로 분자가 유동적으로 변하여 홈을 채우는 것처럼 중간 동결 구간을 두는 것이 더 안정적이라고 할 수 있기 때문이다. 비교해서 말하면, PMMA가 동결될 때 PMMA의 자유공간만큼 다시 수축되기 때문에 한번의 온도상승과 한번의 온도하강이 있는 일반적인 공정에서는 demolding 시 폴리머 수축을 동반한 패턴의 변형이나 결함이 있을 수 있다. 하지만 본 실험에서와 같이 중간에 수축하는 과정을 거치게 되면 최종적으로 수축한 양을 어느 정도 보상할 수 있기 때문에 이 효과를 최소화 할 수 있다.

3.3 압력변화조건에서의 임프린트 공정

그림 9는 그림 3(c)와 같이 임프린트 공정 동안 압력을 변화시켰을 때의 결과를 보여주고 있다. 이 SEM 이미지에서도 관찰할 수 있듯이, 일반적인 HEL 공정에 비해 결함을 거의 찾아볼 수가 없었

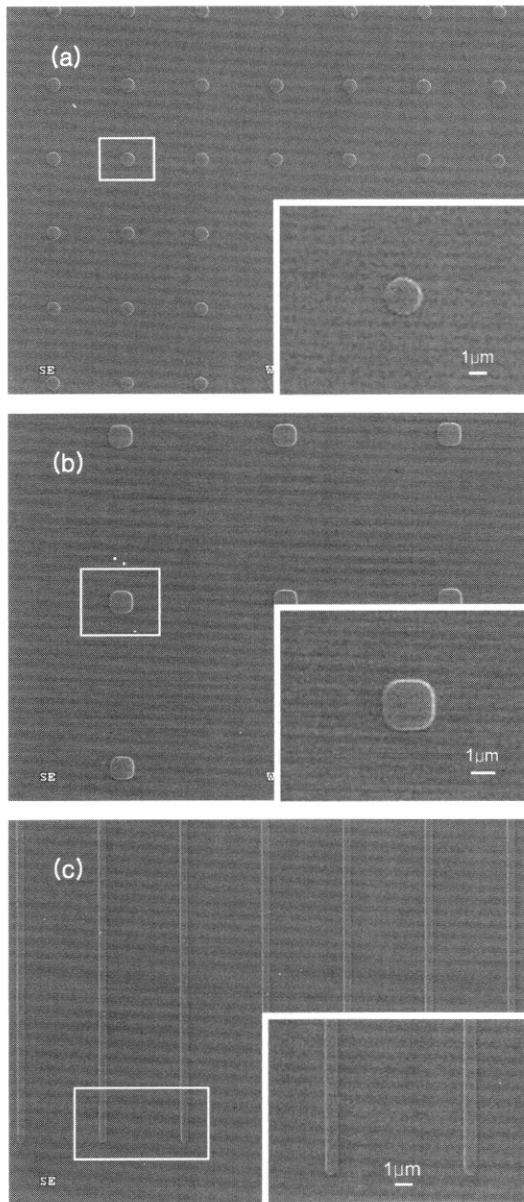


그림 8. 온도변화조건에서의 300 nm 두께의 산화막을 형성시킨 스탬프를 사용하여 임프린트한 결과.
 Fig. 8. Results of imprint process using the 300 nm oxide stamp in the varied temperature condition; (a) SEM image of the defects in the circular replicas, (b) SEM image of defects in the tetragonal replicas, (c) SEM image of defect in the bar shape replicas.

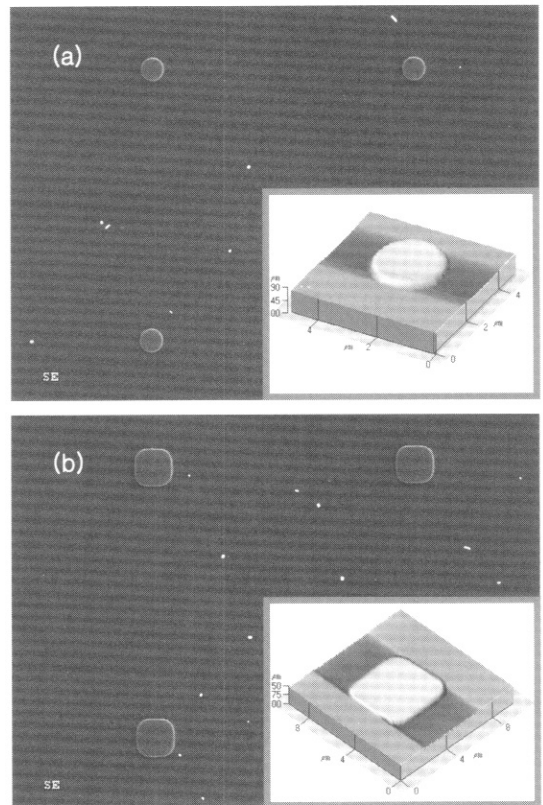


그림 9. 압력변화조건에서의 300 nm 산화막 스탬프를 사용하여 임프린트한 결과.
 Fig. 9. Results of imprint process using 300 nm oxide stamp versus the varied pressure condition; (a) SEM image and AFM image of circular replicas with the width of 2.45 µm, (b) SEM image and AFM image of tetragonal replicas with the width of 4.43 µm.

다. 온도변화 실험 때와 마찬가지로 우리는 20회 이상의 실험을 하여 면밀히 SEM을 통해 관찰한 결과, 특별한 결함들은 발견되지 않았다. 여기서 우리 그룹은 압력을 일정하게 가해줄 때보다 일정 주기로 변화를 주며 가해줄 때, 임프린트 된 폴리머 구조물의 형태가 더 개선된다는 사실을 관찰할 수 있었다. 연구결과, 이것은 탄성 응력(elastic stress)의 완화 때문에 발생한 결과임이 드러났다. 일반적인 HEL 공정에서 폴리머가 압력을 받은 후 생기는 탄성 응력의 완화로 인해 모서리부분에 결

함이 발생했었다. 이와 같은 회복력(recovery force)을 제거하기 위해 임프린트 압력을 그림 3(c)과 같이 변화를 주어 실험하였다.

임프린트 공정 동안에 고압의 압력을 폴리머에 인가시킨 뒤, 다시 압력을 낮춰 폴리머가 스탬프 패턴의 홈들을 채운 후 탄성 응력의 완화가 일어나게 시간을 두었다. 그 뒤 다시 압력을 높여 폴리머가 홈으로 움직이는 것을 도왔고 다시 압력을 낮추는 식의 일련의 주기를 거치게 하였다. 그 결과 중간의 완화 구간으로 인해 최종 demolding 후에 폴리머 회복효과를 최소화할 수 있었다. 또한 Ressler 등[13]이 발표한 논문에서처럼 패턴의 크기가 클수록 탄성 응력으로 인한 폴리머의 회복이 더욱 크게 나타나 replica의 명확도가 떨어지는 것도 관찰하였다. 하지만 일반적인 HEL 공정에 비해 replica에서 나타난 결함 문제는 거의 찾지 못했다. 따라서 임프린트 시 압력의 변화는 replica가 형성되는 과정에서 좋은 효과를 내는 것을 유추할 수 있었다.

4. 결 론

우리는 산화공정을 이용한 실리콘 스탬프의 패턴을 스케일 다운시키려는 실험을 하였고 이미 형성된 패턴도 산화막을 이용하여 원하고자하는 패턴 크기로 줄일 수 있는 패턴 개조의 가능성을 보였다. 건식 산화공정을 이용하여 스케일 다운을 하고 나서 심각한 패턴의 변형이나 결함 등은 발견되지 않았다. 2 μm 크기의 막대형 패턴의 축소율을 26%까지 얻을 수 있었고 패턴 사이즈에 따른 축소율은 각기 다른 수치를 보였다. 이를 바탕으로 deep UV 포토리소그래피를 이용하여 산화막을 형성시켜 나노미터 급의 패턴 제작의 가능성을 보였다. 다만 이 방법의 실효성을 증명하기 위해 수십 나노미터 크기의 패턴에 산화막을 형성시켰을 때, 패턴의 변형은 없는지에 대한 신뢰성을 증명 실험과 좀 더 다양한 패턴 사이즈에 따른 패턴축소율 변화를 관찰하는 실험이 진행되어야 할 것이다.

또한 우리는 hot embossing 공정의 임프린트 과정에서 폴리머에 인가되는 온도와 압력을 각각 변화를 가하여 replica 형성의 변화를 관찰하였다. 20회 이상의 실험을 거쳐 나온 결과인 replica들을 SEM과 AFM을 통해 세밀히 관찰한 결과 일반적인 HEL 공정보다 제안된 온도변화 공정과 압력변화 공정이 결함제어 측면에서 더 유리한 것이 드러났다. 온도 변화 실험의 경우 자유부피 효과를

최소화하고 중간에 동결 구간을 둠으로써 replica의 명확도를 향상시켰다. 또한 압력 변화 실험의 경우 폴리머에서 나타나는 탄성응력의 완화에 의한 회복효과를 최소화함으로써 replica의 높은 명확도를 얻을 수 있었다.

우리의 이번 연구는 앞서 언급한 바와 같이 hot embossing lithography에 있어서 문제가 될 수 있는 임프린트 된 패턴들의 결함을 최소한으로 제어하는데 도움이 될 것이다. 하지만, 임프린트 공정 동안 온도와 압력의 변화에 따른 폴리머 패턴의 정량적인 분석이 아직 되지 않았기 때문에 향후 이것에 대한 실험 및 연구가 필요할 것이다.

감사의 글

본 연구는 산업자원부 공동핵심기술 개발사업과 BNP science의 지원에 의해 수행되었습니다.

참고 문헌

- [1] S. Y. Chou, P. R. Krauss, W. Zhang, L. Guo, and L. Zhuang, "Sub-10 nm imprint lithography and applications", *J. Vac. Sci. Technol. B*, Vol. 15, p. 2897, 1997.
- [2] S. Y. Chou, P. R. Krauss, and P. J. Renstrom, "Nanoimprint lithography", *J. Vac. Sci. Technol. B*, Vol. 14, p. 4129, 1996.
- [3] L. J. Heyderman, H. Schiff, C. David, J. Gobrecht, and T. Schweizer, "Flow behaviour of thin polymer films used for hot embossing lithography", *Micro. Eng.*, Vol. 54, p. 229, 2000.
- [4] H. Becker and U. Heim, "Hot embossing as a method for the fabrication of polymer high aspect ratio structures", *Sensors and Actuators*, Vol. 83, p. 130, 2000.
- [5] P. R. Krauss and S. Y. Chou, "Nano-compact disks with 400 Gbit/in² storage density fabricated using nanoimprint lithography and read with proximal probe", *Appl. Phys. Lett.*, Vol. 71, p. 3174, 1997.
- [6] J. L. Charest, L. E. Bryant, A. J. Garcia, and W. P. King, "Hot embossing for micro-patterned cell substrates", *Biomaterials*, Vol. 25, p. 4767, 2004.

- [7] C. David, P. Häberling, M. Schnieper, J. Söchtig, and C. Zschokke, "Nano-structured anti-reflective surfaces replicated by hot embossing", *Micro. Eng.*, Vol. 61-62, p. 435, 2002.
- [8] N. S. Ong, Y. H. Koh, and Y. Q. Fu, "Microlens array produced using hot embossing process", *Micro. Eng.*, Vol. 60, p. 365, 2002.
- [9] H. Schulz, M. Wissen, and H. C. Scheer, "Local mass transport and its effect on global pattern replication during hot embossing", *Micro. Eng.*, Vol. 67-68, p. 657, 2003.
- [10] C. Gourgon, C. Perret, G. Micouin, F. Lazzarino, J. H. Tortai, and O. Joubert, "Influence of pattern density in nanoimprint lithography", *J. Vac. Sci. Technol. B*, Vol. 21, p. 98, 2003.
- [11] M. Beck, M. Graczyk, I. Maximov, E. L. Sarne, T. G. I. Ling, M. Keil, and L. Montelius, "Improving stamps for 10 nm level wafer scale nanoimprint lithography", *Micro. Eng.*, Vol. 61-62, p. 441, 2002.
- [12] C. Perret, C. Gourgon, F. Lazzarino, J. Tallal, S. Landis, and R. Pelzer, "Characterization of 8-in. wafers printed by nanoimprint lithography", *Micro. Eng.*, Vol. 73-74, p. 172, 2004.
- [13] L. Ressler, C. Martin, and J. P. Peyrade, "Atomic force microscopy study of micrometric pattern replica by hot embossing lithography", *Micro. Eng.*, Vol. 71, p. 272, 2004.