

비정질 n형 Si 박막을 이용한 자기터널링 트랜지스터 제작과 특성

Fabrication and Characteristics of Magnetic Tunneling Transistors using the Amorphous n-Type Si Films

이상석^{1,a}, 이진용¹, 황도근¹
(Sang-Suk Lee^{1,a}, Jin-Yong Lee¹, and Do-Guwn Hwang¹)

Abstract

Magnetic tunneling transistor (MTT) device using the amorphous n-type Si semiconductor film for base and collector consisting of the [CoFe/NiFe](free layer) and Si(top layer) multilayers was used to study the spin-dependent hot electron magnetocurrent (MC) and tunneling magnetoresistance (TMR) at room temperature. A large MC of 40.2 % was observed at the emitter-base bias voltage (V_{EB}) of 0.62 V. The increasing emitter hot current and transfer ratio (I_C/I_E) as V_{EB} are mainly due to a rapid increase of the number of conduction band states in the Si collector. However, above the V_{EB} of 0.62 V, the rapid decrease of MC was observed in amorphous Si-based MTT because of hot electron spin-dependent elastic scattering across CoFe/Si interfaces.

Key Words : Amorphous n-type Si films, Magnetic tunneling transistor(MTT), Magnetic tunneling junction(MTJ), Hot electron, Magnetocurrent(MC)

1. 서 론

스핀전자소자 연구 분야의 가장 큰 관심은 전하와 스핀의 자유도를 동시에 고려하여 메모리 및 논리용 초고속, 초전력, 초고밀도 스핀소자를 구현하는데 있다[1-3]. S. S. P. Parkin 연구팀에 의해 개발된 자기터널링 접합(magnetic tunneling junction; MTJ)형 또는 스핀밸브(spin-valve; SV)형 자기터널링 트랜지스터(magnetic tunneling transistor; MTT) 소자들은 에미터/베이스 전압 (V_{EB})의 변화에 따라 주입된 hot 전자들의 에너지 차이를 이용해 MTJ 고정층을 에미터(E)로 자유층 CoFe를 베이스(B)로 기판 n형 GaAs 반도체를 콜렉터(C)로 적용한 것과 Cu나 Au 공간층을 E로 터널링 장벽층 Al_2O_3 를 통과한 SV를 B로 기판 n형 GaAs

반도체를 C로 적용한 것 등 두 가지이다. 이들 모두 베이스에 도달한 hot 전자들의 감쇠길이(attenuation length; λ_{maj})가 $V_{EB} = 1.0 \sim 1.8$ V에 대하여 $\lambda_{maj} = 60 \sim 90$ Å가 되므로 베이스를 지나는 에미터 전류 (I_E)와 콜렉터 전류 (I_C) 비인 전달 비 (transfer ratio; I_C/I_E)가 약 10^{-4} 로 유지됨을 보고하였다[4,5]. 또한 베이스 층의 두께가 100 Å까지 MTT의 자기전류(magnetocurrent; MC)인 콜렉터 전류 I_C 값은 외부의 자장에 따라 에미터와 베이스 간의 자화벡터 배열이 평행 및 반평행이 될 때 최대값과 최소값을 가짐으로서, 액체질소 온도인 77 K에서 관측한 MC는 65 %에서 1250 %까지 변화였다[6,7].

MTT 소자 개발의 중요한 요구조건은 인가전압에 크게 감소하는 기존의 TMR(tunneling magnetoresistance) 소자의 특성과 비교하여 베이스인 금속 자성층과 콜렉터인 반도체 층간의 쇼트키 장벽보다 큰 전압영역에서 터널 장벽층이 안정된 높은 인가전압용 MTJ를 이용하여야만 고품성의 MC를 얻을 수 있게 된다. 에미터 자성층에서 인가한 전

1. 상지대학교 컴퓨터전자물리학과
(강원도 원주시 우산동 산 660)
a. Corresponding Author : sslee@sangji.ac.kr
접수일자 : 2004. 11. 24
1차 심사 : 2005. 1. 11
심사완료 : 2005. 2. 15

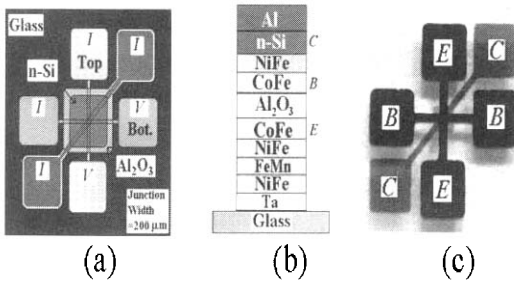


그림 1. 제작된 자기터널링 트랜지스터 (MTT)의 (a) 개략도와 (b) 다층구조, 그리고 (c) 실제 영역 사진.

Fig. 1. (a) Schematic, (b) multilayer structure, and (c) photo of the active area of a MTT.

압을 그대로 유지한 hot 전자가 MTJ 장벽층을 지나 베이스를 넘어 콜렉터에 도달하는 자기터널전류가 베이스층의 자기스핀의 조절에 따라 전달되는 수송률과 스핀 필터링효과에 크게 의존하게 된다. 따라서 수 μm 의 스핀전자 확산 길이 및 전달비의 증가, 그리고 수백 %의 자기전류 (MC) 향상을 가능케 한다. 그러나 콜렉터를 반도체 기판으로 하였을 경우, 발생하는 누설전류 제어의 어려움과 반도체 표면의 불순물 혼재, 자성체와 Si 계면에서의 확산 효과로 인한 실리사이드 (silicide) 형성, 기하학적인 전극 설정 문제 등이 있을 것으로 생각된다.

현재까지 제작 개발된 자기 터널링 쇼트키 다이오드 형태는 바닥에 Si이나 GaAs 기판을 사용한 것에 반해, 수소 처리된 비정질 Si 박막을 이용한 쌍극형 또는 금속산화층 전계효과 트랜지스터들은 [8] 활성 매트릭스 LCD(liquid crystal display)와 대면적 x-선 영상 응용에 스위칭 요소로서 널리 사용되어왔기 때문에, 다소 변형된 새로운 MTT 구조로 스핀 주입 쇼트키 다이오드나 자기 트랜지스터 소자들의 특성을 연구할 필요성이 있다. 본 연구팀에서는 이온빔 증착법으로 제작한 비정질-Si 박막의 특성은 타겟인 Si-wafer가 가지고 있는 기본 반도체 특성을 그대로 유지하는 양호한 반도체 특성을 얻고 있다. 또한 자성체와 반도체층 사이의 NOL (nano oxide layer)층을 삽입한 다이오드 구조에서 비정질-Si 박막을 중간층 또는 상/하부층으로 다양하게 증착한 다층 구조를 개발하여 자성체-Si 쇼트키 전류-전압 곡선 특성을 얻고 있는 실정이다. 이를 바탕으로 본 연구논문은 기존

의 반도체 기판을 콜렉터로 하는 하부층 구조에서 벗어나 상부층이 비정질 n-형 Si 반도체 박막으로 되어있는 새로운 MTT 구조 제작을 소개하였고, 상온에서 얻은 MC 특성을 조사하였다.

2. 실험

그림 1(a)에 도식화한 MTT의 제작은 상온에서 5×10^{-9} Torr인 UHV 챔버에 Kauffman 소스와 직경 3-인치 크기의 6개 타겟이 장착된 이온빔 증착 (ion beam deposition; IBD)법을 이용하였다[9]. 전체의 다층구조를 도시한 그림 1(b)처럼 유리기판 위에 Ta(50 Å)/NiFe(60 Å)/FeMn(200 Å)/NiFe(30 Å)/Co₇₅Fe₂₅(20 Å)를 하부층인 에미터 층으로 하였고 Al₂O₃(20 Å) 장벽층을 지나 Co₇₅Fe₂₅(20 Å)/NiFe(80 Å)을 중간층인 베이스 층으로 하였다. Al₂O₃ 장벽층 제작방법은 Al을 20 Å 증착한 후, 전자 사이클로트론 공명(electron cyclotron resonance; ECR) 챔버로 옮겨와서 7분 30초 동안 1 mTorr 분위기에서 ECR 산소-이온 플라즈마 처리를 하였다. 특히 콜렉터인 Si 박막 증착은 3인치 n형 Si 타겟을 사용하였다. 4가지 형태의 금속 마스크를 사용하여 6개의 전극을 형성한 집합면적이 200 $\mu\text{m} \times 200 \mu\text{m}$ 인 MTT의 실제 사진을 그림 1(c)에서 보였다. 중앙에 n-Si 박막의 100 Å-두께에 의해 색깔이 구별된 모습이 보인다. 대각선 형태의 전극용 Al(100 Å) 박막은 비정질 n-Si 박막과 넓은 집합 면적에서 쇼트키 장벽을 형성하지 않는다고 보았다. 하부층인 에미터와 중간층인 베이스간의 터널링자기저항 (tunneling magnetoresistance)을 얻는 집합저항은 40~50 k Ω 정도이었고, 베이스와 콜렉터인 Si 박막 사이의 저항은 약 10 Ω 정도이었다. 실제 MTJ의 TMR 측정은 하부층인 Ta/NiFe/FeMn/NiFe/CoFe과 상부층인 Al 전극층에 인가전압에 의한 전류단차를 택하였고, 하부층과 중간층 두 단차에서 전압을 측정하여, 터널링 자기저항의 특성을 관찰하였다.

3. IBD법으로 제작된 비정질 n-형 Si 박막 특성

유리기판 (Corning 7059) 위에 IBD법으로 증착된 n형 Si 박막을 원자현미경(atomic force microscope; AFM)으로 표면형상구조를 조사하였다. AFM 3차원 영상을 그림 2(a)에 나타냈으며, 이에

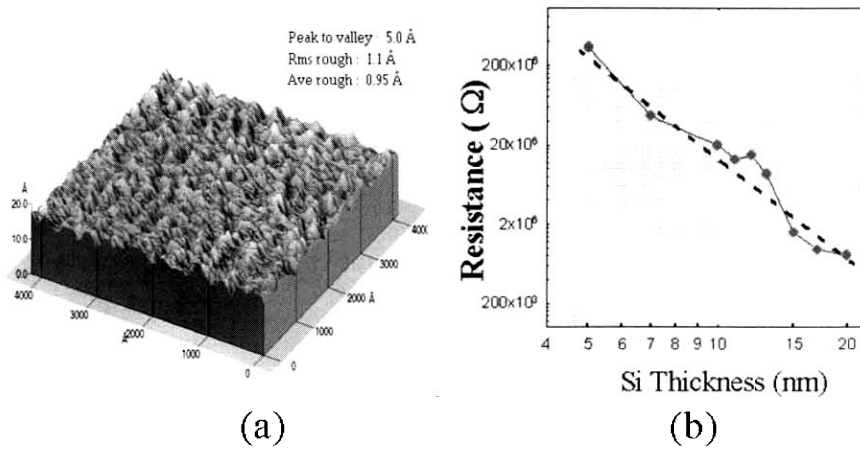


그림 2. 비정질 n형 Si 박막의 (a) 원자현미경 (AFM) 3차원 이미지와 (b) 저항-두께 곡선.
 Fig. 2. (a) AFM 3-dim images and (b) thickness-resistance curve of amorphous n-type Si films.

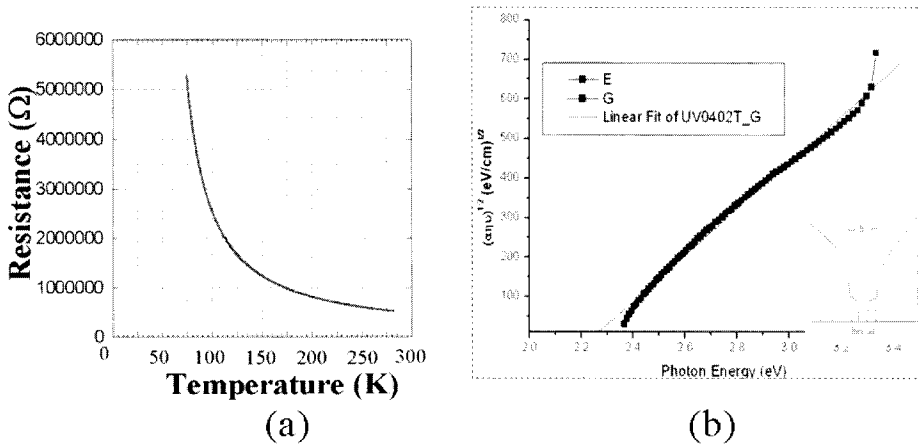


그림 3. (a) 비정질 n-Si 박막의 온도-표면저항 곡선 (b) 광투과도 측정으로 분석된 비정질 n-Si 박막의 광학에너지 띠 피팅곡선(점선)과 실험곡선(검은 사각점). 불순물과 비정질에 의한 에너지 갭 E_g 와 보정된 띠는 삽입그림으로 나타냄.
 Fig. 3. (a) Temperature-sheet resistance curve of amorphous n-Si films. (b) Optical energy band fitting(dotted line) and experimental(filled square) curves of amorphous n-type Si films analyzed by light transmittance measurement. The energy gap E_g and the corrected band by impurity and amorphous structure are shown in inset.

대한 표면거칠기 (rms roughness; R_{rms})값을 분석한 결과는 1.1 Å이었다. 또한 Si 박막의 두께별 증착에 따른 R_{rms} 값을 비교한 결과 기판 직경 1인치 크기 내에서 1.1 ± 0.1 Å의 값으로 균일하게 나타났다. x-선 에너지 분광기 (energy dispersive analysis x-ray; EDAX) 스펙트럼으로 분석된 glass/

Si 단일박막은 성분비 조사에서 불순물이 전혀 보이지 않은 상태로 타겟과 성분비가 같은 n형 Si 박막으로 밝혀졌다. 그리고 x선 회절기(x-ray diffractometry; XRD)로 분석한 glass/Si 박막의 결정성은 다결정 피크를 찾아볼 수 없는 x-선 패턴이어서 완전한 비정질 (amorphous) Si 박막으로

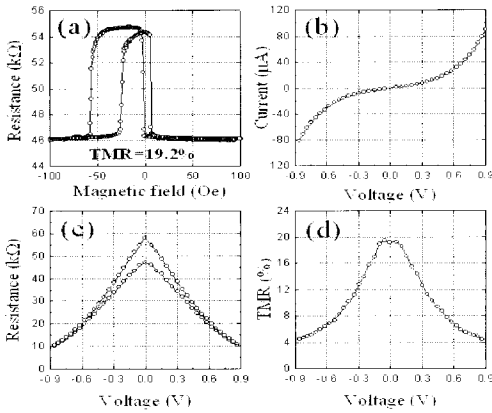


그림 4. Ta(50 Å)/NiFe(60 Å)/FeMn(200 Å)/NiFe(30 Å)/CoFe(20 Å)/Al₂O₃(20 Å)/CoFe(20 Å)/NiFe(80 Å) 자기터널링 접합구조에 대한 (a) TMR 곡선, (b) *I* *V* 특성, (c) 인가전압-접합저항 곡선, 그리고 (d) 인가전압-TMR 곡선.

Fig. 4. (a) TMR curve, (b) *I*-*V* characteristics, (c) bias voltage junction resistance curve, and (d) bias voltage TMR curve for the Ta(50 Å)/NiFe(60 Å)/FeMn(200 Å)/NiFe(30 Å)/CoFe(20 Å)/Al₂O₃(20 Å)/CoFe(20 Å)/NiFe(80 Å) MTJ structure.

분석되었다.

유리기판 위에 단일 Si 박막을 40 Å부터 200 Å까지 증착하고 두께에 따른 Si 박막의 표면저항을 단자간격이 1 mm 인 선형배열 4-단자 법으로 측정하였다. 40 Å일 때 표면저항의 값은 약 350 MΩ이었고, 두께가 두꺼워질수록 표면저항은 선형적으로 감소하여 Si 박막의 두께가 200 Å까지 증가함에 따라 표면저항이 약 800 kΩ이었다.

이러한 결과를 그림 2(b)에서 상용 log-log 그래프로 나타내었으며, Si 박막 두께에 따라 거의 선형적으로 감소함을 알 수 있다. 따라서 IBD법으로 증착된 Si 박막의 초기 성장은 적층 (layered) 성장과 심상 (island) 성장이 혼재된 Stranski-Krastanov 성장 메커니즘을 따를 것으로 생각한다 [10]. 한편 두께뿐만 아니라 온도에 따른 저항을 측정한 glass/Si(100 Å) 박막은 온도가 내려감에 따라 저항이 현저히 지수적으로 증가하는 전형적인 반도체 특성인 그림 3(a)과 같은 저항-온도곡선 모양을 얻을 수 있었다.

Glass/Si(3000 Å) 박막에 대해 홀 (Hall) 측정기로 측정한 비저항, 전도도, 홀 상수, 홀 이동도, 그리고 전하운반자 농도는 각각 $2.191 \times 10^{-2} \Omega \text{cm}$, $4.564 \times 10^1 [\Omega \text{cm}]^{-1}$, $3.049 \times 10^{-2} \text{Vcm/AOersted}$, $1.392 \times 10^9 \text{cm}^2/\text{Vsec}$, $2.047 \times 10^{20} [\text{cm}]^{-3}$ 이었다. 특히 비저항 값은 다갯인 4인치 n형 Si 웨이퍼와 거의 동일

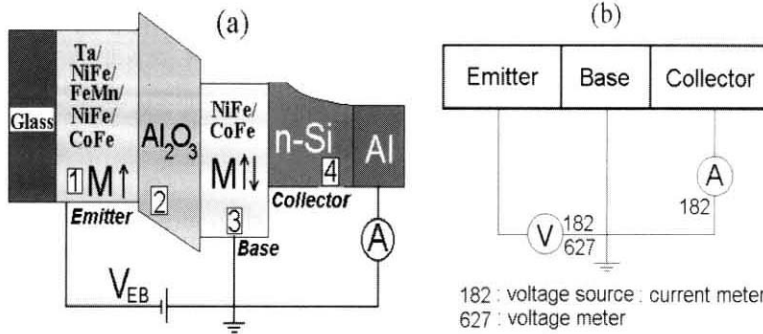


그림 5. (a) 자기터널링 트랜지스터 개략도, 영역 1은 에미터, 영역 2는 Al₂O₃ 터널링 장벽, 그리고 영역 3은 베이스, 콜렉터는 n형 Si 박막. (b) *I*_E, *I*_C, *I*_C/*I*_E, 그리고 MC를 각각 측정하기 위해 사용된 전압공급원, 전류계, 그리고 전압계를 연결한 전기회로도.

Fig. 5. (a) Schematic of the magnetic tunneling transistor. Region 1 is emitter, region 2 is the Al₂O₃ tunneling barrier, and region 3 is the base. The collector is the n-type Si films. (b) Electric circuit indicating voltage source, current meter, and voltage meter used for measurement of *I*_E, *I*_C, *I*_C/*I*_E, and MC.

한 값이어서 도핑량이 변함없는 비정질 반도체 박막 특성 그대로 유지되었다. 또한 Si 박막의 에너지 밴드 갭 (gap)을 광학적 방법으로 투과율 (transmittance)을 조사한 결과 photon 에너지가 2.27 eV로 전도대와 가전자대 사이의 금지대가 확연히 나타나 비정질 반도체 박막으로 충분한 요건을 갖추고 있음을 보여 주었다.

4. 에미터-베이스 자기터널 특성과 베이스-컬렉터 I-V 특성

그림 4(a)는 교환바이어스를 이용한 자기 터널 접합구조 glass/Ta(50 Å)/NiFe(60 Å)/FeMn(200 Å)/NiFe(30 Å)/CoFe(20 Å)/Al₂O₃(20 Å)/CoFe(20 Å)/NiFe(80 Å)/n-Si(100 Å)/Al(100 Å)에서 에미터-베이스간의 전압 (V_{EB})와 전류 (I_{EB})를 측정하여 얻은 TMR 곡선이다. V_{EB} 가 50 mV일 때 TMR의 값은 19.2 %로 나타났다. 그림 4(b)에서 비선형 전류-전압 ($I-V$) 특성곡선을 보여주었다. $I-V$ 특성곡선을 외부자장 15 Oe에서 자화벡터가 반평행일 때와 1000 Oe에서 자화벡터가 평행일 때와 비교하였으나 분간할 수 없었다. 하지만 인가전압에 대한 터널링 접합저항 의존성은 그림 4(c)처럼 확연하게 구별되었다. 이로부터 얻은 TMR의 인가전압에 대한 의존성을 그림 4(d)에 나타내었다. 최대 TMR의 1/2 값을 갖는 인가전압 ($V_{1/2}$)은 430 mV이었다[11]. TMR의 V_{EB} 전압에 대한 의존성은 625 mV~700 mV일 때 6.5 %~5.5 %로 감소하는 전형적인 MTJ 특성을 갖고 있었다[12,13].

그림 5(a)에 비정질 n형 Si 박막을 이용한 MTT의 구조와 베이스-에미터 전압과 베이스-컬렉터 전류 측정을 도시하였고, 전압공급원인 Keithley 회사 제품인 프로그래밍 전류계 182를 전압원과 전류계로 Keithley 디지털 나노 전압계인 627 측정기기를 연결한 전기회로도도 그림 5(b)에 나타내었다. 두께 100 Å의 비정질 n형 Si 박막을 컬렉터로 하고 CoFe(20 Å)/NiFe(80 Å)층을 베이스로 하였을 때 MTT에 대한 에미터 전류 (emitter current: I_E)의 자기장에 대한 의존성을 그림 4(a)에 이미 보여주었다.

그림 6(a)는 MTT 구조에서 중간층인 베이스 CoFe(20 Å)/NiFe(80 Å)와 상부층인 n-Si(100 Å)/Al(100 Å) 컬렉터간의 터널 특성을 보여주는 상온에서 얻은 $I-V$ 특성곡선이다. $I-V$ 곡선으로부터

얻은 접합저항은 0.5 V에서는 약 1 MΩ 정도이었고, 다이오드 곡선의 무릎 전압 (knee voltage)이라 볼 수 있는 0.65 V에서 약 500 kΩ이었다. 컬렉터-베이스 인가전압 (V_{CB})이 ± 0.5 V 이내에서는 $\pm 0.5 \mu A$ 이내의 순방향 전류와 역방향 누설 전류를 갖고 있었다. 베이스인 자성체 NiFe와 컬렉터인 비정질 반도체 n-Si 사이의 계면에서 쇼트키 다이오드 특성이 나타난 것으로 보아 MTT 구조의 이미터에서 터널 장벽을 넘어온 베이스에 있는 hot 전자의 전압보다 낮은 쇼트키 장벽을 형성하므로 베이스층의 자화 스핀방향을 조절하는 외부 자기장의 영향을 받아 컬렉터 전류가 변하게 된다.

5. 비정질 n형 Si 박막을 이용한 MTT의 hot 전자의 전달비 (I_C/I_E)의 특성

그림 6(b)와 (c)는 V_{EB} 에 따른 I_E 와 컬렉터 전류 (collector current: I_C)를 나타낸 곡선이다. I_E 는 V_{EB} 가 0.05 V에서 0.87 V로 변할 때, 1 μA 에서 80 μA 까지 변하였다. 반면에 I_C 는 V_{EB} 가 0.05 V에서 0.57 V로 변할 때, -700 nA에서 -73 nA까지 변하였다. 특히 그림 6(c)처럼 V_{EB} 가 0.57 V에서 0.62 V까지의 구간에서는 I_C 는 음(-)에서 양(+)으로 전류의 방향이 바뀌는 것을 알 수 있는데 전류가 (+)라는 것은 전자가 베이스에서 컬렉터로 넘어온다는 것으로 볼 수 있다.

그림 5 (b)에 나타난 측정회로에서 에미터와 베이스 단자 사이 그리고 베이스와 컬렉터 단자 사이에 각각 연결된 전압계와 전류계는 이상적인 (ideal) 것이 아니므로 내부저항 및 전압이 존재하게 된다. 이 전압으로 인해 컬렉터와 베이스간에 역방향 전압이 인가됨으로 음의 누설전류 값을 갖는 컬렉터 전류를 얻게 되었다. 그러나 그림 6(a)의 쇼트키 다이오드 $I-V$ 특성 곡선에서 얻은 쇼트키 장벽 전압인 0.6 V 보다 큰 전압을 띤 베이스에 도달한 전자들이 컬렉터로 이동하여 양의 값으로 변한다고 보았다. 그래서 이것이 hot 전자의 여부를 결정하기 위해 V_{EB} 를 전류가 (+)가 되는 일정 전압인 0.625 V로 유지하면서 외부 자기장에 대한 I_C 를 측정하여 자기장에 대한 의존성을 측정하였다.

그림 7(a), (b), (c)는 MTT의 I_C/I_E 인 전달비나 컬렉터에 도달하는 hot 전자의 집속 및 투과 효율 특성을 갖는 I_C , I_E , I_C/I_E 의 V_{EB} 의존성을 0.6 V 이상의 V_{EB} 에서 각각 나타낸 것이다. 여기서 I_C , I_E , I_C/I_E 는 MTJ 구조에서 고정층과 자유층의 자화벡

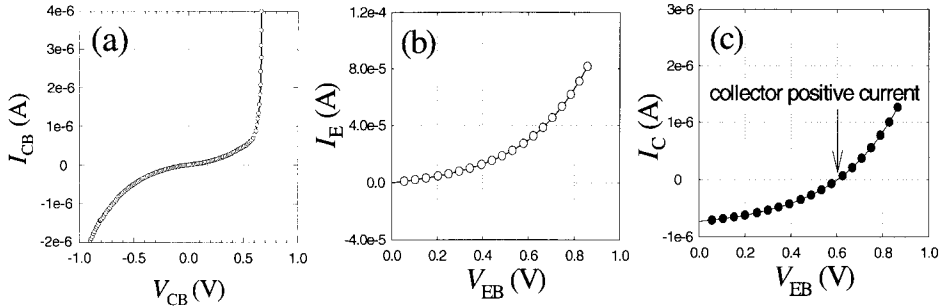


그림 6. (a) 접합면적 $200\ \mu\text{m} \times 200\ \mu\text{m}$ 을 갖는 베이스 [CoFe(20 Å)/NiFe(80 Å)] - 콜렉터 [n-Si(100 Å)/Al(100 Å)] 다층박막에 대한 I - V 곡선. (b) 에미터 전류 (I_E)와 (c) 콜렉터 전류 (I_C)의 에미터-베이스 인가전압 (V_{EB}) 의존성 화살표는 콜렉터 전류가 음에서 양이 변하는 $V_{EB} = 0.6\ \text{V}$ 근방인 점을 표시하였다.

Fig. 6. (a) I - V curves of base [CoFe(20 Å)/NiFe(80 Å)] - collector [n-Si(100 Å)/Al(100 Å)] multilayers with a junction area of $200\ \mu\text{m} \times 200\ \mu\text{m}$. The emitter-base bias voltage (V_{EB}) dependence of (b) the emitter current (I_E) and (c) the collector current (I_C). The arrow indicates a point ($V_{EB} = 0.6\ \text{V}$) of collector positive current, which changes from positive value to negative value of I_C .

터가 평행 또는 반평행일 때를 구별하여 나타냈다.

터널 전류 I_E , I_C 들은 Simmons 공식을 적용할 때 거의 지수적으로 증가함을 알 수 있었다. 그림 7(c)에 나타난 전달비는 이미터-베이스 전압이 증가에 따라 크게 의존하므로 MTJ 접합을 뛰어넘는 hot 전자들의 양이 감소 길이가 자유층 CoFe(20 Å)/NiFe(80 Å)의 두께 100 Å보다 크게 나타난 현상이라고 볼 수 있다. 또한 $10^{-2} \sim 10^{-3}$ 근방의 값을 나타낸 전달비는 두께가 100 Å인 비정질 n-Si층과 CoFe/NiFe 자유층 계면에서 일어나는 hot 전자의 산란에 민감하게 변하게 된다.

6. 비정질 n형 Si 박막을 이용한 MTT의 MC의 특성

그림 7(d)는 비정질 n형 Si 박막의 두께 100 Å을 콜렉터로 하고 CoFe(20 Å)/NiFe(80 Å)층을 베이스로 정한 MTT에서 hot 전자의 콜렉터로의 흐름이 시작될 때, MTT에 대한 MC의 V_{EB} 에 대한 의존성을 보여주고 있다. MTT의 베이스 자기모멘트의 상대적인 방향에 따라 $V_{EB} = 0.62\ \text{V}$ 에서 15 Oe의 외부 자기장의 변화에 의해 에미터와 베이스의 자기모멘트가 스위칭 역할을 하면서 I_C 가 65.5 nA에서 94.6 nA까지 변화하였다. 이 때 계산된

자기터널비 $MC = (I_{C,P} - I_{C,AP}) / I_{C,AP}$ 는 40.2 % 정도로 비교적 큰 값을 얻을 수 있었다. MTT 자기터널 전류인 MC의 I_C 의 자기장에 대한 의존성을 그림 7(d)에 삽입한 그림으로 나타냈다. MTT의 hot 전자가 생성된 V_{EB} 을 0.6 V 이상으로 보았기 때문에, 0.6 V 이하는 I_C 가 음(-)의 값을 나타내므로 MC값은 표시하지 않았다. 누설 전류가 최대한 줄어들어 hot 전자의 전류가 발생하는 V_{EB} 가 0.62 V 일 경우, 자성체와 반도체 계면에 존재하는 장벽으로 인해 에미터로부터 주입된 전자들이 Fermi 에너지 준위 근방에서 [14] 콜렉터로 흐르는 자기터널 전류를 갖게되어 외부 자장에 의해 조절되어 40 % 이상의 최대 MC가 존재할 수 있게 된다. 즉 그림 5(a)에 도시한 [CoFe/NiFe]/n-Si 쇼트키 장벽전압보다 높은 전압을 갖고 베이스로 투입될 때 일어나게 된다. 에미터에서 출발한 hot 전자들은 비정질 n-Si 콜렉터에서 전도 띠 상태의 수의 갑작스런 증가로 최대 MC는 그림 7(d)처럼 $V_{EB} = 0.65\ \text{V}$ 근방에만 있고, 0.87 V 까지 V_{EB} 가 증가함에 따라 그림 7(c)처럼 전달비는 증가하지만 MC는 갑자기 감소하는 결과를 그림 7(d)처럼 얻게 되었다. 따라서 $V_{EB} = 0.62\ \text{V}$ 이상에서 MC가 40.2 %인 전자의 흐름이 크게 줄어들어 $V_{EB} = 0.67\ \text{V}$ 일 때 MC가 7.4 %로 크게 감소한 것에 대한 이유를 3가지로 나누어 보고자 한다. 첫째로, 선편이

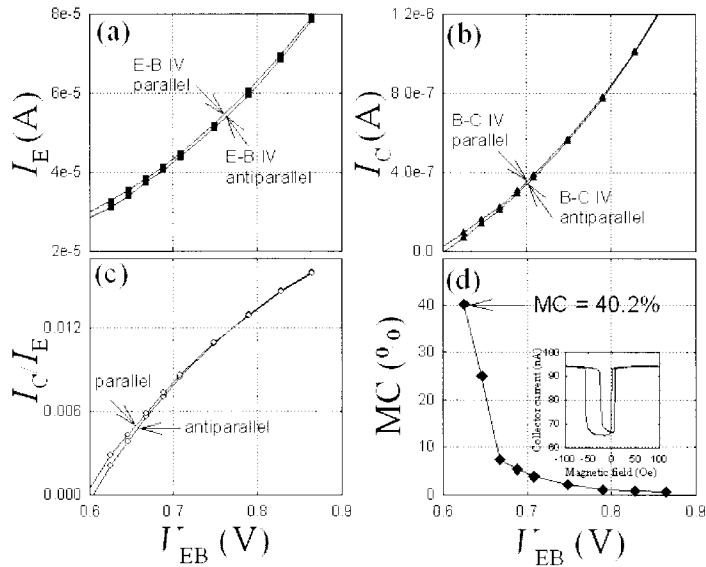


그림 7. (a) 에미터 전류 (I_E), (b) 콜렉터 전류 (I_C), (c) 전달비 (I_C/I_E), 그리고 (d) 자기터널 전류 (MC)에 대한 각각의 에미터 베이스 인가전압 (V_{EB}) 의존성을 나타낸 곡선들. 여기서 에미터와 베이스 자기모멘트들 간의 반평행과 평행 배열일 때 확실히 구별된 것을 볼 수 있다. 상온에서 40.2%인 자기터널 전류비를 갖는 MTT의 콜렉터 전류곡선 을 인가된 자기장의 함수로 그림 (d)에 나타내었다.

Fig. 7. The emitter-base bias voltage (V_{EB}) dependence of (a) the emitter current (I_E), (b) the collector current (I_C), (c) the transfer ratio (I_C/I_E), and (d) the magnetocurrent (MC). Here the antiparallel and parallel alignments of the emitter and base magnetic moments are distinct. collector current curve of an MTT as a function of the applied magnetic field having a magnetocurrent of 40.2% at room temperature is shown in inset of (d).

200 μm 인 그림자 형 급속 마스크로 제작된 $\text{Co}_{75}\text{Fe}_{25}$ 베이스와 비정질 n형 Si 콜렉터 박막 사이에 있는 $200 \times 200 \mu\text{m}^2$ 의 접합면적 크기에 의해 상대적인 누설전류 효과가 큰 것에 기인한 것으로 보여진다. 둘째로, 비정질 n형 Si 박막이 아닌 n형 GaAs 기판을 이용한 Parkin 그룹의 결과[4, 6]와 달리 V_{EB} 가 0.7 V 이상일 때 급격히 감소하는 이유 중 하나는 접합의 불균일이나 기하학적인 효과 또는 MTJ 접합에서 터널링 장벽의 0.6 V 이상의 인가전압에 대한 TMR의 감소 또는 베이스 콜렉터 간의 불안정한 계면에 의한 것에 기인한다고 볼 수가 있다[15]. 셋째로는 S. van Dijken 그룹의 최근 연구[7] 보고에 따르면 Si, GaAs-based MTT에서 V_{EB} 증가에 따른 단조적 (monotonic)인 MC 감소가 베이스로 투입된 hot 전자들이 CoFe/GaAs 계면에서 스핀의존 탄성 산란을 하게되어 1.0~1.2 V 근방에서 존재함을 모델을 통한 이론적 계산과

실험결과를 발표하였다. 따라서 그림 7에서 보여준 전달비 수송과 MC 특성은 CoFe/Si 계면에서 스핀의존 탄성 산란효과가 강하기 때문에 나타난 결과로도 볼 수 있다고 생각한다.

7. 결론

유리기판 (Corning 7059) 위에 이온빔 증착법으로 제작된 비정질 n형 Si 박막의 비저항과 도핑량은 타겟인 n형 Si 웨이퍼와 거의 동일하였다. 또한 광학적 방법으로 투과율을 조사한 Si 박막은 전도대와 가전자대 사이의 에너지 갭이 2.27 eV인 금지대가 확연히 나타나는 비정질 반도체 박막이었다. [CoFe/NiFe] 자유층과 Si 박막 사이의 Al_2O_3 터널링 장벽으로 적층구조를 이룬 MTJ의 상부층에 비정질 n형 Si 반도체 박막을 콜렉터로 이용한 MTT 소자를 제작하여 상온에서 스핀의존 hot 전

자 수송 MC와 TMR 특성을 조사하였다. MTT의 베이스 자기모멘트의 상대적인 방향에 따라 에미터와 베이스의 자기모멘트가 스위칭 역할을 하면서 I_C 가 65.5 nA에서 94.6 nA까지 변화한 MC는 40.2 % 이었다. 에미터의 hot 전자들은 비정질 n형 Si 콜렉터에서 전도 띠 상태의 수의 갑작스런 증가로 $V_{EB} = 0.87$ V 까지 증가함에 따라 전달비는 서서히 증가하지만 0.65 V 이상에서 MC가 크게 감소하는 결과를 얻었다.

감사의 글

본 연구는 한국과학기술진흥재단의 지방대 육성과제(과제번호 KRF 2003 002 D00154)지원 및 상지대학교 교내연구과제(2004년-2005년) 일부지원에 의해 수행되었습니다. 이에 감사드립니다.

참고 문헌

- [1] S. S. P. Parkin, "Applications of magnetic nanostructures", Taylor & Francis Inc, Advanced in Condensed Matter Science, Vol. 3, p. 237, 2002.
- [2] D. J. Monsma, J. C. Lodder, Th. J. A. Popma, and B. Dieny, "Perpendicular hot electron spin-valve effect in a new magnetic field sensor: the spin-valve transistor", Phys. Rev. Lett., Vol. 74, No. 26, p. 5260, 1995.
- [3] R. Sato and K. Mizushima, "Spin-valve transistor with an Fe/Au/Fe(001) base", Appl. Phys. Lett., Vol. 79, No. 8, p. 1157, 2001.
- [4] S. van Dijken, X. Jiang, and S. S. P. Parkin, "Room temperature operation of a high output current magnetic tunnel transistor", Appl. Phys. Lett, Vol. 80, No. 18, p. 3364, 2002.
- [5] S. van Dijken, X. Jiang, and S. S. P. Parkin, "Spin-dependent hot electron transport in NiFe and CoFe films on GaAs (001)", Phys. Rev. B, Vol. 66, No. 9, p. 94417, 2002.
- [6] S. van Dijken, X. Jiang, and S. S. P. Parkin, "Comparison of magnetocurrent and transfer ratio in magnetic tunnel transistors with spin-valve bases containing Cu and Au spacer layers", Appl. Phys. Lett, Vol. 82, No. 5, p. 775, 2003.
- [7] S. van Dijken, X. Jiang, and S. S. P. Parkin, "Nonmonotonic bias voltage dependence of the magnetocurrent in GaAs-based magnetic tunnel transistors", Phys. Rev. Lett, Vol. 90, No. 19, p. 197203, 2003.
- [8] 송윤귀, 최영식, 김남호, 류지구, "CMOS 공정에 의한 suppressed sidewall injection magnetotransistor의 특성", 전기전자재료학회논문지, 17권, 10호, p. 1029, 2004.
- [9] S. S. Lee, J. Y. Lee, and D. G. Hwang, "Relative magneto-current of magnetic tunnel transistors with amorphous n-type Si film", Journal of Magnetics, Vol. 9, No. 1, p. 23, 2004.
- [10] M. Ohring, "Materials Science of Thin Films", Academic Press, Inc, p. 357, 2002.
- [11] S. R. Lee, C. M. Choi, and Y. K. Kim, "Effect of Zr concentration on the microstructure of Al and the magnetoresistance properties of the magnetic tunnel junction with a Zr-alloyed AlO oxide barrier", Appl. Phys. Lett., Vol. 83, No. 2, p. 317, 2003.
- [12] 이영민, 송오성, "절연막층의 플라즈마 산화시간에 따른 CoFe/AlO/CoFe/NiFe 구조의 터널 자기저항 효과 연구", 전기전자재료학회논문지, 15권, 4호, p. 373, 2002.
- [13] 서수정, 김영근, 이성래, "거대 자기저항 소자와 터널 자기저항 소자의 원리와 응용", 전기전자재료학회지, 14권, 5호, p. 3, 2001.
- [14] S. M. Sze, "Semiconductor Sensors", Wiley Interscience, p. 249, 1994.
- [15] S. S. Lee, J. Y. Lee, D. G. Hwang, K. Rhie, and J. R. Rhee, "Fabrication and characteristics of magnetic tunnel transistors using the amorphous n-type Si Film", phys. stat. sol. (b), Vol. 241, No. 7, p. 1498, 2004.