

Row Driver 회로가 집적된 2.2-inch QCIF+ a-Si TFT-LCD

2.2-inch QCIF+ a-Si TFT-LCD using Integrated Row Driver Circuits

윤영준^{1,a}, 한승우¹, 정철규¹, 정경훈¹, 김하숙¹, 김서윤¹, 임영진¹

(Y. J. Yun^{1,a}, S. W. Han¹, C. G. Jung¹, K. H. Chung¹, H. S. Kim¹, S. Y. Kim¹, and Y. J. Lim¹)

Abstract

A 2.2-inch QCIF+(176×RGB×220) TFT-LCD with integrated row driver was developed using a standard amorphous silicon TFT technology. At low temperature, the integrated row driver operation is dramatically effected by the electron drift mobility reduction (~50 %) and the threshold voltage shift (~1V) of the a-Si TFT. We studied the dependency of circuit design and found that higher on current circuit is important to guarantee good operation in wide temperature range.

Key Words : a-Si TFT, TFT-LCD, SOG, Row driver, Shift register

1. 서론

최근 카메라 폰, DSC(Digital Still Camera), DMB(Digital Multimedia Broadcasting) 수신기, PDA(Personal Digital Assistance) 등이 널리 사용되어지면서 TFT-LCD의 mobile application 분야에서는 경박단소 및 고해상도의 제품에 대한 요구가 점점 증가하고 있다. 그러나 고해상도 mobile 제품에서는 LDI (LCD Driver IC) 자체의 크기가 증가하고, 그에 따라 신호 배선이 어려워지는 문제점을 가지고 있다. 따라서 현재 이러한 문제들을 해결하기 위한 방법으로 SOG (System On Glass) 기술이 널리 연구되어지고 있다[1,2]. 현재 SOG 기술을 사용하여 만든 제품 중에는 Poly Silicon TFT를 이용한 제품은 널리 사용되어지고 있지만, a-Si TFT를 이용한 제품은 아직까지는 크게 상용화되어지지 못하고 있다. 이는 a-Si TFT의 낮은 전계 효과 이동도라는 근본적인 이유 이외에도 a-Si TFT를 이용한 회로의 경우, 저온 동작 특성이 아직까지 만족할만한 신뢰성을 주지 못하는 이

유가 크다. 따라서 본 연구에서는 저온 동작 특성에 신뢰성을 줄 수 있는 회로, 즉 충분한 on current를 보상해주는 회로를 QCIF+급 해상도로 개발하였다.

2. 실험 방법

본 연구에서는 a-Si TFT의 낮은 전계 효과 이동도도 구현이 가능한 row driver의 shift register를 a-Si TFT를 사용하여 QCIF+급 mobile 제

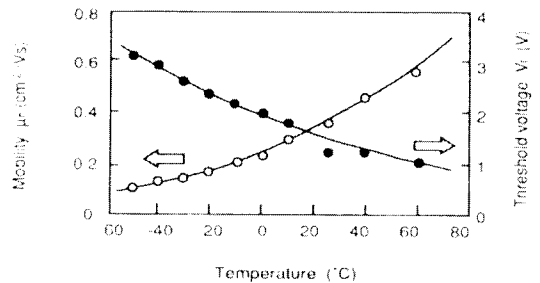


그림 1. a-Si:H TFT의 전계 효과 이동도 및 문턱 전압의 온도에 대한 의존성[3].

Fig. 1. The temperature dependency of the electron drift mobility and the threshold voltage of the a-Si:H TFT[3].

1. BOE HYDIS TECHNOLOGY, CO., LTD.

(경기도 이천시 부발읍 아미리 산 136-1)

a. Corresponding Author : youngjunyun@hotmail.com

접수일자 : 2005. 1. 5

1차 심사 : 2005. 2. 15

심사완료 : 2005. 2. 17

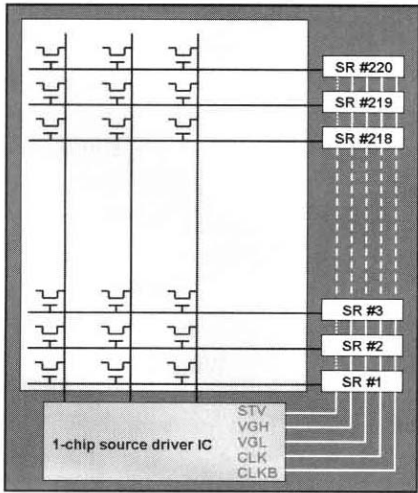


그림 2. Row driver가 집적된 패널의 개념도.
Fig. 2. The block diagram of panel with integrated row driver.

표 1. Shift register를 위한 신호.

Table 1. Signals for shift register.

Name	Description	Value
STV	Start signal	65 [us]
VGH	Gate on voltage	15 [V]
VGL	Gate off voltage	-10 [V]
CLK	Clock	7.69K [Hz]
CLKB	Inverse clock	7.69K [Hz]

품을 target으로 하여 설계하였다. 설계 검증에 위한 simulation에는 HSPICE의 RPI level 61 a-Si TFT model이 사용되었고, 특히 TFT의 저온 동작 특성 (20 ℃) 확인을 위해서는, 그림 1과 같이 전계 효과 이동도는 상온의 50 % 정도로 하고, 문턱 전압은 1V 정도 변동하는 것으로[3,4] 가정하고 simulation 하였다. 본 실험에서는, 이 simulation 결과를 바탕으로, on-current를 3가지 종류로 분리하여 TFT LCD panel을 제작하였다. 이때, source driver IC는 row driver의 구동 신호 및 power 공급이 가능한 1-chip driver IC를 사용하였고, 제작한 panel의 block diagram은 그림 2와 같다.

3. 결과 및 고찰

본 연구에서는 shift register의 최종 output 단의 on-current를 가장 작은 model A, 중간 정도의

표 2. 3가지 분리된 모델의 전류 특성.

Table 2. On-current of the 3 split models.

on-current (approximately calculated)		
50 uA	70 uA	100 uA
A model	< B model	< C model

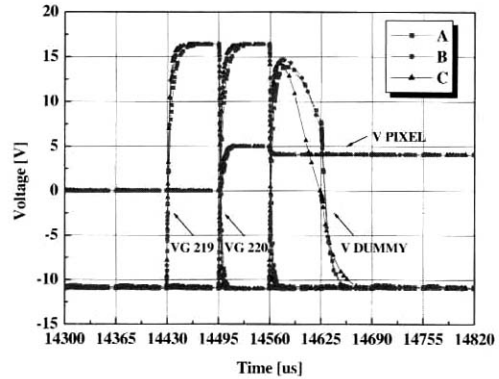


그림 3. Shift register 출력 전압의 상온에서의 on current 의존성.

Fig. 3. The on-current dependency of the shift register output voltage at room temperature.

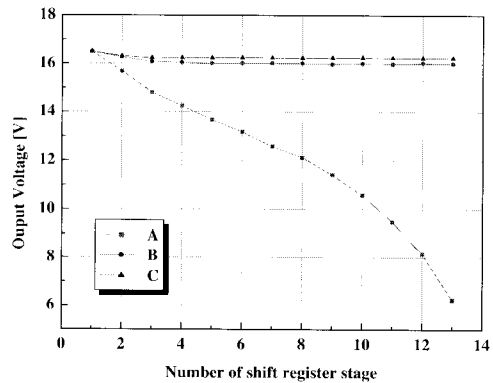


그림 4. Shift register 출력 전압의 저온에서의 on current 의존성(-20 ℃).

Fig. 4. The on-current dependency of the shift register output voltage drop at low temperature(-20 ℃).

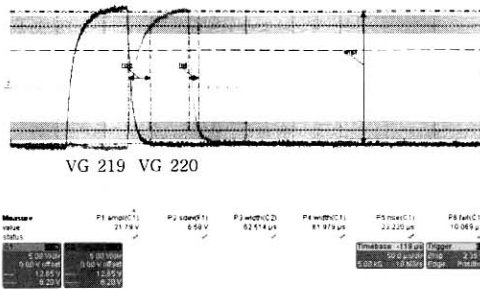
model B, 가장 큰 model C 이렇게 3가지로 분리하여 표 2와 같이 각각 설계하였다.

그림 3은 이렇게 설계된 세 가지 shift register 회

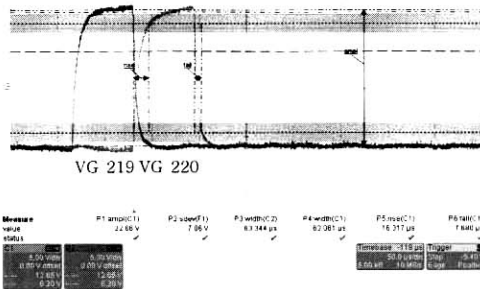
표 3. 상온에서의 Shift register 측정 지연 시간과 simulation 지연 시간의 비교.

Table 3. The comparison of simulated and measured data of the shift register delay time at room temperature.

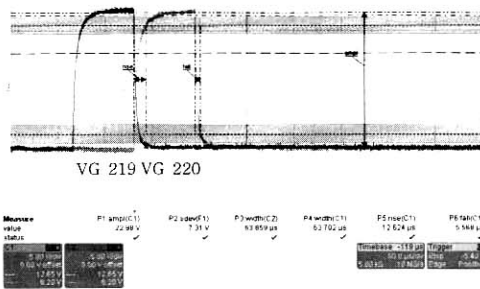
[us]	A		B		C	
	Rise	Fall	Rise	Fall	Rise	Fall
Simulated	18.9	8.0	13.1	6.4	9.5	5.0
Measured	23.2	10.0	16.3	7.6	12.6	5.5



(a) A model



(b) B model



(c) C model

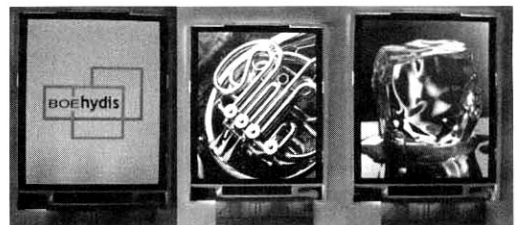
그림 5. 각 model 별 상온에서의 Shift register 출력 측정 전압.

Fig. 5. The measured output waveform of the shift register at room temperature.

로 HSPICE를 이용하여 상온에서 simulation한 결과이다. 이 simulation에서는 QCIF+ TFT-LCD panel 제작을 위해 총 220단을 simulation 하였고, 추가적으로 마지막 단 reset 신호 인가를 위해 dummy reset 신호 한 개를 추가하였다. 그림 3의 simulation 결과로부터, 상온에서는 on-current가 클수록 rising/falling delay time이 줄어드는 경향을 보이는 하지만, shift register의 동작 특성에는 큰 영향을 미치지 않음을 확인할 수 있었다. 반면 저온 동작의 simulation 경우는 그림 4에서와 같이 상온의 simulation과는 다른 특성을 나타내었다. A model의 경우, 즉 on-current가 작은 경우에는 shift register의 단 수가 증가하면서 급격한 voltage drop이 발생하고, 그 결과 shift register가 정상 동작하지 않는 특성을 나타냈다.

위에서 얻은 simulation 결과를 바탕으로, 본 연구에서는 3가지 model에 대하여 TFT-LCD를 split하여 제작해 보았다. Split해 제작한 TFT-LCD의 rising/falling delay time을 상온에서 측정하여 simulation값과 비교한 data를 표 3에 정리했고, 이때 각 model별 측정 파형은 그림 5와 같다. 표 3에서와 같이, 상온에서의 출력 파형 측정값은 simulation 결과와 유사한 결과를 나타냈고, 그렇기 때문에 그림 6과 같이 세 가지 모델 다 정상 동작하였다.

한편, 정상 동작 하던 TFT-LCD도 저온 동작에서는 다른 특성을 나타내었다. 그림 7의 (b), (c)처럼 B, C model은 저온에서도 모두 정상 동작 하였지만, A model의 경우 저온 chamber에 넣고 온도를 낮추면 -10 °C 근처에서 그림 7의 (a)와 같이 비정상적인 디스플레이를 보였다.



(a) (b) (c)

그림 6. 상온에서의 TFT-LCD 정상 동작 모습: (a) A model, (b) B model, (c) C model.

Fig. 6. The photograph of the normal display at room temperature: (a) A model, (b) B model, and (c) C model.

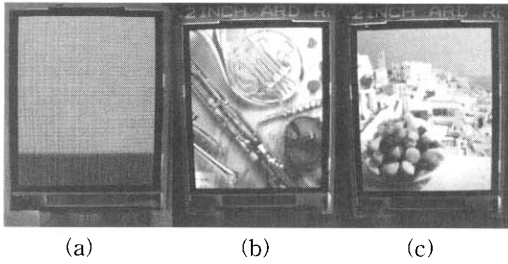


그림 7. -20 °C에서 240 시간이 지난 후에 TFT-LCD 동작 모습: (a) A model, (b) B model, (c) C model.

Fig. 7. The photograph of display after 240 hours elapsed in -20 °C chamber: (a) A model, (b) B model, and (c) C model.

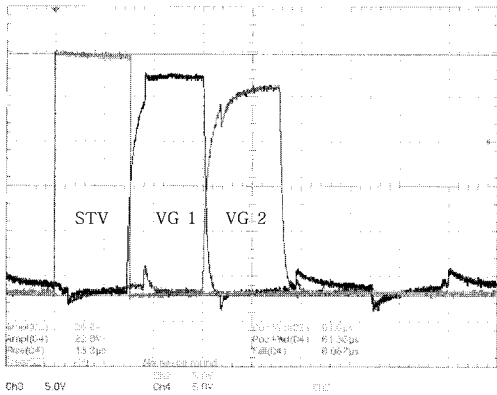


그림 8. A model의 -10 °C 부근에서의 shift register 출력 파형.

Fig. 8. The shift register output waveform of the A model around -10 °C.

표 4. 저온에서의 Shift register 측정 지연 시간과 simulation 지연 시간의 비교 (-20 °C).

Table 4. The comparison of simulated and measured data of the shift register delay time at low temperature(-20 °C).

[us]	A model		B model		C model	
	Rise	Fall	Rise	Fall	Rise	Fall
Simulated	-	-	19.0	9.0	14.0	6.0
Measured	-	-	23.1	9.7	18.1	7.1

표 5. 제작된 TFT-LCD 패널의 규격.

Table 5. TFT-LCD panel specifications.

Display Size	2.2 inch
Resolution	176×RGB×220
Driver IC	1-chip (COG)
Display Mode	TN transmissive
Active Area	38.848 mm × 43.56 mm
Pixel Pitch	0.198 mm × 0.198 mm
Number of Colors	262 K
Brightness	150 cd/m ²

이는 앞서 언급한 바처럼, 저온에서 a-Si TFT는 전계 효과 이동도가 저하 되고, 또한 문턱 전압이 증가하게 된다. 이런 a-Si TFT의 특성 변화가, shift register 출력단의 on-current가 부족한 경우에는 output voltage drop을 발생시키고 그 결과 shift register는 정상 동작을 못하게 된다. 한편, 비정상적인 화면을 display 할 때의[5] 측정 파형은 그림 8과 같은데 이는 앞선 simulation의 결과와 유사한 특성을 나타낸다.

그리고 정상 동작을 하는 TFT-LCD의 경우에는 delay time이 6 us 정도 증가하고 출력 전압이 1V정도 감소하였지만, 이는 shift register의 동작 특성에는 큰 영향을 끼치지 못해 정상적인 화면을 나타냈다. 이때, 저온에서 정상 동작 할 때의 신호 지연 시간은 표 4와 같고, 만들어진 TFT-LCD panel의 spec.은 표 5와 같다. 한편, on-current가 큰 두 가지 model의 경우는 일반 normal driver IC를 사용한 경우와 동등한 화면 품위 및 특징을 보여, on-current를 충분히 설계한 경우에는 row driver의 SOG가 a-Si TFT의 경우에도 poly-Si TFT와 마찬가지로 가능함을 확인할 수 있었다.

4. 결론

본 연구에서는 일반적인 a-Si TFT 공정을 이용하여 row driver가 집적된 2.2-inch QCIF+ a-Si TFT-LCD를 만들었다. 집적화된 row driver의 저온 동작 특성과 on-current의 의존성을 알아보기 위해서 3가지 회로를 만들었고, 그중 on-current가 큰 2가지 model만이 저온에서 정상 동작함을 확인할 수 있었다. 결국, 집적화된 row driver의

저온 동작 특성은 shift register의 출력단의 on-current가 매우 중요하게 작용함을 확인 할 수 있었다. 이 연구를 바탕으로 QVGA 혹은 그 이상의 해상도 mobile application에서도 a-Si TFT를 이용하여 집적화된 row driver의 설계가 가능할 것이다.

참고 문헌

- [1] R. G. Stewart, J. Dresner, S. Weisbrod, R. I. Huq, and D. Plus "Circuit Design for a Si AMLCDs with Integrated Drivers", SID '1995 DIGEST' paper, p. 89, 1995.
- [2] S. S. Han, K. M. Lim, J. S. Yoo, Y. S. Jeong, K. E. Lee, J. K. Park, D. H. Nam, S. W. Lee, J. M. Yoon, Y. H. Jung, H. S. Seo, and C. D. Kim, "3.5 inch QVGA Low Temperature Poly-Si TFT LCD with Integrated Driver Circuits", SID '2003 DIGEST paper, p. 208, 2003.
- [3] Toshihisa Tsukada, "TFT/LCD liquid crystal displays addressed by thin film transistors", Japanese Technology Reviews, Vol. 29, p. 62, 1996.
- [4] Hugues Lebrun, Nicolas Szydlo, and Eric Bidal, "Threshold Voltage Drift of Amorphous Silicon TFT in Integrated Drivers for Active Matrix LCDs", EuroDisplay '2002 paper, p. 83, 2002.
- [5] 윤영준, 정순신, 김태형, 박재우, 최종선, "Semi empirical 정전용량 모델을 이용한 대면적·고화질 TFT LCD의 화소 특성 시뮬레이션", 전기전자재료학회지, 12권, 10호, p. 924, 1999.