

박막트랜지스터 응용을 위한 SiO<sub>2</sub> 박막 특성 연구Studies for Improvement in SiO<sub>2</sub> Film Property for Thin Film Transistor서창기<sup>1,a</sup>, 심명석<sup>1</sup>, 이준신<sup>1</sup>(Chang-Ki Seo<sup>1,a</sup>, Myung-Suk Shim<sup>1</sup>, and Junsin Yi<sup>1</sup>)

## Abstract

Silicon dioxide (SiO<sub>2</sub>) is widely used as a gate dielectric material for thin film transistors (TFT) and semiconductor devices. In this paper, SiO<sub>2</sub> films were grown by APCVD(Atmospheric Pressure chemical vapor deposition) at the high temperature. Experimental investigations were carried out as a function of O<sub>2</sub> gas flow ratios from 0 to 200 lpm. This article presents the SiO<sub>2</sub> gate dielectric studies in terms of deposition rate, refractive index, FT-IR, C-V for the gate dielectric layer of thin film transistor applications. We also study defect passivation technique for improvement interface or surface properties in thin films. Our passivation technique is Forming Gas Annealing treatment. FGA acts passivation of interface and surface impurity or defects in SiO<sub>2</sub> film. We used RTP system for FGA and gained results that reduced surface fixed charge and trap density of midgap value.

**Key Words** : Silicon oxide, APCVD, TEOS(Tetraethylorthosilicate), Forming Gas Annealing

## 1. 서 론

첨단 디지털 정보통신 시대로서 경량, 박형 및 일체화된 전자시스템을 구현하기 위한 새로운 기술이 요구되고 있다[1]. 이러한 새로운 기술의 요구에 따라 고품위의 다결정 실리콘(poly-Si) 박막 트랜지스터(Thin Film Transistor, TFT)를 이용하여 기존의 비정질 실리콘(a-Si) TFT를 대체하려는 연구들이 활발하게 진행되고 있다[2]. 다결정 실리콘 TFT의 경우 국내의 연구개발은 이미 수년 전부터 착수하여 개발제품으로 응용되고 있으며, 최근에는 poly-Si TFT 제품이 발표되고 있다[3].

새로운 기술의 요구에 따라 고품위 다결정 실리콘 박막트랜지스터를 이용하여 기존의 비정질 실리콘 박막트랜지스터를 대체하고 있으며, 이에 따라 다결정 실리콘 TFT 개발이 상당히 진척되고 있다. 그러나 다결정 실리콘 TFT의 경우 실리콘

결정화 뿐만 아니라, 몇가지 해결해야 할 과제가 있다. 그 중 하나가 다결정의 결정입계의 존재로 인하여 다결정 TFT의 이동도나 On 전류를 낮아진다는 것이다. TFT 동작에 있어 게이트 전압 인가 시 전기장은 대부분 절연층이나 Si 계면에 걸리게 되고 이로 인해 유도된 전하는 거의 모두 계면에 모인다. 따라서 절연층과 다결정 실리콘 내부뿐만 아니라 계면의 국재상태가 TFT 동작에 미치는 영향성도 크게 된다. 그러므로 다결정 실리콘을 활성층으로 사용할 경우 게이트 절연층은 다결정 실리콘과 계면상태를 우수하게 할 수 있는 절연층이 필수적으로 필요하게 된다[4].

본 연구에서는 반도체 및 디스플레이 분야에서 field oxide, 보호막, 층간 절연막, 그리고 게이트 절연막 등으로 응용되고 있는 산화막(SiO<sub>2</sub>)[5]을 유해한 물질인 SiH<sub>4</sub> 대신 유기 사일렌 반응물질인 TEOS(Tetraethylorthosilicate)를 이용하여 APCVD 법으로 성장시키고, Si를 사용하는 소자에 있어 Si의 결함이나 불순물을 passivation을 시키는 역할로 인해 대단한 기술적 중요성을 가지는 수소화 처리[6,7]를 FGA(Forming Gas Annealing)법을 통해 연구를 하였다.

1. 성균관대학교 정보통신공학부  
(경기도 수원시 천천동 300)

a. Corresponding Author : osiris74@skku.edu

접수일자 : 2004. 3. 30

1차 심사 : 2004. 4. 13

심사완료 : 2004. 4. 20

## 2. 실험

본 연구에서는 산화막 증착을 위해 APCVD법을 사용하였으며, 그림 1에서 보듯이 반응장치는 반응 원료의 공급 부분과 반응이 일어나서 증착이 이루어지는 chamber로 크게 두 부분으로 나눌 수 있다.

반응 원료인 TEOS(99.999 %)는 버블러에 담겨져서 항상 70~75 °C사이를 유지하도록 하였다. 실험에 사용된 기체는 고순도 O<sub>2</sub> gas와 고순도 N<sub>2</sub> gas이다. 이 중 산소는 chamber내에서 산화를 활성화시키기 위해 사용하였으며, 질소는 버블러에 들어있는 TEOS를 chamber로 유입 시키는 운반 기체와 초기 chamber purging 및 대기압 조절을 위한 가스로 사용되었다. 즉, 초기 chamber내 N<sub>2</sub> gas 분위기를 통한 대기압 형성과 반응 원료인 TEOS를 chamber로 도입하기 위해 N<sub>2</sub> 운반 기체가 버블러를 통과 하도록 하였다. Chamber로 유입되는 TEOS의 양은 N<sub>2</sub> 운반 기체의 유량을 flow meter를 통해 5~7 lpm가 되도록 조절하였으며, chamber내로 TEOS와 O<sub>2</sub> gas가 유입되기 전에 혼합이 되도록 하였다. chamber로 유입된 TEOS와 O<sub>2</sub> gas는 Shower-Head를 통해 반응 영역으로 도입 되었으며 기판과의 거리는 1~1.5 cm를 유지하였다. 또한, TEOS가 버블러에서 chamber까지 이동하는 동안 응축을 방지하기 위해 70~75 °C로 예비 가열 시켜 주었다.

산화막 증착에 사용된 기판은 10~20 Ω-cm의 비저항을 가진 p-type Si(100)을 사용 하였으며, 본 실험에서는 chamber에 시편을 넣기 전에 수정된 RCA법을 통해 사전 세정을 수행 하였다[8]. 기본적으로 증착 온도 650 °C에서 15분간 증착으로 산화막을 형성하였고 O<sub>2</sub>량에 따른 화학적, 물리적, 전기적 특성을 평가 하였다. 증착된 박막의 전기적 특성을 평가하기 위해 MIS capacitor를 제작하였으며, 후면 Al 전극을 열 기상증착법으로 증착하였고, Ohmic contact을 위해 급속열처리(Rapid Thermal Annealing)법으로 550 °C에서 15 분간 열 처리를 하였다. 상부전극은 dot 형태로 SiO<sub>2</sub> 성장시킨 후 하부전극과 동일한 방법으로 성장되었다. 또한, hydrogenation처리의 방법으로 forming gas annealing을 통한 박막 내로의 H 확산과 이를 통한 박막의 passivation효과를 얻어 SiO<sub>2</sub>막의 개선과 SiO<sub>2</sub>/Si 계면의 특성 변화를 유도하였다. FGA 처리는 400 °C에서 Forming gas (H<sub>2</sub>: 10 %, N<sub>2</sub>: 80 %)를 주입하면서 10분 동안 진행되었다.

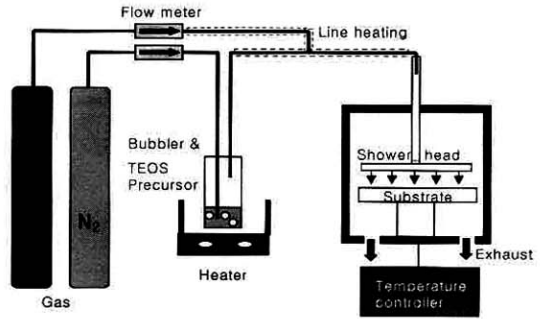


그림 1. SiO<sub>2</sub>를 성장시키기 위한 Atmospheric Pressure CVD 장치 모식도.

Fig. 1. Schematic diagram of the Atmospheric chemical vapor deposition system.

## 3. 결과 및 고찰

### 3.1 TEOS/O<sub>2</sub> SiO<sub>2</sub> 박막특성 평가

TEOS source를 이용한 산화막 증착 실험을 통해 온도와 O<sub>2</sub> gas 주입량에 따른 증착속도 및 굴절률 변화를 각각 살펴보았다. 그림 2는 온도 변화에 따른 SiO<sub>2</sub> 박막의 증착 두께 및 굴절률 변화의 그래프이다. 그림에서 보듯이 기판 온도에 따라 굴절률의 변화는 일정 온도 이상에서 열 산화막의 굴절률인 1.46[9]를 보여주었다. 이는 TEOS source의 분해와 O<sub>2</sub> gas 와 반응에는 일정 온도, 즉 일정 이상의 에너지가 공급 되어야 한다는 것을 확인하였다. 기판 온도 600 °C의 열에너지는 TEOS source의 Si, O, H 가 분해하기에 충분하지 않으며, 그 이상의 열에너지가 필요한 것으로 판단된다.

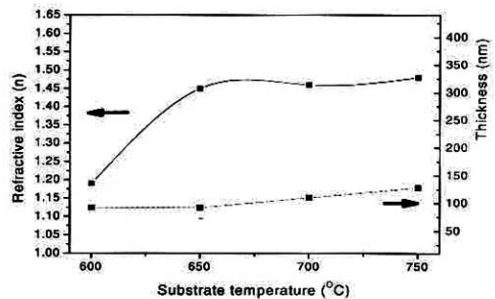


그림 2. 기판온도에 따른 굴절률과 증착두께.

Fig. 2. Thickness, refractive index as a function of substrate temperature.

또한 그림 3과 4에 O<sub>2</sub> gas 주입량에 따른 증착률과 에너지에 따른 굴절률 변화를 나타내었다. O<sub>2</sub> gas 주입량에 따른 증착률 변화는 산소 주입이 증가할수록 증착속도는 증가하다가, O<sub>2</sub> gas 100 lpm를 기준으로 감소하는 경향을 보여주었다. 이는 TEOS source의 산소도 산화막 증착에 활용될 뿐만 아니라 추가로 주입된 O<sub>2</sub> gas가 TEOS source의 산소보다 산화막 증착에 더 우세적 역할을 한다고 판단되어진다. 다만 O<sub>2</sub> gas 100 lpm를 기점으로 증착률이 감소하는 경향을 보였는데, 이는 실험에 쓰인 chamber의 용량의 한계로 인해 주입 gas의 양이 증가함에 따라 원자들 간 충돌이 증가하여 chamber내 반응이 원활하지 못한 것으로 사려 된다.

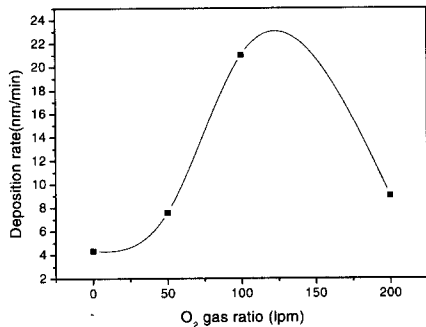


그림 3. 산소 유량에 따른 박막의 증착률.

Fig. 3. Deposition rate as a function of oxygen gas flow.

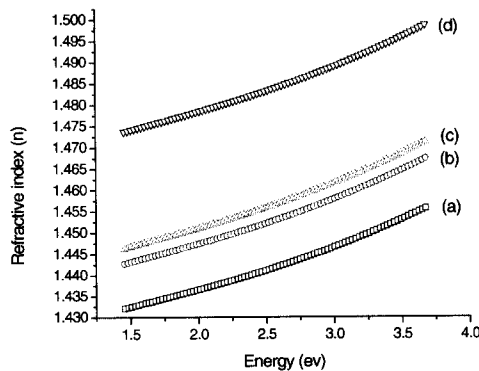


그림 4. 산소 유량에 따른 박막의 굴절률 변화.

Fig. 4. Refractive index as a function of oxygen gas flow a) 0 lpm b) 50 lpm c) 100 lpm d) 200 lpm.

더불어 O<sub>2</sub> gas 주입량에 따른 굴절률 변화를 살펴보면, 산소 주입량 증가에 따라 굴절률이 증가함을 보여주었다. Si-rich한 박막과 고밀도의 박막의 경우에는 높은 굴절률을 갖고 반면에 다공성이 크고 박막 내에 스트레스가 존재하면 낮은 굴절률을 갖는 것으로 보고 되고 있는 바[10], chamber내에서 주입된 O<sub>2</sub> gas로 인하여 산화 반응이 활성화 되어 Si-rich한 박막이라기 보다는 박막의 다공성이 감소한 고밀도 박막이 형성됨으로써 산화막의 굴절률이 증가하였을 것으로 판단된다.

그림 5는 XPS분석을 통한 Si2p core-level의 에너지 상태를 보여준다. Si<sup>4+</sup>(103.5eV)는 Si이 산소원자와 tetrahedral구조를 이루는 상태이고 Si<sup>0</sup>(99eV)는 Si이 다른 Si과 결합한 상태이다[8]. TEOS source만 주입하여 증착한 산화막이나 산소를 50 lpm 주입하여 증착한 산화막 모두 동일하게 Si<sup>0</sup>는 거의 관찰이 되지 않고 Si<sup>4+</sup>만 관찰이 되었다. 이는 TEOS source를 이용한 APCVD 방식의 산화막 증착에서는 Si이 산소원자와 반응하여 충분한 tetrahedral구조를 이루며, Si이 다른 Si과 결합이 현저히 줄어든다는 것을 알 수 있다. 더불어 충분한 열에너지가 공급된 APCVD 법을 통한 산화막 증착은 Si과 산소의 결합이 원활하고 안정적으로 박막성장이 이루어짐을 판단 할 수 있다.

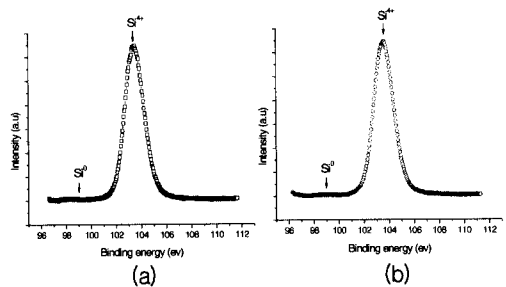


그림 5. SiO<sub>2</sub> 박막의 Si2p core level curve.

Fig. 5. Si2p core level curve of SiO<sub>2</sub> thin film a) without O<sub>2</sub> gas b) with O<sub>2</sub> gas.

그림 6은 산소 주입량에 따른 FT-IR 분석을 보여주고 있다. 막의 전기적 성질을 저하 시킬 수 있는 940 cm<sup>-1</sup> (2)에서의 Si-OH 피크를 통해 산화막의 다공성정도를 판단할 수 있다. 그림에서 각 조건 별로 비교하면 모든 조건에서 Si-OH 피크가 나타나지 않고 있다. 이는 산소 주입량에 따른 굴절률 변화의 결과에서 언급하였듯이 고온(650 °C)증

착을 통해 막의 다공성 감소로 인한 것을 판단 할 수 있다. 이는 막의 전기적 성질의 저하 원인 중 하나가 제거됨을 의미한다. 또한 막의 전기적 특성 저하를 가져오는 2270  $\text{cm}^{-1}$ 에서의 Si-H 피크가 거의 관찰되지 않았다. 그리고 Si에 관련한 피크 중 Si-O bending mode(1), Si-O stretching mode (3)에 의한 피크가 735 $\text{cm}^{-1}$ 과 1070~1100  $\text{cm}^{-1}$  영역에서 중심적으로 관찰되었다. 그 중 stretching mode가 가지는 파장수는 알려진 열산화막을 통한 값(1070  $\text{cm}^{-1}$ )과 거의 동일한 값을 나타내고 있는 것을 보아 증착된 박막의 조성이 stoichiometry에 부합된다고 사려 된다[11,12].

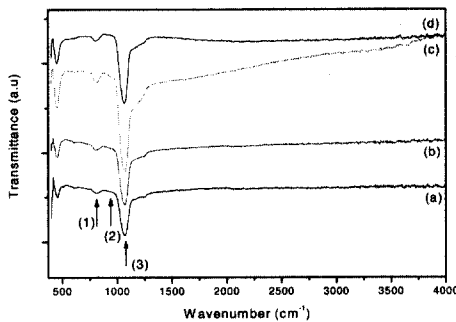


그림 6. 산소 유량에 따른 FT-IR 분석결과.  
 Fig. 6. FT-IR spectroscopy as a function of oxygen gas flow a) 0 lpm b) 50 lpm c) 100 lpm d) 200 lpm

3.2 FGA 처리에 따른 계면특성 평가

APCVD법을 이용하여 O<sub>2</sub> gas의 주입량 변화를 주면서 TEOS SiO<sub>2</sub>막을 성장시켜 급속 열처리와 Al 전극을 증착하여 MIS(metal-insulator-semiconductor)구조를 제작하고 HF C-V(capacitance voltage) 측정을 수행하였다. 더불어 계면 및 박막의 특성 개선을 위한 FGA처리를 한 후, 다시 HF C-V 를 측정, 비교함으로써 박막 내 존재하는 전하들에 의한 플랫폼 이동과 hysteresis 정도 및 interface trap density(D<sub>it</sub>)의 밴드 갭 내의 분포변화를 확인할 수 있었다.

그림 7은 FGA 처리에 따른 C-V 곡선을 보여 주고 있다. 그림 7에서 보듯이 C-V 곡선들이 전체적으로 음의 방향으로 이동 되어 있는데 이는 절연막의 고정전하(Oxide fixed charge)가 양전하임을 알 수 있다. 이러한 고정전하는 기관의 결정 방

향에 관계없이 항상 양전하를 띠고, 이 양전하가 -charge를 끌어당기게 되어 소자 구현 시 전류특성에 나쁜 영향을 끼치게 된다. 이런 고정 전하는 SiO<sub>2</sub>/Si 계면에 존재하는 결함들로부터 생긴 불균형적인 전하와 SiO<sub>2</sub> 박막내부에 존재하는 양전하들에 기인한다고 알려져 있다[13,14].

FGA처리 전 MIS구조의 C-V 곡선에서의 플랫폼 전압(V<sub>fb</sub>) 값은 약 -4.5 V 정도의 값들을 가지는 결과를 보여 주었으며, 각 조건에서 이상적인 곡선에 비해 절연막의 트랩과 이온의 존재로 인한 기울기 왜곡이 생겼으며, 드리프트형 hysteresis 현상을 나타내었다. O<sub>2</sub> gas를 주입하지 않은 박막에 비해 O<sub>2</sub> gas를 주입한 박막의 기울기 왜곡이 심한 걸로 보아 O<sub>2</sub> gas 주입으로 chamber 내 활발한 반응으로 박막 증착시 많은 전하들이 박막내 존재하게 되고 이로 인한 영향으로 판단되다. 또한 계면 고정 전하는 장시간의 열처리 동안에도 막내에 생성되므로, MIS구조형성 시 ohmic contact을 위한 15분간의 열처리 시간도 영향을 미쳤을 것으로 예상된다.

이와 비교하여 400 °C에서 10분간 forming gas (H<sub>2</sub>: 20 %, N<sub>2</sub>: 80 %) annealing을 한 후 박막의 플랫폼 전압(V<sub>fb</sub>) 값이 표 1에서와 같이 약 -1~-3V 사이의 값을 가져 처리 전후하여 1~3V의 값의 변화를 보여주었다.

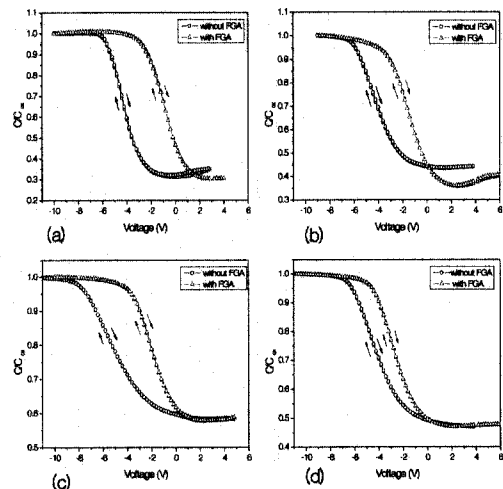


그림 7. FGA 처리 유, 무에 따른 C-V 특성곡선.  
 Fig. 7. The capacitance-voltage characteristics with and without FGA treatment.

그리고 전체적인 hysteresis의 기울기가 증가하는 경향을 모두 보였고, C-V 곡선을 이용하여 terman 법으로 구한 SiO<sub>2</sub> 박막의 midgap에서의 트랩밀도 (D<sub>it</sub>) 값의 변화와 고정 전하 (Q<sub>f</sub>) 값을 표 2에서 보인 것과 같이 박막 성장 시 주입된 산소량과 수소화 처리인 FGA 전·후 하여 값의 변화가 보였다. 산소량에 따른 증착된 막의 결과를 살펴보면, 전반적으로 산소량이 증가된 경우 midgap 내에서의 트랩 전하들이 일정 부분 감소하였다. 또한 FGA 처리에 따른 박막의 경우 처리 전의 박막에 비해 약간의 트랩밀도의 감소를 가져와 FGA 처리를 통해 H의 박막내 확산으로 계면과 박막내의 트랩들이 감소됨을 알 수 있었다.

표 1. FGA 처리 유, 무에 따른 플랫폼 전압.  
Table 1. Flat band voltage(V<sub>fb</sub>) value with and without FGA treatment.

O <sub>2</sub> gas flow	플랫폼 전압 (V <sub>fb</sub> )	
	without FGA	with FGA
0 lpm	-4.6	-1.4
50 lpm	-4.4	-2.0
100 lpm	-4.6	-1.7
200 lpm	-4.4	-3.0

표 2. FGA 처리 유, 무에 따른 결함 특성.  
Table 2. Defect properties (Q<sub>f</sub>, D<sub>it</sub>) with and without FGA treatment.

O <sub>2</sub> gas flow (lpm)	Q <sub>f</sub> (C) (×10 <sup>10</sup> )		D <sub>it</sub> (cm <sup>-2</sup> eV <sup>-1</sup> ) (×10 <sup>10</sup> )	
	without FGA	with FGA	without FGA	with FGA
0	8.440	4.117	11.83	9.350
50	6.677	4.492	9.823	7.980
100	4.646	3.104	7.986	7.016
200	7.233	5.267	11.22	9.030

#### 4. 결론

본 논문의 목적은 게이트 절연막으로 사용할 산화막 연구이며, 이에 TEOS/O<sub>2</sub>를 이용하여 APCVD법을 통한 SiO<sub>2</sub> 박막 연구와 수소화 처리를 통해 절연막의 전기적 특성을 향상 시키고자 FGA에 대해 연구하였다.

TEOS/O<sub>2</sub>를 사용하여 증착된 박막에 있어 산소의 주입에 의해 TEOS source의 분해 및 반응을 활성화시킴으로써 산화막의 증착 속도를 증가시켰다. 또한, 충분한 산소가 공급됨으로써 박막의 다공성이 감소하고 Si이 산소원자와 충분히 반응하여 tetrahedral구조를 이루어 박막의 조성이 stoichiometry에 부합되게 증착됨을 알 수 있었다. 더불어 APCVD법을 통한 SiO<sub>2</sub> 박막은 전기적 특성을 저하시키는 Si-H 피크와 Si-OH 피크가 나타나지 않았다.

수소화 처리인 forming gas annealing은 산화막 내로의 H의 확산을 활성화 시켜 SiO<sub>2</sub>/Si 계면이나 표면의 dangling bond를 passivation함으로써 계면 고정전하 및 misgap에서의 트랩밀도의 양을 낮출 수 있었다. 또한 산화막의 플랫폼 전압(V<sub>fb</sub>)을 positive 방향으로 약 1~3V 정도 변화를 주어 막의 전기적 특성의 개선을 보였다.

본 실험의 결과로부터 게이트 절연막으로서 양호한 산화막을 얻기 위하여 상압에서 TEOS source 사용의 가능성을 확인하였으며, 게이트 절연막의 특성 개선을 위한 forming gas annealing이 막의 전기적 특성을 개선할 수 있는 수소화 처리의 좋은 방안을 확인하였다.

#### 감사의 글

본 연구는 한국과학기술재단의 지역협력연구센터(RRC)인 성균관대학교 정보통신용 신기능성 소재 및 공정 연구센터의 지원(과제번호 : R1 2-2 0 0 2-0 5 7-0 2 0 0 3-0)으로 이루어진 것으로 이에 감사드립니다.

#### 참고 문헌

[1] Hiroaki Kitahara, Mitsutaka Morimoto, Hidehiko Katoh, and Masaya Hijikigawa, "Long term roadmap for products and technology of TFT-LCD toward 2010", Proc. 2002 IDW conf., SID, p. 291, 2002.  
 [2] Kenji Nakazawa, "Recrystallization of amorphous silicon films deposited by low-pressure chemical vapor deposition from Si<sub>2</sub>H<sub>6</sub> gas", J. Appl. Phys., Vol. 69, No. 3, p. 1703, 1991.  
 [3] 이준신, 이호, 도이미, 정창오, 유진태, 강해성,

- 박영복, 임동우, 김관식, "2002 신기술동향조사 보고서 - 박막트랜지스터", p. 166. 2002.
- [4] 이인찬, 마대영 "Oxide- Nitride- Oxide 막을 게이트 절연막으로 사용하여 제조한 다결정실리콘 박막트랜지스터의 특성", 전기전자재료학회논문지, 16권, 12호, p. 1065, 2003.
- [5] 김상기, 박일용, 구진근, 김종대 "다양한 기을 기를 갖는 TEOS 필드 산화막의 경사식각", 전기전자재료학회논문지, 15권, 10호, p. 844, 2002.
- [6] B. L. Sopori, X. Deng, j. p. Benner, A. Rohatgi, p. Sana, S. K. Estreicher, Y. K. Park, and M. A. Roberson "Hydrogen in silicon: A discussion of diffusion and passivation mechanisms", Solar Energy Materials and Solar Cells., Vol 41/42 p. 159, 1996.
- [7] F. V. Farmakis, D. M. Tsamados, J. Brini, G. Kamarinos, C. A. Dimitriadis, and M. Miyasaka "Hydrogenation in laser annealed polysilicon thin-film transistors", Thin Solid Films., Vol. 383, p. 151, 2001.
- [8] 이시우, 김효육, 이정현 "TFT-LCD 용 게이트 절연막 제조 연구", 기술개발 보고서, p. 19, 1998.
- [9] S. Wolf, R. N. Tauber "Silicon Processing for the VLSI Era" lattice press. p. 75, 2000.
- [10] K. Ramkumar, A. N. Saxena, J. Electrochem. Soc., Vol. 149(9), p. 2669, 1993.
- [11] 권순현, 선우웅, 김의정, "Watkins Johns on System에서 TEOS/오존에 의한 SiO<sub>2</sub> 화학증착", Theories and Application of chem. Eng., Vol. 2, No 2, p. 2607, 1996.
- [12] S. K. Ray, C, K. Maiti, S. K. Lahiri, and N. B. Chakrabarti. "Properties of silicon dioxide films deposition at low temperatures by microwave plasma enhanced decomposition of tetraethylorthosilicate", J. vac. Sci. Technol, B., Vol. 10, No, 3, p. 1139, 1992.
- [13] K. Shroder "Semiconductor Material and Device Characterization", Wiley, p. 244, 1990.
- [14] E. H. Poindexter, P. J. Caplan, and G. J. Geradi "The Physics and Chemistry of SiO<sub>2</sub> and the Si-SiO<sub>2</sub> Interface", Plenum Press, New York, p. 299, 1988.