

GaAs 기판 위에 EDMIn과 TBP로부터 성장되고 양극산화 처리된 InP Schottky Diode

Anodically Oxidized InP Schottky Diodes Grown From EDMIn and TBP on GaAs Substrates

유충현

(Choong-Hyun Yoo)

Abstract

Au/oxide/n-InP Schottky diodes were fabricated from heteroepitaxial InP layers grown on GaAs substrates by the metalorganic vapor phase epitaxy (MOVPE) method from a new combination of source materials: ethyldimethylindium (EDMIn) and tertiarybutylphosphine (TBP). Anodic oxidation technique by using a solution of 10 g of ammonium pentaborate in 100 cc of ethylene glycole as the electrolyte was used to deposit a thin oxide layer. The barrier heights determined from three different techniques, current-voltage (I-V) measurements at room temperature and in the temperature range of 273 K - 373 K, and room temperature capacitance-voltage (C-V) measurements are in good agreement, 0.7 - 0.9 eV which is considerably high as compared to the 0.45 - 0.55 eV in Au/n-InP Schottky diode without a passivation layer. The ideality factors of 1.1 - 1.3 of the Schottky diodes were also determined from the I-V characteristics. Deep level transient spectroscopy (DLTS) studies revealed only one shallow electron state at 92.6 meV below the bottom of the conduction band and no deep state in the heteroepitaxial InP layers grown from EDMIn and TBP.

Key Words : InP, EDMIn, TBP, MOVPE, anodic oxidation

1. 서론

InP계 화합물 반도체는 그들의 우수한 광학적 특성과 높은 캐리어 이동도 및 큰 표동 속도 등에 의해 광학 및 마이크로파 소자들을 제작함에 있어 매우 유용하다. 그러나 벌크 InP 웨이퍼는 값이 비싸고 직경을 크게 하기가 어려울 뿐 아니라 많은 결함을 포함하게 되어, Si 위에 소자를 만들 수 있

을 정도의 우수한 InP 에피층을 성장하는 것은 매우 매력적인 연구 대상이 되어왔다. 이는 III-V족 화합물 반도체보다 열 전도도가 우수하고 기계적 강도가 클 뿐 아니라 결함이 적은 큰 직경의 Si 웨이퍼를 값싸게 얻을 수 있기 때문이다. 더구나 Si 위에 III-V족 반도체 소자를 제작함은 III-V족 소자의 우수한 특성을 Si의 높은 집적 능력과 조합할 수 있는 장점이 있다. Si 위에 InP 에피층을 성장하기 위해서는 일반적으로 GaAs 중간층을 이용하는데, 이는 InP와 Si간의 큰 격자 불일치가 InP 에피층에 많은 결함을 야기하기 때문이다. 여러 연구자[1-3]들이 GaAs 중간층을 사용하여 Si 기판 위에 성공적으로 InP를 성장하였음을 보고하였다.

청주대학교 정보통신공학부

(충북 청주시 상당구 내덕동 36,

Fax : 043-229-8456

Corresponding Author : hyun@chongju.ac.kr)

2003년 2월 10일 접수, 2003년 3월 4일 1차 심사완료,
2003년 3월 24일 2차 심사완료, 2003년 4월 7일 최종 심사완료

Metalorganic vapor phase epitaxy (MOVPE) 기술로 InP계 III-V족 화합물 반도체[4]를 성장함에 있어 In을 위해서는 trimethylindium (TMIn)이, V족 원소를 위해서는 arsine (AsH₃)과 phosphine (PH₃) 같은 수소화물(hydride)이 통상적으로 사용된다. 그러나 V족의 수소화물은 매우 유독한 가스일 뿐만 아니라 열 적으로 매우 안정하여 큰 V/III 분자량 비를 필요로 하기 때문에 다루거나 보관하기가 매우 어려운 실정이다. 따라서 근래에 들어 이를 대체하기 위해 주로 유기화합물들이 개발되어 왔으며, 이들에 대한 연구 결과도 보고된 바 있다. 특히 AsH₃과 PH₃보다 열 적으로 덜 안정하고 유독성이 현저히 적어 다루기가 용이한 tertiary-butylarsine (TBAs)이나 tertiarybutylphosphine (TBP)으로부터 성장된 GaAs와 InP 에피층은 우수한 표면 특성과 훌륭한 광학적 및 전기적 특성을 보임으로써 TBAs와 TBP가 AsH₃과 PH₃의 대용 물질로 사용될 수 있다는 가능성을 보여 주었다[5,6]. 또한 비교적 새로운 In 원료인 ethyldimethylindium (EDMIn)은 통상적인 In 원료인 TMIn과 비슷한 증기압을 갖는 반면, TMIn과 달리 상온에서 액상이다. TMIn은 상온에서 고상이기 때문에 소모됨에 따라 표면적이 달라져 반응에 사용되는 양을 조절하기가 쉽지 않다는 단점이 있다. York 등[7]은 TMGa, AsH₃과 EDMIn으로부터 GaInAs의 성장을 검토한 바 있다.

한편 에피층을 성장하고 Schottky 다이오드를 제작하여 그 접합 특성을 평가하는 것은 에피층의 전기적 성질을 평가함에 있어 매우 유용하다. 보통 Au/n-InP Schottky 다이오드의 전위장벽은 0.45 - 0.55 eV로 보고되고 있다[8-11]. 이는 Schottky barrier의 전위장벽이 반도체 bandgap 에너지의 약 1/3가 된다는 실험적 관계[8]로부터 유추된 0.9 eV보다 상당히 작은 값으로, 이는 표면에서의 매우 높은 재결합 속도에 기인한다. 이에 따라 Schottky 다이오드는 역바이어스 하에서 큰 누설전류를 보이게 되어 에피층의 질을 평가함에 있어 큰 장애요인이 되고 있다. 이를 해결하기 위해 보통 반도체와 Schottky 전극용 금속 사이에 얇은 산화막을 성장시켜 만든 금속-산화막-반도체 구조[12]를 응용하는데, 이 산화막은 훌륭한 절연체로서 표면에서의 재결합 속도와 누설전류를 감소시키고 전위장벽을 증가시킴에 있어 매우 유효하다.

본 연구에서는 대기압 MOVPE 기술을 이용하여 GaAs 기판 위에 EDMIn과 TBP로부터 InP 에피층을 성장하고 그 특성을 분석하여 이들 새로운

조합의 사용 가능성을 검토하였다. 성장된 InP 에피층의 결정성과 결합정도 및 광학적 특성 등은 별도의 논문으로 보고하였으므로[13] 본 연구에서는 InP 에피층 표면에 양극산화법으로 산화막을 형성한 후 Au를 비전기적으로 도금하여 Schottky diode를 만들고 전류-전압-온도 (I-V-T), 커패시턴스-전압 (C-V) 및 deep level transient spectroscopy (DLTS) 측정을 통하여 그 접합 특성을 평가하였다.

2. 실험

EDMIn과 TBP로부터 InP를 GaAs 기판 위에 이중 성장하였다. 이는 palladium-diffused H₂를 캐리어 가스로 사용하는 대기압 MOVPE 성장기술을 이용하여 수행되었다. 기판으로는 [111] 방향으로 2 - 3° 벗어난 (100) 면의 Si-doped GaAs 웨이퍼를 사용하였다. 반응로에 삽입되기 전에 기판을 H₂SO₄:H₂O₂:H₂O = 8:1:1 용액으로 에칭한 후 탈이온수(deionized water)로 완전히 세척하고 N₂로 blow-dry하였다. 처리된 기판은 SiC로 코팅된 graphite susceptor에 놓여져 2 kW 램프에 의해 가열되었다. 본 공정을 시작하기 전에 먼저 GaAs 기판을 H₂/TBAs 분위기에서 650°C로 15분 동안 가열함으로써 표면의 산화막을 제거한 후, 기판의 온도를 성장 온도로 낮추어 목적인 층을 성장하였다. 기판과 에피층 간의 격자 불일치에 의한 결함 발생을 최소화하기 위해 2단계 성장법을 사용하여 핵 형성층은 400 °C에서, 에피층은 600°C에서 성장하였는데 인위적인 불순물 도핑 없이 성장된 InP 에피층은 n형으로, 그 캐리어 농도와 두께는 그림 1에 보이는 바와 같이 각각 $1 \times 10^{16} \text{ cm}^{-3}$ 과 2 μm이었다. 자세한 성장 조건 및 성장된 에피층의 결정성 및 광학적 특성은 별도의 논문[13]으로 보고하였다.

성장된 InP 에피층으로 Au/oxide/n-InP Schottky 다이오드를 제작하였는데, 이를 위해 양극 산화법을 이용하였다. 먼저 GaAs 기판의 뒷면을 깨끗이 에칭하여 1.2 μm 두께의 Ag를 E-beam 증착기로 진공 증착하고 수소 분위기에서 450°C로 20분간 열처리함으로써 저항 접촉을 형성하였다. 양극산화를 하기 전에 InP 표면을 0.1% bromine methanol 용액으로 30초간 에칭하고 methanol로 린스하였다. 전해액으로는 100 cc의 ethylene glycol에 10g의 ammonium pentaborate를 섞어서

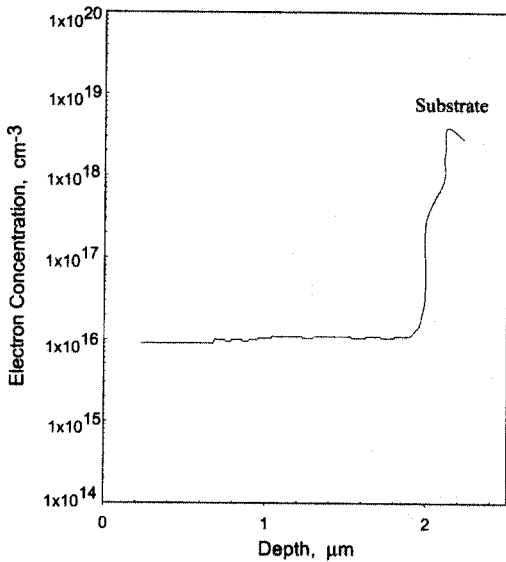


그림 1. InP 에피층의 캐리어 농도 프로파일.
 Fig. 1. A carrier concentration profile in an InP epitaxial layer.

사용하였는데 non-aqueous 용액을 사용함은 양질의 산화막을 얻는데 필수적이다. 시료를 양극에, graphite 봉을 음극에 연결하여 작은 직류 전압을 가함으로써 산화막 형성을 시작하고 전압을 6 V까지 서서히 증가시킨 후 산화막에 의해 전류가 감소할 때까지 이 값으로 고정하였다. 산화막의 성장률은 인가된 직류 전압에 의존하였는데, 본 실험에서는 약 10 Å/V이었고 결국 산화막의 두께는 약 60 Å이었다. 이렇게 형성된 산화막 위에 AuCl₃를 적용함으로써 직경 4 mm의 Schottky 접촉을 형성하고, Au 전극 위를 Ag 에폭시로 처리하였다. 완성된 다이오드의 구조는 그림 2에 보이는 바와 같다.

3. 결과 및 고찰

제작된 다이오드에 대해 실온 및 273 K부터 373 K까지 온도범위에서의 전류-전압 (I-V) 특성과 커패시턴스-전압 (C-V) 특성을 측정하여 diode의 이상계수와 전위장벽의 높이를 구하고, DLTS로 이중 성장된 InP 에피층의 전자상태를 조사하였다. I-V 특성 측정을 위해서는 Hewlett-Packard의 4145A semiconductor parameter analyzer를 사

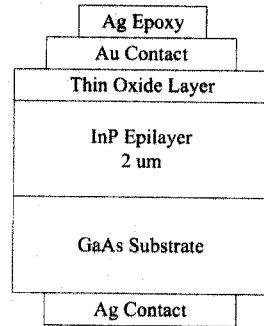


그림 2. 제작된 InP Schottky diode의 구조.
 Fig. 2. An InP Schottky diode's structure.

용하였고, DLTS 측정을 위해서는 Bio-Rad의 deep level transient spectrometer, Polaron S4600을 사용하였다.

실온에서 측정된 전류-전압 (I-V) 특성곡선으로부터 전위장벽의 높이 ϕ_b 와 다이오드의 이상계수 (ideality factor) n 은 각각 식 (1)과 (2)에 의해 구해질 수 있다. 여기서 J_0 는 역포화 전류밀도이며, A^* 는 유효 Richardson 상수로 n-InP의 이것은 $8.76 \text{ Acm}^{-2}\text{K}^{-2}$ 이다.

$$J_0 = A^* T^2 \exp\left(-\frac{q\phi_b}{kT}\right) \quad (1)$$

$$n = \frac{q}{kT} \frac{dV}{d(\ln J)} \quad (2)$$

I-V 측정 결과로부터 제작된 다이오드들의 이상계수와 전위장벽의 높이는 각각 1.1 - 1.3과 0.7 - 0.9 eV의 범위 내에서 반복적으로 구하여졌다. 그림 3으로 면적 0.12 cm^2 인 한 다이오드의 $\ln(I)$ -V 특성을 나타내었다. $V = 0$ 에 외삽함으로써 구해진 역포화 전류밀도는 $2.1 \times 10^{-9} \text{ A/cm}^2$ 이었으며, 식 (1)에 의해 계산된 전위장벽의 높이는 0.867 eV이었다. 또한 직선 부분의 기울기로부터 식 (2)에 의해 1.1의 이상계수를 구하였다. 역 바이어스를 15 V까지 인가하였으나 파괴는 발생하지 않았으며, 15 V에서의 누설전류는 $5 \mu\text{A}$ 이었다. 누설전류의 크기가 이처럼 다소 높은 이유는 다이오드의 모든 제작 과정을 마친 후 $200 \text{ }^\circ\text{C}$ 에서 15분 동안 열처리하였는데 이때 Au가 산화막 내로 확산되었거나 양극 산화로 인해 형성된 산화막의 표면에서 P_2O_5 와 In_2O_3 의 구성비 차이에 의한 것으로 판단된다.

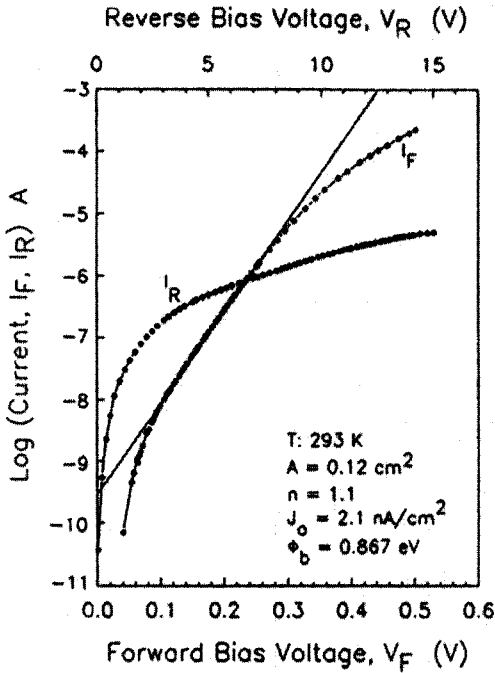


그림 3. InP Schottky diode의 전류-전압 특성.
 Fig. 3. A current-voltage characteristics of an InP Schottky diode.

그림 3의 I-V 측정에 사용된 다이오드에 대해 273 - 373 K의 온도범위 내에서 I-V를 측정하고 $V_F = 0$ 일 때의 전류밀도, 즉 역포화 전류밀도의 온도변화에 대한 Richardson plot을 그림 4로 나타내었다. 제한된 온도범위에서 Richardson 상수와 전위장벽의 높이는 온도변화에 무관하기 때문에 식 (1)로부터 유도되는 식 (3)에 의해 그림 4의 기울기로부터 구해진 전위장벽의 높이는 0.856 eV로 I-V 특성곡선으로부터 구하여진 전위장벽의 높이와 비슷하였다.

$$\ln\left(\frac{J_0}{T^2}\right) = \ln(A^*) - \frac{q}{kT} \phi_b \quad (3)$$

또한 1 M Ω 커패시턴스-전압 (C-V) 측정으로 구하여진 전위장벽의 높이도 I-V 측정으로 구해진 것과 대체로 일치함으로써 계면상태의 주파수 의존성이 없음을 나타내었다. 그림 3의 I-V 측정에 사용된 다이오드에 대한 $(C/A_e)^2$ -V 특성곡선을 그림 5로 나타내었다. 역바이어스 전압에 대한 $(C/A_e)^2$ 로부터 외삽에 의해 $(C/A_e)^2 = 0$ 이 되는 점, 즉 전압

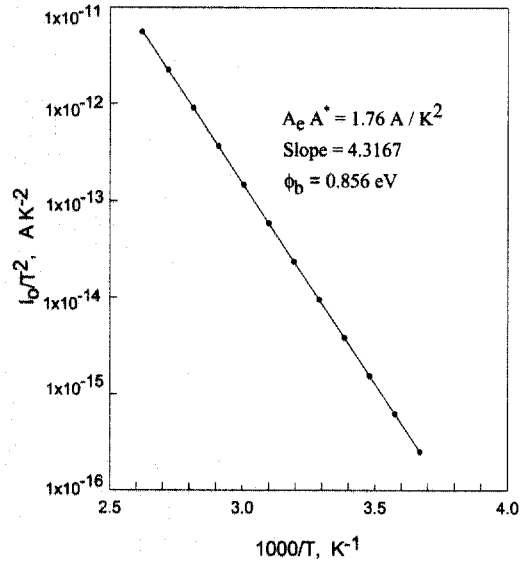


그림 4. 그림 3에 사용된 diode의 Richardson plot.
 Fig. 4. A Richardson plot of a diode used in Fig. 3.

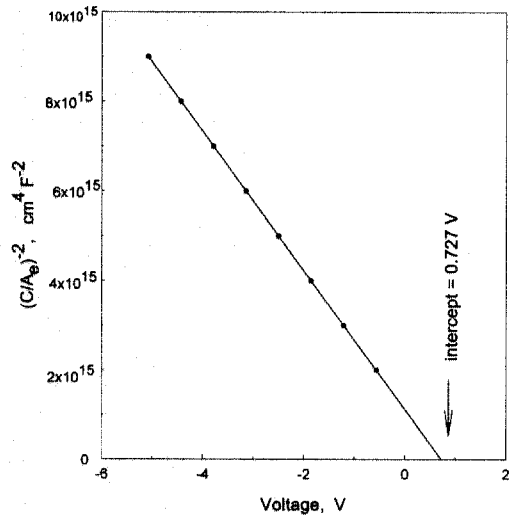


그림 5. 그림 3에 사용된 diode의 (단위면적 당 커패시턴스)²-전압 특성곡선.
 Fig. 5. A $(C/A_e)^2$ -V characteristics of a diode used in Fig. 3.

측과의 교점 V_i 를 구한 후 식 (4)와 (5)에 의해 구하여진 전위장벽의 높이는 0.853 eV였다.

$$V_i = V_{bi} - \frac{kT}{q} \quad (4)$$

$$\psi_b = V_{bi} + \frac{kT}{q} \ln\left(\frac{N_c}{N_d}\right) \quad (5)$$

Bio-Rad의 deep level transient spectrometer, Polaron S4600을 이용하여 GaAs 기판 위에 성장된 InP 이중 접합 에피층의 깊은 준위를 조사하였다. 1000 sec⁻¹, 400 sec⁻¹, 그리고 200 sec⁻¹의 서로 다른 세 rate window에 대해 측정하였는데, 그림 6은 전자농도가 9.37 x 10¹⁵ /cm³인 다이오드에 대한 측정결과를 보이고 있다. 그림에서 보이는 바

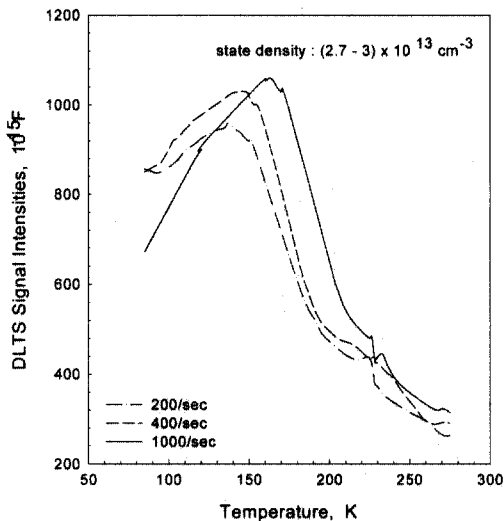


그림 6. GaAs 기판 위에 이중성장된 InP 에피층의 전자상태에 대한 DLTS 스펙트럼.

Fig. 6. DLTS spectra of electron states in an InP heteroepitaxial layer on a GaAs substrate.

표 1. DLTS 신호의 피크 온도.

Table 1. Peak temperatures of DLTS signals.

Rate window	peak 온도(K)	peak 치(F)
1000 sec ⁻¹	162.7	1.06 x 10 ⁻¹²
400 sec ⁻¹	147.7	1.03 x 10 ⁻¹²
200 sec ⁻¹	136.6	9.6 x 10 ⁻¹³

와 같이 각 rate window에 대해 단지 하나씩의 피크만 검출되었고 피크일 때의 온도(피크 온도)를 표 1로 정리하였다. 따라서 성장된 InP 에피층 내에는 단지 하나의 전자 상태만 존재하는 것을 알 수 있다.

각 rate window는 각 신호의 피크에 해당하는 온도 T와 식 (6)[14]의 관계가 있으므로 이를 이용하여 검출된 전자상태의 에너지 준위를 구할 수 있다.

$$\text{rate window} = \gamma_n \sigma_n T^2 e^{-\Delta E/kT} \quad (6a)$$

$$\ln\left(\frac{\text{rate window}}{T^2}\right) = \ln(\gamma_n \sigma_n) - \frac{\Delta E}{k} \frac{1}{T} \quad (6b)$$

여기서 γ_n 과 σ_n 은 각각 electron density-of-states 유효질량과 electron capture cross section 이고, ΔE 는 전도대와 전자상태간의 에너지 차이를 의미한다. 그림 7은 검출된 전자상태의 에너지 준위를 구하기 위한 그래프이다. 이 그래프의 기울기로부터 검출된 전자 상태의 에너지 준위는 식 (6b)에 의해 전도대로부터 92.6 meV 떨어져 있는 것으로 계산되었다. 이는 검출된 전자상태가 깊은 준위에 있는 트랩이 아니라 매우 얇은 위치에 있는 것임을 나타낸다. 또한 검출된 전자상태의 밀도, N_T 는 식 (7)[14]에 의해 계산한 결과, (2.7 - 3) x 10¹³ cm⁻³ 이었다. 여기서 ΔC_{TOT} 은 신호의 각 피크 값이며, C(0)는 quiescent reverse bias capacitance 값으로 측정에 사용된 다이오드의 -5 V에서의 C(0)는 704 pF이었다.

$$N_T = \frac{2\Delta C_{TOT}}{C(0)} N_d \quad (7)$$

4. 결론

본 연구에서는 GaAs 기판 위에 새로운 source 조합인 EDMIn과 TBP로부터 InP 에피층을 성장하고 Au/oxide/n-InP Schottky 다이오드를 제작하여 그 특성을 분석하였다. 산화막은 100 cc의 ethylene glycole에 10 g의 ammonium pentaborate를 넣은 용액을 사용하여 양극 산화법으로 성장하였고, Au Schottky 전극은 AuCl₃로 비전기적으로 도금하였다.

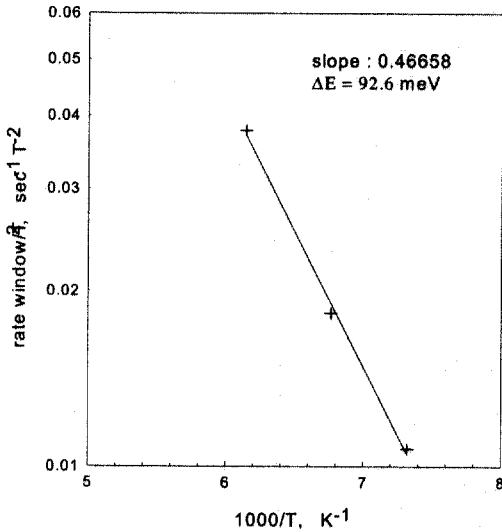


그림 7. rate window/T² - 1/T 특성 곡선.

Fig. 7. A relation of rate window/T² versus 1/T.

측정 결과로부터 구하여진 전위장벽의 높이는 0.7 - 0.9 eV이었으며, ideality factor는 1.1 - 1.3, 역과파 전압은 15 V 이상으로 다른 방법으로 표면을 passivation하여 제작된 InP MIS 또는 MOS 다이오드에 비해 우수한 전기적 특성을 보여주고 있다.

또한 DLTS 측정 결과, 전도대로부터 92.6 meV 떨어진 얇은 에너지 상태 하나만 발견되었을 뿐 깊은 준위의 상태가 발견되지 않았으므로 결론적으로 EDMIn과 TBP로도 우수한 성질의 InP 에피층을 GaAs 기판 위에 이중 성장할 수 있음을 보여주었다.

참고 문헌

[1] S. J. Pearton, K. T. Short, A. T. Macrander, C. R. Abernathy, V. P. Mazzi, N. M. Haegel, M. M. Al-jassim, S. M. Vernon, and V. E. Haven, "Characterization of InP/GaAs/Si structures grown by atmospheric chemical vapor deposition", J. Appl. Phys., Vol. 65, p. 1083, 1989.
 [2] M. Sugo and M Yamaguchi, "Buffer layer effects on residual stress in InP on Si substrates", Appl. Phys. Lett., Vol. 54, p. 1754, 1989.

[3] M. Sugo, Y. Takanashi, M. M. Al-jassim, and M. Yamaguchi, "Heteroepitaxial growth and characterization of InP on Si substrates", J. Appl. Phys., Vol. 68, p. 540, 1990.
 [4] 범진욱, 윤상원, "밀리미터파 InP 소자 기술", 전기전자재료학회지, 12권, 8호, p. 18, 1999.
 [5] T. Miyamoto, S. Sato, Z. Pan, D. Schlenker, F. Koyama, and K. Iga, "GaInAs/GaInAs short-period superlattice quantum well structures grown by MOCVD using TBAs and DMHy", J. Cryst. Growth, Vol. 195, p. 421, 1998.
 [6] M. Razeghi, F. Omnes, R. Blondeau, Ph. Maurel, M. Defour, O. Acher, E. Vassilakis, G. Mesquida, J. C. C. Fan, and J. Salerno, "A high quantum efficiency GaInAs-InP photodetector-on-silicon substrate", J. Appl. Phys., Vol. 65, p. 4066, 1989.
 [7] P. K. York, K. J. Beernink, J. Kim, J. J. Coleman, G. E. Fernandez, and C. M. Wayman, "Ethylindimethylindium for the growth of InGaAs-GaAs strained-layer lasers by metalorganic chemical vapor deposition", Appl. Phys. Lett., Vol. 55, p. 2476, 1989.
 [8] C. A. Mead and W. G. Spitzer, "Fermi level position at metal-semiconductor interfaces", Phys. Rev., Vol. 134, No. A713, p. 1964.
 [9] G. G. Roberts and K. P. Pande, "Electrical characteristics of Au/Ti-(n-type) InP Schottky diodes", J. Phys. D, Vol. 10, p. 1323, 1977.
 [10] D. V. Morgan, M. J. Howes, and W. J. Devlin, "A study of gold/n-InP contacts", J. Phys. D, Vol. 11, p. 1341, 1978.
 [11] E. Hokelek and G. Y. Robinson, "A comparison of Pd Schottky contacts on InP, GaAs and Si", Solid State Electron., Vol. 24, p. 99, 1981.
 [12] 김선태, 문동찬, "급속 열산화 방법으로 형성된 InP 자연 산화막의 특성", 전기전자재료학회논문지, 5권, 4호, p. 25, 1992.
 [13] 유충현, "EDMIn, TBP와 TBAs를 이용한 InP/GaAs와 GaInAs/GaAs의 MOVPE 성장", 전기전자재료학회논문지, 11권, 1호, p. 12, 1998.
 [14] S4600 DLTS system Instruction Manual, Bio-Rad Polaron Equipment Limited.