

POU 슬러리 필터와 탈이온수의 고분사법에 의한 패드수명의 개선

Improvement of Pad Lifetime using POU (Point of Use) Slurry Filter and High Spray Method of De-ionized Water

박성우*, 김상용**, 서용진*
(Sung-Woo Park*, Sang-Yong Kim**, Yong-Jin Seo*)

Abstract

As the integrated circuit device shrinks to smaller dimensions, chemical mechanical polishing (CMP) process was required for the global planarization of inter-metal dielectric (IMD) layer with free-defect. However, as the IMD layer gets thinner, micro-scratches are becoming as major defects. Micro-scratches are generated by agglomerated slurry, solidified and attached slurry in pipe line of slurry supply system. To prevent agglomerated slurry particle from inflow, we installed 0.5 μm point of use (POU) filter, which is depth-type filter and has 80% filtering efficiency for the 1.0 μm size particle. In this paper, we studied the relationship between defect generation and polished wafer counts to understand the exact efficiency of the slurry filtration, and to find out the appropriate pad usage. Our experimental results showed that it is impossible to prevent defect-causing particles perfectly through the depth-type filter. Thus, we suggest that it is necessary to optimize the slurry flow rate, and to install the high spray bar of de-ionized water (DIW) with high pressure, to overcome the weak-point of depth type filter.

Key Words : Chemical mechanical polishing (CMP), point of use (POU), inter-metal dielectric (IMD), micro-scratch, pad lifetime, high spray bar

1. 서론

반도체 집적회로 소자가 deep 서브마이크론 영역으로 스케일 다운(scale down)됨에 따라 더욱 높아져 가는 소자간의 단차(step height)를 극복하고자 CMP(chemical mechanical polishing)에 의한 광역

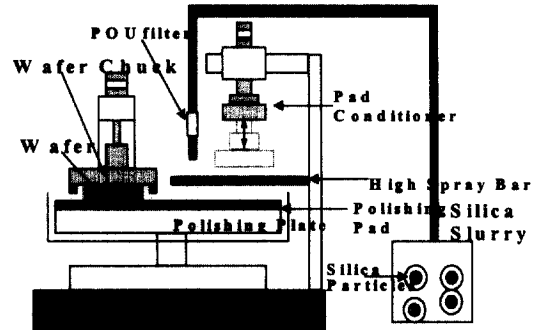
평탄화(global planarization)가 필요하게 되었고, 결함이 전혀 없는 최적의 CMP 공정이 요구되어지고 있다[1-3]. 또한 IMD(inter-metal dielectric)층에서 금속간의 피치(pitch)사이즈가 더 작아짐에 따라 미세한 스크래치(scratch)가 회로의 성능을 저하시키고 소자 수율(yield)에 미치는 영향이 매우 커 이러한 결함(defect)들을 줄이기 위하여 많은 연구가 활발히 연구되어 지고 있다[4-6]. 절연물질의 CMP 공정시 사용되는 슬러리(slurry)의 대부분은 입자(particle) 크기가 대략 0.2 μm 인 폼드 실리카(fumed-silica)로 구성되어 있다. 그러나 연마가 진행되는 동안 슬러리 공급 라인에서 슬러리가 마르거나 덩어리져

* : 대불대학교 전기공학과
(전남 영암군 삼호면 산호리 72번지 대불대학교,
Fax : 061-469-1265
E-mail : syj@mail.daebul.ac.kr)

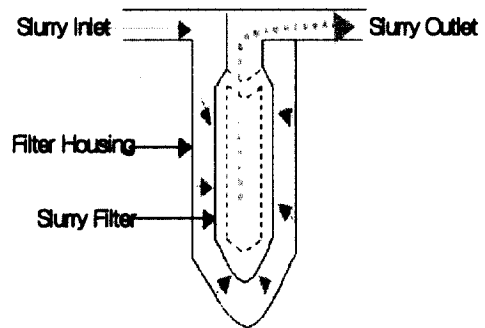
** : 아남 반도체(주) FAB 사업부
2001년 5월 11일 접수, 2001년 6월 7일 1차심사완료
2001년 7월 21일 2차심사완료

(agglomerate) 생성된 매우 큰 슬러리 입자들이 웨이퍼 표면과 만나면 스크래치를 형성한다[4, 5]. 칩 제조 공정에서 발생하는 마이크로 스크래치(micro-scratch)는 응고된 연마제에 의해 발생되며, 이 응고된 연마제는 연마제가 통과하는 파이프 관에서 고체화된 상태로 형성되기도 하고, 연마제의 제조시나 운반시 건조화 되거나 저장 탱크 속에서의 온도 변화, pH shock, 습도 변화 등에 영향을 받는다. 기존의 반도체 공정에서 사용되어 왔던 초순도 케미컬(ultra-pure chemical)의 여과법(filtration)과는 달리 CMP 슬러리의 여과법은 매우 어려운 공정이다[7]. 대부분의 경우 CMP 공정에 사용된 슬러리들은 웨이퍼 표면 위에 마이크로 스크래치에 의한 결함을 생성시킬 수 있을 만큼 큰 $1 \mu\text{m}$ 이상의 큰 입자들이나 덩어리들을 약간 포함하고 있다. 또는 슬러리 공급 파이프 속에 정체되어 있던 슬러리들이 응고되거나 덩어리져 공급되기도 한다. 그리고 IMD(inter-metal dielectric)층 위에 있는 미세한 마이크로 스크래치 주위에 남아 있는 금속 잔존물(metal residue) 등은 금속 브릿지(bridge)의 원인이 되거나 하부 금속층과의 침목(stringer) 역할을 하기도 한다. 또한 심각할 정도로 큰 스크래치는 하부층에 있는 박막의 금속 배선에도 직접 영향을 주게 된다. 특히, post-CMP 세정공정 동안 이러한 갈라진 틈(crack)을 통해 케미컬(chemical)들이 하부 금속배선으로 침투하여 금속을 부식(corrosion) 시키기도 한다[8,9]. 따라서 본 논문에서는 이상과 같은 문제점의 주원인이 되는 마이크로 스크래치들은 결국 덩어진 슬러리들이 유입되어 생성되므로 이를 막기 위해 $1.0 \mu\text{m}$ 의 크기의 슬러리 입자에 대해서 80% 정도 막아줄 수 있는 경사 깊이형(graded depth-type) 필터인 $0.5 \mu\text{m}$ 의 POU(point of use) 필터를 CMP 장비의 앞쪽에 설치하였다. 그러나 한 개의 패드(pad)위에서 200 ~ 300 장의 웨이퍼를 연속적으로 연마시킨다면 depth-type 슬러리 필터는 그 효율이 떨어져 더 심각한 마이크로 스크래치들의 원인이 될 수도 있다. 따라서 본 연구에서는 입도 분석기인 AccuSizer 780을 사용하여 $1 \mu\text{m}$ 이상의 크기를 갖는 슬러리 입자들의 분포를 조사하였다. 또한 마이크로 스크래치에 의한 결함 생성과 패드 위에서 연마가 진행된 웨이퍼 장수 사이의 관계를 통해 필터의 효율을 평가하고 적당한 패드 수명을 알아보았다. 마지막으로 depth-type 필터가 갖고 있는 한계성을 제시한 후 필터의 교체 없이도 연마효율을 개선시킬 수 있는 대체방안에 대해 검토하였다.

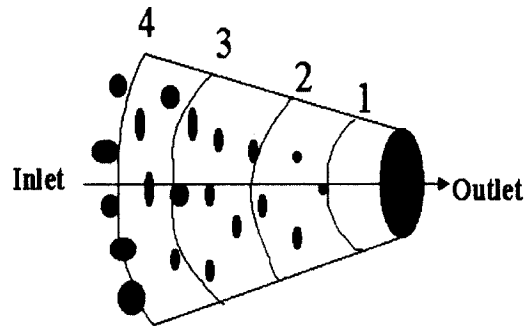
2. 실험



(a) IPEC Avanti 472 CMP 연마 장비



(b) POU 필터의 구조



(c) POU 필터의 원리

그림 1. CMP 공정 시스템의 개략도 (a) IPEC Avanti 472 CMP 연마 장비, (b) POU 필터의 구조, (c) POU 필터의 원리.
 Fig. 1. Schematic diagram of CMP processing system, (a) IPEC Avanti 472 CMP polisher, (b) structure of POU, (c) principle of POU filter.

본 실험에서 사용된 패턴(pattern) 웨이퍼는 다음과 같이 제조되었다. 먼저 공극(gap)을 채우기 위해 SOG(spin on glass) 막이 패턴 된 금속 배선 위에 코팅되었다. 그리고 PE-TEOS(plasma enhanced-tetra-ethyl ortho-silicate) 막을 18 KÅ 증착시켰고, 금속층 위에서 측정된 전체 두께는 대략 24 KÅ 이었다. 이러한 패턴 웨이퍼는 RODEL 사의 IC-1000/Suba-IV 패드(pad) 위에서 폼드 실리카 슬러리를 사용하여 전체 두께가 10 KÅ이 되도록 그림 1의 (a)에 보인 IPEC Avanti 472 연마기에서 연마를 진행하였다. 여기서 폼드 실리카 슬러리는 KOH 계열이며, pH는 10 ~ 11이고, 11%의 고체를 함유한다. 본 실험에서는 입자 크기가 비교적 큰 슬러리의 유입을 막기 위해 1.0 μm 크기의 슬러리 입자에 대해 80%의 여과 효과를 갖고 있는 graded depth-type의 0.5 μm POU (point of use) 필터를 그림 1(a)에 개략적으로 보인 IPEC 472 CMP 장치의 앞단에 설치하였다. 그림 1의 (b)와 (c)는 필터의 구조 및 원리를 개략적으로 나타낸 것으로 슬러리의 도입(inlet)부에서는 크기가 큰 입자들이 제거되고, 이 필터를 계속 통과할수록 작은 크기의 입자들이 제거되어 최끝단에서는 0.5 μm 이하의 입자만 통과 되도록 설계하였다. 연마 후 스크래치의 수는 Tencor 사의 AIT(advanced inspection tool)을 사용하여 웨이퍼의 표면을 관찰하였다. 슬러리 필터의 사용 유무에 따른 슬러리의 입자 크기 분포는 PSS(particle sizing system)인 AccuSizer 780을 사용하여 비교하였다. 또한 에이징(aging) 시간에 따른 덩어리진 슬러리의 양과 슬러리의 유속(flow rate) 변화에 따른 입자 크기의 분포도 고찰하였다.

3. 결과 및 고찰

그림 2는 CMP 공정 후 KLA 2135 시스템을 이용하여 관찰한 웨이퍼 표면의 결함밀도 맵(map)을 보인 것이다. 그림에서 검게 보이는 부분은 결함이 전혀 없는 무결함의 셀(cell) 영역을 나타내고, 하얗게 보이는 점들은 결함들의 분포를 나타낸다. 셀(cell) 당 많게는 10개 이상, 작게는 1 ~ 2개의 정도의 낮은 결함 분포를 보이고 있다. 이들 각각의 결함들을 더욱 자세하게 분석하기 위해 AIT 현미경으로 확대하여 그림 3에 나타내었다.

그림 3의 (a)와 (b)는 전형적인 마이크로 스크래치의 이미지를 나타낸 것이다. 그림 3의 (a)에서는 생선뼈(fish bone) 모양으로 금속 배선 2 ~ 3개를

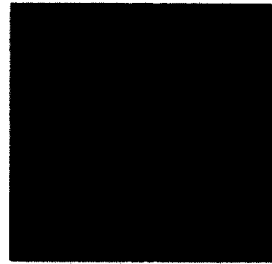
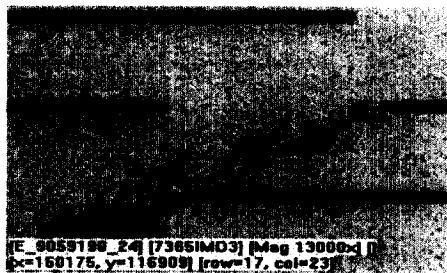
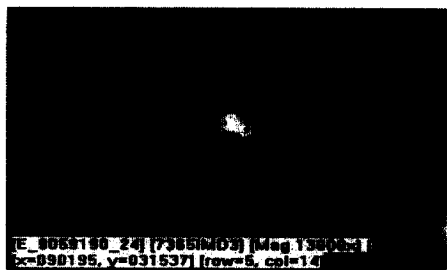


그림 2. KLA 2135 시스템으로 관찰한 웨이퍼 표면의 맵.

Fig. 2. Map of wafer surface observed by KLA 2135 system.



(a)

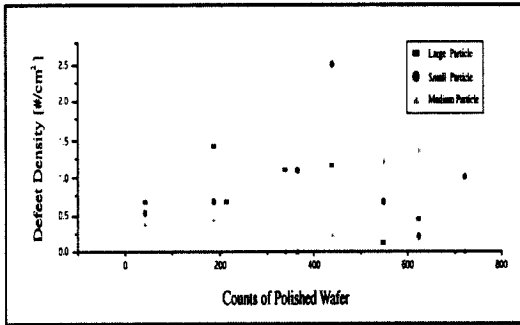


(b)

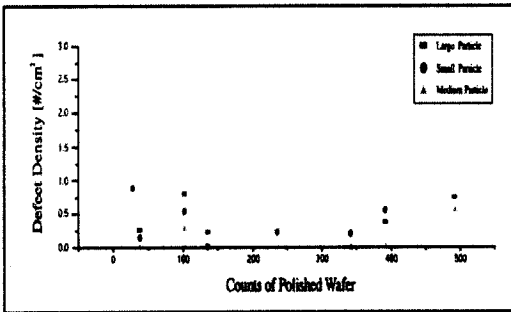
그림 3. AIT 현미경을 사용하여 확대한 웨이퍼 표면의 마이크로 스크래치 사진. (a) 금속 브릿지, (b) 침목

Fig. 3. Micro-scratch photograph of wafer surface expanded using AIT microscope. (a) metal bridge, (b) stringer

큼고 지나가는 마이크로 스크래치 주위에 금속 찌꺼기(metal residue) 들이 남아 있음을 볼 수 있다. 이는 서론에서 지적한데로 금속 브릿지(bridge) 현상을 일으킨다. 한편 그림 3의 (b)는 침목(stringer) 현상을 보인 것이며 이는 후속공정인 post-CMP 세정 공정 동안 갈라진 틈(crack)을 통해 케미컬들이 하부 금속배선으로 침투하여 금속을 부식(corrosion) 시키기도 한다.



(a) POU 필터를 사용하지 않은 경우



(b) POU 필터를 사용한 경우

그림 4. POU 필터의 사용 유무에 따른 결함밀도의 분포. (a) POU 필터를 사용하지 않은 경우, (b) POU 필터를 사용한 경우

Fig. 4. Trend chart of defect density using and not-using POU filter. (a) not-using POU filter, (b) using POU filter

그림 4는 POU 필터의 사용 유무에 따른 결함밀도의 분포를 보인 것이다. 여기서 small 파티클의 크기

는 1 μm 이하, medium 파티클은 1 ~ 3 μm , 그리고 large 파티클은 3 μm 이상으로 그 기준값을 잡은 것이다. 그림 4의 (a)에 보인 것과 같이 POU 필터를 사용하지 않은 경우에는 연마된 웨이퍼의 장수가 증가함에 따라 각 파티클 크기에 따른 결함밀도가 선형증가를 하고 있음을 알 수 있다. 그러나 그림 4의 (b)에 보인 것처럼 POU 필터를 사용한 경우에는 연마된 웨이퍼의 장수가 증가함에 따라 전체적으로 결함밀도가 감소하였으며 필터를 사용하지 않은 경우보다 웨이퍼 연마 진행에 따른 결함밀도의 의존성을 상당히 줄일 수 있음을 알 수 있다. 그러나 여전히 POU 필터를 사용한 후에도 결함은 발생하고 있다. 이는 슬러리 필터를 통과하는 중에도 슬러리가 계속 응고되어 덩어리지고 있음을 의미하는 것이다. 따라서 슬러리 필터의 효율을 더 자세하게 고찰하고, 결함을 초래할 수 있는 슬러리 파티클들의 갯수를 관찰하기 위해 공기 중에 노출된 병 속에 슬러리 샘플(sample)을 넣고 시간 경과에 따른 슬러리 파티클의 수를 관찰하였다.

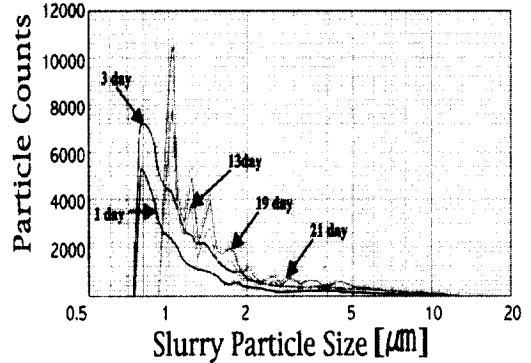


그림 5. 시간 경과에 따른 슬러리 입자의 크기 분포.

Fig. 5. Particle size distribution according to aging time.

그림 5는 시간 경과에 따른 덩어리진 슬러리 파티클들의 입자 크기 분포를 나타낸 것이다. 처음에는 0.7 μm 이상의 파티클들이 상당수 관찰되었으며 시간이 지날수록 더 큰 슬러리 파티클들이 생성되고 있음을 알 수 있다 특히, 13일 이후부터는 1 μm 이상의 상당히 큰 파티클들이 관찰되었다. 슬러리 필터의 수명에 대한 실험결과에서도 21일 후에 결함밀

도가 증가하기 시작하였고, 필터의 수명은 대략 한 달 정도임을 확인한 바 있다[10]. 이상과 같이 덩어리진 슬러리 파티클들의 유입을 막기 위해 1.0 μm 크기의 슬러리 파티클에 대해 80%의 여과 효과를 갖고 있는 graded depth-type의 0.5 μm POU (point of use) 필터를 설치하였다.

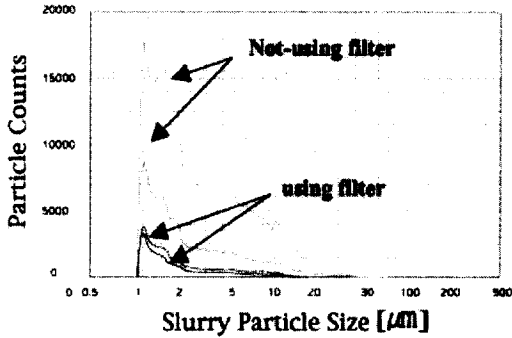


그림 6. 필터 사용 유무에 따른 슬러리 입자의 크기 분포.
Fig. 6. Particle size distribution using and not - using slurry filter.

그림 6은 필터 사용 유무에 따른 슬러리 입자의 크기 분포를 AccuSizer 780으로 분석한 결과이다. 필터를 사용하지 않은 경우에는 1 ~ 2 μm 의 입자가 대략 17000개에서 5000개까지 분포하였고, 2 μm 이상의 입자들도 상당수 분포하고 있음을 볼 수 있다.

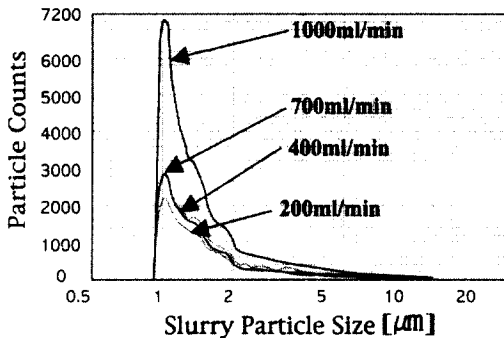


그림 7. 슬러리 유속에 따른 입자들의 크기 분포.
Fig. 7. Particle size distribution according to slurry flow rate.

그러나 POU 필터를 사용함으로써 효과적으로 여과되어 1 ~ 2 μm 크기의 입자들은 대략 3500 개에서 500 개까지 감소하였으며 2 μm 이상의 비교적 큰 입자들은 거의 필터링 되어 필터 사용전과 비교하여 볼 때 효과적으로 여과시킬 수 있었다.

그림 7은 필터를 통과하는 슬러리 유속에 따른 여과 능력을 알아보기 위해 분당 200, 400, 700, 1000 ml의 유속(flow rate)으로 스플릿(split)하여 실험한 후 슬러리 입자들의 크기 분포를 나타낸 것이다. 그림 7에서 알 수 있듯이 슬러리 유속이 증가할수록 1 μm 이상의 크기를 갖는 슬러리 입자들이 현저히 증가하는 것으로 보아 필터의 여과 능력이 슬러리 유속과도 상당히 밀접한 관계가 있음을 알 수 있다. 이상과 같이 덩어리진 슬러리 입자들이 CMP 연마기로 유입되지 못하도록 1.0 μm 크기의 슬러리 입자들에 대해 80%의 제거 능력을 갖고 있는 0.5 μm 의 POU 필터를 설치하여 여과시키면서 연마하였으나, CMP 공정 후 마이크로 스크래치는 여전히 발생하였다. 여기서 더 조밀한 슬러리 필터를 사용함으로써 이를 해결할 수도 있겠으나 더 조밀한 필터를 사용할 경우 슬러리 유속에 대한 압력은 더 증대되어 원하는 슬러리의 양을 공급하기가 더 어려워 질 것이다. 이를 해결하기 위해서는 부가적으로 슬러리 펌프를 장착해야 한다는 단점이 있다. 또한 원하는 양의 슬러리 공급을 받기 위해 슬러리 유속을 증가시킨다면 그림 7에서 고찰한 것과 같이 슬러리 유속이 증가할수록 슬러리 파티클의 필터 효율이 떨어진다는 점도 고려해야 할 것이다. 요약해서 결함을 초

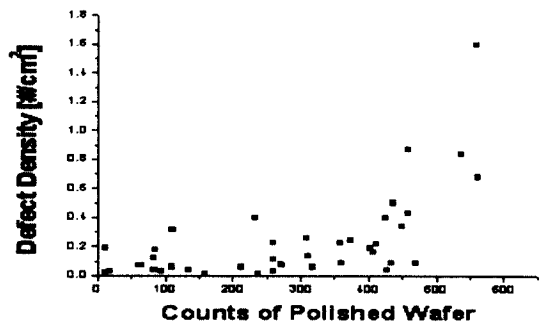


그림 8. Pre-wet 유속이 분당 700 ml 이고, 탈이온수 고분사법을 사용하지 않은 경우 결함밀도 경향.
Fig. 8. Defect density trend with pre-wet flow rate of 700ml/min. and without high spray method of de-ionized water.

래하는 덩어리진 상당히 큰 슬러리 파티클을 필터링 하기 위해 더 조밀한 필터를 사용한다는 것은 결과적으로 연마 효율을 더 감소시킨다는 것이다. 따라서 다른 해결방안을 찾기 위해 여기서 pre-wet 법과 탈 이온수의 고분사법(high spary bar method)을 병행하는 방법을 도입하였다.

그림 8은 "pre-wet" 유속이 700 ml/min.이고 슬러리 필터를 사용하였을 때 결함밀도를 나타낸 것이다. 여기서 "pre-wet"는 150 ml/min.의 슬러리 유속을 갖는 주(main) 연마 공정이 시작되기 전에 연마 패드를 습(wet)하게 만들어 주기 위해 700 ml/min.의 유속으로 슬러리를 투입시키는 연마 전(前) 단계의 과정을 말한다. 연마되는 웨이퍼의 장수가 많아질수록 패드 위에 적층된(stacked) 큰 입자들의 수가 증가하여 결과적으로 결함밀도도 증가하였다. 이렇게 패드 위에 적층되는 큰 입자들을 감소시켜 주기 위해 탈 이온수(DIW) 고분사기(high spray bar)를 설치하였다.

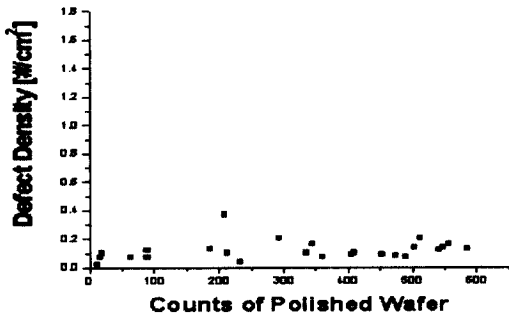


그림 9. Pre-wet 유속이 분당 200ml 이고, 탈이온수 고분사법을 사용한 경우 결함 밀도 경향.

Fig. 9. Defect density trend with pre-wet flow rate of 200ml/min. and high spray method of de-ionized water.

그림 9는 탈 이온수 고분사기를 설치한 경우, pre-wet 유속이 200 ml/min.일 때의 결함밀도를 나타낸 것이다. 탈 이온수 고분사기를 설치하지 않았던 그림 8과 비교해 볼 때 고분사기를 설치함으로써 결함밀도를 상당히 감소시킬 수 있음을 알 수 있다. 또한 고분사기를 설치하지 않았던 결과인 그림 8에서는 연마된 웨이퍼의 장수가 400 개 이상일 때부터 결함밀도가 점차 증가하기 시작하였으나 고분사기를

설치한 경우에는 600 장까지 웨이퍼를 연마한 후에도 여전히 결함밀도는 상당히 낮게 분포하고 있음을 알 수 있다. 결론적으로 적당한 슬러리 유속을 갖는 pre-wet법과 탈 이온수를 고분사 시키는 방법을 통해 앞서 논의되었던 슬러리 필터의 여과 능력의 한계를 해결함으로써 궁극적으로는 패드의 수명을 개선시킬 수 있을 것으로 사료된다.

4. 결론

CMP 공정에서 마이크로 스크래치를 웨이퍼 표면에서 제거하기 위하여 CMP 연마 장치 앞단에 POU 필터를 설치하여 큰 슬러리 입자들을 여과시킨 후 CMP 공정을 실시한 결과 패턴 웨이퍼 표면 위의 결함밀도를 줄일 수 있었다. 비교적 큰 슬러리 입자들이 CMP 연마기로 유입하지 못하게 하기 위해 더 조밀한 필터를 사용할 수도 있겠으나 결함이 전혀 없도록 완벽하게 여과시키는 것은 불가능하였다. 따라서 웨이퍼 연마가 계속 진행될수록 패드 위에 계속 쌓이는 슬러리 입자들을 줄여 패드 수명을 개선하기 위한 방법으로 적당한 슬러리 유속을 갖는 pre-wet 법과 높은 압력의 탈 이온수를 고속 분사시키는 방법이 더 효과적이었음을 확인할 수 있었다. 이는 결국 필터의 효율을 향상시키면서 동시에 패드의 수명을 개선시킬 수 있음을 의미한다. 따라서 반도체의 제조 공정 중 CMP 공정의 난제로 남아 있는 결함(스크래치)들을 줄일 수 있어 소자 신뢰성 및 수율 향상을 기대할 수 있다.

감사의 글

본 논문은 2001년 정보통신부에서 지원하는 대학기초연구지원사업(과제번호 : 2001-185-3)으로 수행된 결과의 일부이며, 이에 감사 드립니다.

참고 문헌

- [1] S. H. Bath, R. Legegett, A. Maury, K. Monning, and R. Tolles, "Planarizing Interlevel Dielectrics by Chemical Mechanical Polishing", Solid State Tech. pp. 87-91, May 1992.
- [2] 김상용, 서용진, 김태형, 이우선, 김창일, 장의구,

- “Chemical Mechanical Polishing(CMP) 공정을 이용한 Multilevel Metal 구조의 광역 평탄화에 관한 연구”, 전기전자재료학회논문지, 11권 12호, pp. 1084-1090, 1998.
- [3] 서용진, 정현상, 김상용, 이우선, 이강현, 장의구, “STI-CMP 공정에서 Torn oxide 결함 해결에 관한 연구”, 전기전자재료학회논문지, 14권 1호, pp. 1-5, 2001.
- [4] J. Huang, H. C. Chen, J. Y. Wu, and W. Lur, “Investigation of CMP Micro-Scratch in the Fabrication of Sub-quarter Micron VLSI circuit”. Proceeding of Chemical Mechanical Polishing-Multilevel Interconnection Conference (CMP-MIC), pp.77-79, 1999.
- [5] M. Lin, C. Y. Chang, D. C. Liao, B. Wang, and Allen Henderson, “Improved STI CMP Technology for micro-scratch issue”, Proceeding of CMP-MIC, pp. 322-326, 1999.
- [6] Woo-Sun Lee, Sang-Yong Kim, Yong-Jin Seo, and Jong-Kook Lee, “ An Optimization of Tungsten Plug Chemical Mechanical Polishing (CMP) using Different Consumables, Journal of Materials Science : Materials in Electronics, Kluwer Academic Publishers, Vol. 12, pp. 63-68. 2001.
- [7] Z. Lin, J. Zahka, and G. Vasilopoulos, “Filtration of CMP Slurries in Chemical Delivery Systems, Proceedings of Workshop on Contamination in Liquid Chemical Distribution Systems”, SEMICON West 97, July 13, 1997.
- [8] Yong-Jin Seo, Sung-Woo Park, So-Young Jeong, Woon-Shik Choi, and Sang-Yong Kim, “Slurry Induced Metallic Contaminations on Different Silicate Oxides by as-deposited and Post-CMP Cleaning”, Proceeding of CMP-MIC, pp. 287-290, 2001.
- [9] 김상용, 서용진, 이우선, 장의구, “실리콘 웨이퍼 위에 증착된 실리케이트 산화막의 CMP 슬러리 오염 특성”, 전기전자재료학회논문지, 13권 2호, pp. 131 -136, 2000.
- [10] 김철복, 김상용, 서용진, “ CMP 공정에서 마이크로 스크래치 감소를 위한 슬러리 필터의 특성”, 전기전자재료학회논문지, 14권 7호, pp. 557-561, 2001.