

GaAs MESFET의 최대 트랜스컨덕턴스를 위한 고온특성

High Temperature Characteristics of GaAs MESFETs for Maximum Transconductance

원창섭*, 김영태**, 한득영*, 안형근*

(Chang-Sub Won*, Young-Tae Kim**, Deuk-Young Han*, Hyung-Keun Ahn*)

Abstract

This paper presents transconductance (g_m) characteristics of GaAs MESFET's at high temperatures ranging from room temperature to 350°C. GaAs MESFET of 0.3×750 [μm] gate dimension has been used to obtain the experimental data. Gate to source voltage(V_{GS}) has been controlled to obtain the temperature dependent characteristics for maximum transconductance g_{mmax} of the device. Furthermore g_{mmax} and expected g_m have been traced with temperatures ranging from room temperature to 350°C also by compensating for V_{GS} to maintain the optimum operation of the device. From the results, V_{GS} decreases as the operating temperature increases for optimum operation of the transconductance. Finally V_{GS} has been optimized to trace g_{mmax} and enhances the decreased g_m with different temperatures.

Key Words : GaAs MESFET, Transconductance, Thermal Resistance

1. 서론

GaAs MESFET의 경우 GaAs의 재료적인 특성인 Band Gap이 기존의 반도체 물질인 Si과 Ge보다 넓으므로 운전가능 온도 영역이 확대 될 수 있어서 MMIC 또는 개별소자로서 우주 항공분야를 비롯한 고온 환경을 갖는 응용분야에서 사용할 수 있을 것으로 기대되어 왔다.[1] 그러나 GaAs MESFET은 구조적으로 게이트의 누설 전류를 M-S 접합에 의한 공핍층으로 제한하므로 게이트 누설전류의 절연효과가 약하여서 현재로서는 재료

의 특성을 충분히 이용할 수 없었다. 이것은 고온에서 게이트 누설전류의 증가로 인하여 문턱전압이 커지고, 또한 게이트의 인가전압이 전체효과를 충분히 발휘할 수 없어, 일정온도 이상에서는 트랜스컨덕턴스의 특성이 점차 감소되는 현상을 보여주고 있는 것에 기인하고 있다.[2-5]

따라서 본 논문에서는 온도변화에 대한 최대 트랜스컨덕턴스 g_{mmax} 의 값을 게이트 전압을 조절함으로써 추종할 수 있는 점을 이용하여 GaAs MESFET의 운전 가능한 온도 범위를 향상시켜보고자 하는 것을 실험적으로 증명하고, 또한 기존의 연구들이 이러한 고온 동작 범위에서 변화하는 트랜스컨덕턴스를 추적하지 못하고 있기 때문에 새로운 형태의 온도특성을 갖는 DC 및 소신호 이론의 정립이 필요함을 보이고자 한다.

2. 소자의 온도특성

2.1 고온에서의 문턱전압 이동

균일하게 도핑된 n-type 영역에서 채널-게이트

* : 건국대학교 전기공학과
(서울시 광진구 화양동 1)
Fax: 02-447-9186,
E-mail: hkahn@konkuk.ac.kr)

** : 삼성전자
2001년 2월 20일 접수, 2001년 3월 12일 1차심사완료
2001년 3월 27일 2차심사완료, 2001년 4월 2일 3차심사완료

사이의 거리 x 에 따른 전위 $V(x)$ 는 1차원 Poisson 방정식으로부터 경계조건을 이용하면 다음과 같다.

$$V(x) = V_P (1 - b(x)/a)^2 \quad (1)$$

여기서 a 는 전체 channel 깊이, $b(x)$ 는 x 지점에서 의 채널의 깊이이며, pinch-off 전압 V_P 는 다음과 같다.

$$V_P = (q N_D a^2) / (2 \epsilon_{GaAs}) \quad (2)$$

하지만 Schottky 게이트 접합의 내부전압(built-in voltage) V_{bi} 에 의해서 $-V_P$ 만큼 채널내의 문턱 전압(threshold voltage) V_{th} 은 저하된다. 문턱전압이란 가해진 게이트 전압에 의해 채널을 완전히 공핍시키는 즉 채널내에서 전류가 도통하지 않게 되는 것을 말한다.

$$V_{th} = V_{bi} - V_P \quad (3)$$

그러나 고온에서의 이론적 문턱 전압은 실제 실험 데이터와 차이를 나타낸다. 이는 게이트 단자로 흐르는 누설 전류 I_L 과 게이트 임피던스 성분 R_G 에 의한 전압 강하 성분을 포함하고 있을 것으로 예측되고 있기 때문이다. 따라서 고온에서의 문턱 전압의 표현은 다음과 같이 나타낼 수 있다.[6]

$$V_{th} = V_{bi} - V_P - I_L \times R_G = V_{bi} - V_P - V_L \quad (4)$$

2.2 전압전류 및 트랜스컨덕턴스 특성

문턱전압의 변화는 온도에 따라 드레인 전류를 변화시킨다. 이러한 변화는 GaAs MESFET의 전압전류 특성을 변화시킨다. 드레인 전류의 변화를 알아보기 위해서 전압-전류 관계식 중 간단한 표현식으로 JFET 모델을 개선하여 MESFET의 드레인 전류에 사용되는 식을 사용하되 기존의 식에서는 포함하지 않아 예측상의 오차를 많이 유발시키는 문턱전압의 온도의존성 관계를 식(4)를 이용하여 추출하였다.

$$V_{DS} \leq V_{GS} - V_{th} \text{ (선형영역) :}$$

$$I_{DS} = \beta (2(V_{GS} - V_{th})V_{DS} - V_{DS}^2) (1 + \lambda V_{DS}) \quad (5)$$

$$V_{DS} > V_{GS} - V_{th} \text{ (포화영역) :}$$

$$I_{DS} = \beta (V_{GS} - V_{th})^2 (1 + \lambda V_{DS}) \quad (6)$$

여기서 V_{DS} 는 드레인과 소스 단자간의 인가 전압이고 V_{GS} 는 게이트와 소스 단자간의 인가 전압이다. λ 는 채널의 형태에 관한 계수로써 채널 길이 변조 계수(channel length modification coefficient)라하고 β 는 게이트 전압에 대한 드레인 전류의 비로 트랜스컨덕턴스(g_m ; transconductance)의 계수이다.[7]

$$\beta = \frac{2 \mu_n \epsilon_0 \epsilon_s v_{sat} W}{a (\mu_n V_P + 3 v_{sat} L)} \quad (7)$$

여기서 μ_n 는 전자의 이동도로 온도의 함수이다.[5]

$$\mu_n = \mu_0 (T/T_0)^{-n} \quad (8)$$

GaAs의 경우 실온에서의 이동도 μ_0 는 2000~4000 [$cm^2/V \cdot s$]의 값을 가지며 실온에서 n 은 0.5 ± 0.1 의 값을 갖는다. 이때 T_0 는 300[K]을 나타낸다.

트랜스컨덕턴스 g_m 은 식(5)와 (6)으로부터 정의에 의해 구할 수 있으며 증폭기로 사용되는 포화영역구간에서는 다음과 같이 나타내어진다.[7]

$$g_m = 2\beta (V_{GS} - V_{th}) (1 + \lambda V_{DS}) \quad (9)$$

3. 시뮬레이션

JFET모델을 개선한 Shur모델[7]을 이용하여 온도변화에 대한 GaAs MESFET의 전류-전압 특성 곡선과 트랜스컨덕턴스의 변화 추이를 얻어내었다. 시뮬레이션에 사용된 조건은 실험에 사용되는 소자에 대하여 GaAs 물질의 특성값과 제공되는 게이트의 치수, I-V 특성 곡선 등을 참고로 하여 미지의 파라미터에 대한 근사치를 산출하여 적용하였고, 실험과의 변화추이를 알기 위하여 실제 트랜스컨덕턴스(g_{me})는 직렬소스저항 R_s 와 진성 트랜스컨덕턴스(g_m) 포함하여 다음과 같은 식을 포함하였다.

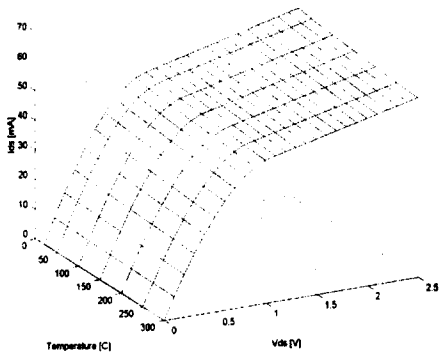


그림 1. 온도변화에 따른 계산된 I-V 특성 곡선의 변화 ($V_{GS} = -1$ [V]).

Fig. 1. Theoretical prediction of I-V characteristics with different temperatures at $V_{GS} = -1$ [V].

$$g_{me} = g_m / (1 + R_S g_m) \quad (10)$$

시뮬레이션에 적용된 게이트의 불순물 도핑 농도 $N_D = 1.5 \times 10^{17}$ [cm⁻³], 실험적으로 추출된 pinch-off 전압 $V_p = 2.07$ [V]로부터 채널의 높이 a 는 0.16 [μ m]이며 게이트 길이와 폭은 $W \times L = 750$ [μ m] \times 0.3 [μ m] 이고 드레인 전류 방정식에 필요한 계수 $\lambda = 35.23 \times 10^{-3}$ 를 사용하였다.

이와 같은 조건하에서 추정된 GaAs MESFET의 전압-전류 특성이 그림 1과 같이 나타난다. 설정 온도는 차례로 27, 50, 150, 200, 250, 300 [°C]로 하였으며 게이트 전압의 변화는 0, -0.5, 1, -1.5, 2, 2.5 [V]로 하였다. 그림 1에서 나타나는 바와 같이 이론적으로 예측된 드레인 전류는 대부분이 기존 모델에서 문턱전압의 온도에 대한 변화를 고려치 않은 식(3)을 사용하여 온도증감에 따라 급격한 전류의 감소를 보이나, 게이트 누설전류를 고려한 식(4)를 사용한 경우에는 그 감소의 폭이 줄어들어서 실제 측정시에 나타나는 현상과 동일한 추이가 됨을 확인할 수 있었다. 다음은 동일한 조건을 바탕으로 식 (10)에 대입하여 트랜스컨덕턴스의 온도 대비 변화의 추이를 알아보도록 하였다. 그림 2에

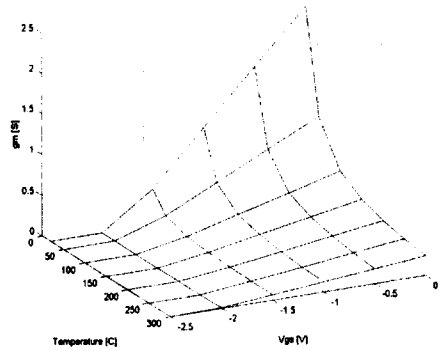


그림 2. GaAs MESFET의 예상된 gm 특성 곡선 ($V_{DS} = 2.5$ [V]).

Fig. 2. Theoretical prediction of g_m for GaAs MESFET with different temperatures at $V_{DS} = 2.5$ [V].

서 나타난 것과 같이 계산된 트랜스컨덕턴스의 변화는 기존의 실험적으로 측정되는 결과[8]와 비교하여 최대 트랜스컨덕턴스의 변화를 나타내고 있으나, 이것은 기존의 드레인 전류 모델이 문턱전압과 게이트 전압 차의 제곱에 비례하는 형태이며, 또한 트랜스컨덕턴스 모델에서 게이트 전압과 V_{bi} 의 차의 제곱근의 형태로 나타나기 때문에 그 이상의 지점에서 특성을 추종하기가 어렵다. 따라서 시뮬레이션을 통한 트랜스컨덕턴스의 특성 파악은 한계를 보이는 것으로 판단되며 보다 정확한 결과를 얻기 위해서 실험을 통하여 증명을 하고자 한다.

4. 실험 및 고찰

실험에 사용된 GaAs MESFET은 PCS, GPS receiver 등의 분야에 저잡음 증폭기용으로 사용되며 2 [GHz]정도의 주파수 대역에서 높은 이득을 나타내는 0.3×750 [μ m²]의 동일한 물리적 파라미터를 갖는 두 소자(Device A,B)를 사용하였다. 실험은 HMS(M&M) Thermal System을 이용하여 온도를 제어하였고, HP 4156B Semiconductor Parameter Analyser를 사용하여 전류 전압 값들을 추출하였으며, 모든 데이터와 인가전압의 조절은 각 계측기간을 표준규격 IEEE 488A인 GPIB 인

터페이스를 사용하였으며, VEE LAB. Package 프로그램을 이용하여, Network으로 전반적인 제어 및 데이터 수집을 할 수 있도록 구현하였다. GaAs MESFET의 접합온도 T_j 의 측정은 실 소자를 이용하는 관계로 직접적 측정이 불가능

하다. 따라서 접합온도는 중첩이론에 근거하여 Thermal Impedance와 Power Loss를 가지고 구해 낼 수 있다[9]. T_j 는 지속되는 power pulse에 걸친 average power의 응답으로써 결정된다는 가정하에 중첩이론으로부터 최대 접합온도가 다음의 식(11) 또는 (12)로 유도된다.

$$T_{jmax} = P_{max} (\delta \cdot R_{th} - \delta \cdot r_{th}(t_p) + r_{th}(t_p)) + T_c \quad (11)$$

$$T_{jmax} = P_{max} \cdot Z(t_p, \delta) + T_c \quad (12)$$

여기에서 T_{jmax} 는 최대 접합온도, P_{max} 는 최대출력, R_{th} 는 열저항, δ 는 duty cycle, r_{th} 는 단일펄스 온도 저항, t_p 는 펄스간격, T_c 는 케이스의 온도, 그리고 $Z(t_p, \delta)$ 는 transient thermal impedance이다. 실험상 증폭기로 사용되기 위한 포화영역에서의 온도 변화에 따른 드레인 전류는 인가하는 외부온도가 150[°C] 이상에서는 정합의 온도로 간주한다는 가정하에 일정한 시간 지연 후에 측정을 실시하였다. 이상의 조건에서 실제 실험을 통해 먼저 GaAs MESFET의 전압-전류 특성을 살펴보았다. 게이트 전압을 -0.5, -1, -1.5, -2, -2.5 [V]의 단계로 고정시키고 드레인 전압을 가변시키면서 온도를 27, 50, 100, 150, 200, 250 [°C]로 변화시키면서 측정을 하였다. 나타난 전압-전류 특성은 그림 3에 나타내었다. 그림 3의 결과는 본 논문에서의 시뮬레이션의 결과와는 다르게 온도에 대하여 드레인 전류가 감소하다가 150°C부터 증가하는 것을 볼 수 있다. 이는 게이트 누설 전류에 의한 것으로 판단이 되며, 식(4)에서 보듯이 게이트 누설 전류로 인하여 전압강하가 일어나고 따라서 게이트에 걸리는 전압은 실제 전압보다 양의 방향으로 증가하기 때문에 활성 채널이 증가함으로 전류가 증가하게 된다. 다음은 드레인 전압을 2 [V]로 고정시킨 상태에서 게이트 전압을 가변하면서 드레인 전류의 변화의 측정과 함께 계산된 트랜스컨덕턴스의 변화를 알아보았다.

먼저 상온에서의 측정된 결과는 그림 4에 나타나고 있다. 이때 트랜스컨덕턴스의 특성에서 과도한 변화부분은 측정 시 전압의 불안정으로 인한 성분을 포함하고 있는 것으로 예측된다. 따라서 내삽법(interpolation)을 통한 개략적 추이를 같이 나타내었다. 그림에서 보여주는 것과 같이 트랜스컨

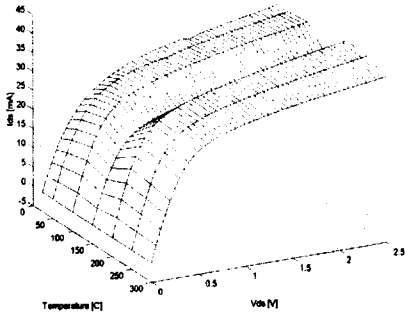


그림 3. 실측된 온도변화에 따른 I-V 특성 ($V_{GS} = -1$ [V]).

Fig. 3. Experimental data of I-V characteristics for GaAs MESFET with different temperatures at $V_{GS} = -1$ [V].

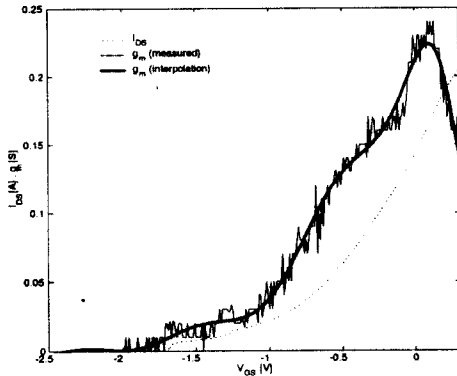


그림 4. 상온에서의 실측된 드레인-소스 전류 I_{DS} 와 트랜스컨덕턴스 g_m 의 특성곡선 ($V_{DS} = 2.5$ [V], Device A).

Fig. 4. Measured I_{DS} and g_m at $V_{DS} = 2.5$ [V] (Room Temperature).

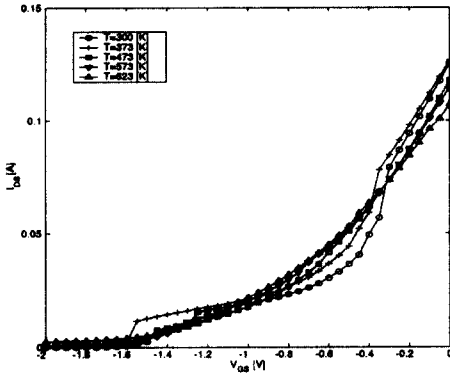


그림 5. $V_{DS}=2[V]$ 에서 온도변화시의 실측된 I_{DS} 특성 (Device A).

Fig. 5. Measured I_{DS} with different temperatures at $V_{DS}=2[V]$. (Device A).

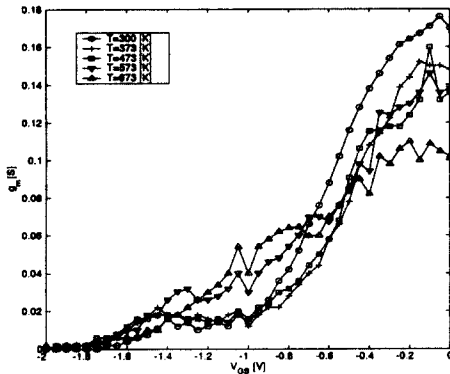


그림 6. $V_{DS}=2[V]$ 에서의 온도변화시 실측된 g_m 의 변화 (Device B).

Fig. 6. Measured transconductance characteristics with different temperatures at $V_{DS}=2[V]$ (Device B).

터턴스의 최대값은 $V_{GS}=0$ [V]에서 나타나는 것을 알 수 있다. 그림 5와 6은 각각 온도를 상온, 100, 200, 300, 350 [°C]로 증가시키면서 얻은 드레인 전류의 변화와 트랜스컨덕턴스의 변화를 나타낸 것이다. 드레인 전류의 변화는 온도가 증가함에

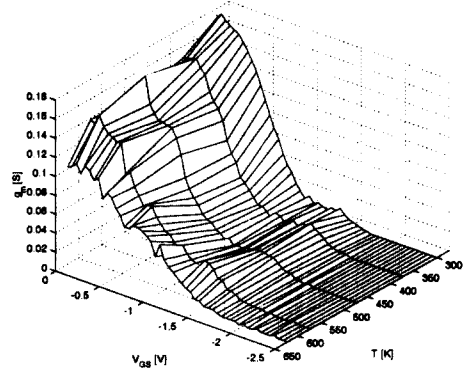


그림 7. 온도변화에 따른 트랜스컨덕턴스의 실험치 ($V_{DS} = 2$ [V], Device B).

Fig. 7. Experimental data for transconductance with different temperatures and V_{GS} at $V_{DS} = 2[V]$ (Device B).

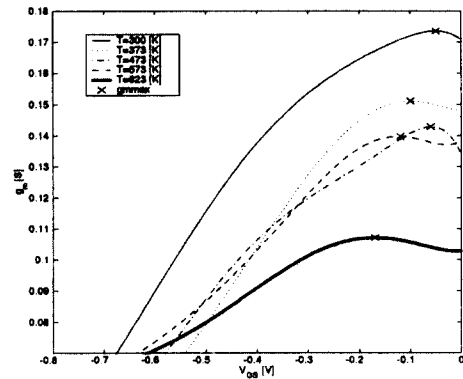


그림 8. 측정된 최대트랜스컨덕턴스 g_{mmax} 의 온도특성 ($V_{DS} = 2$ [V], Device B).

Fig. 8. Measured g_{mmax} with different temperatures at $V_{DS} = 2$ [V]. (Device B).

따라 g_{mmax} 가 발생하는 부분에서는 감소할, 문턱전압영역에서는 증가하는 것을 관찰할 수 있었다. 이것은 온도에 증가의 따른 전자의 이동도의 감소와 채널내의 Thermal Effect 에 의한 Gate로의 누설 전류의 증가에 의한 문턱전압의 이동으로 인한 효과로 판단되어 최대 트랜스컨덕턴스의 게이트 전

압에 따른 위치도 이동되는 것으로 예측되며 그림 6에서도 그러한 변화를 볼 수가 있다. 그림 7에서는 측정된 드레인 전류와 게이트 전압의 데이터를 통해 계산된 트랜스컨덕턴스를 나타낸다. 이것을 3차원적으로 표시하여 온도변화에 대한 트랜스컨덕턴스의 변화 정도를 가늠할 수 있도록 도시하였다.

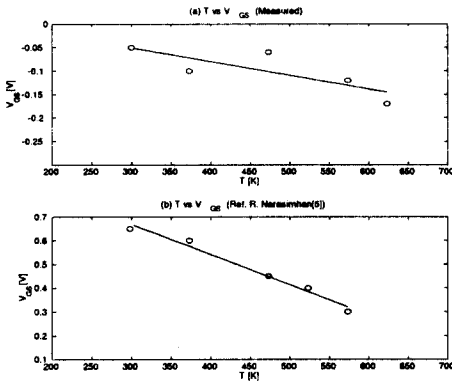


그림 9. $V_{GS} - g_{mmax}$ 온도특성곡선 (a) 측정치 (b)참조치[4] ($V_{DS} = 2[V]$, Device B).

Fig. 9. Transition of $V_{GS} - g_{mmax}$ with different temperatures ($V_{DS} = 2 [V]$, Device B) (a) Measured (b)Reference[4].

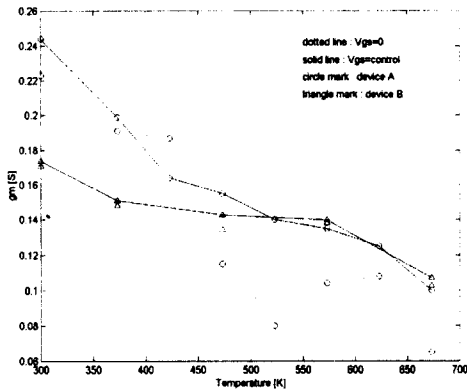


그림 10. 온도변화시 V_{GS} 추적에 의한 보상된 g_m 의 변화 ($V_{DS} = 2 [V]$).

Fig. 10. Compensated g_m by tracing V_{GS} with temperatures at $V_{DS} = 2[V]$.

g_{mmax} 의 변화를 추적하기 위해서 측정된 데이터로부터 계산된 트랜스컨덕턴스의 비선형성을 줄이고자 내사법을 사용하였다. 이 방법으로써 나타낸 온도 변화 시 트랜스컨덕턴스의 변화는 그림 8에서 나타나고 있다. 온도가 증가함에 따라 감소하고 있는 g_{mmax} 의 변화를 수식화하여 최종적으로 적용되는 게이트 전압 가변 실험을 위해 게이트 전압과 온도에 대한 일차 다항식을 유도하였다. 사용된 방법은 Package Program을 이용한 고차다항식 해법을 사용하였다. 그 결과 온도 변화에 따른 g_{mmax} 를 만족하는 게이트-소스 전압은 다음과 같다.

$$V_{GS} = 2.988 \times 10^{-4} T - 0.2399 \quad [V] \quad (13)$$

그림 9(a)는 측정된 온도대비 게이트 전압의 관계에서 나타난 g_{mmax} 를 도시한 것이다. 또한 전반적인 변화의 형태를 알기 쉽게 참고문헌과 비교하였으며 온도 변화에 따른 트랜스컨덕턴스를 측정 한 참고문헌의 결과[4]는 그림 9(b)에 나타내었다. 계산된 게이트 전압의 식을 이용하여 실제 실험을 통해 트랜스컨덕턴스의 변화를 알아보았다. 지금까지와 동일한 실험환경에서 프로그램을 통하여 게이트 전압의 제어를 시도하였다. 일반적인 MESFET 소자의 동작 상태인 $V_{GS}=0 [V]$ 인 경우와 계산된 수식을 통해 제어되는 두가지 조건에서 측정된 두 소자에 대한 온도변화에 따른 트랜스컨덕턴스의 변화를 그림 10에 나타내었다. 여기에서 Device A, B는 동일한 물리적인 Parameter를 가지고 있으나, Device A와 B는 실온에서 일정 오차를 보이며 그 특성을 나타내고 있다. 따라서 본 연구가 설정한 Gate 기준전압인 영전위 대비 그 최고점의 위치에 따라 보상되어 유지되는 크기는 다르게 나타나고 있다. 그러나 주목할 사실은 실제 고온작동시에 두 소자 모두 일정한 트랜스컨덕턴스의 값을 보장 받고 있어서 Field상에서 온도변화대비 안정된 전기적 특성 유지를 할 수 있으리라 판단된다.

5. 결론

본 연구를 통해 온도변화에 따른 최대 트랜스컨덕턴스의 변화를 관찰할 수 있었다. 그러나 변화량의 차이는 실온~150℃의 온도 범위에서는 매우 근소한 차이를 나타내었다. 이것은 GaAs MESFET의 한계 동작 온도 범위에 해당되는 것이

며 그 이상의 온도 영역에서는 점차 감소하는 것을 알 수 있었다. 이는 주위 동작온도대비 실소자의 접합온도가 매우 높은 것으로부터 실제 적용시에 최적의 신호전압 조절이 필요함을 알 수 있으며 이는 동일한 실험을 Power GaAs MESFET의 경우에 대하여 적용시킬 때 소자 자체의 열화와 높은 전류 레벨 등의 이유로 확연한 차이를 나타낼 것이라 예상된다. 또한 측정된 데이터를 통하여 예측된 g_{max} 의 변화에 따른 게이트 전압의 보상치를 소자에 인가하였을 때 변화하는 온도에 따라 나타난 트랜스컨덕턴스의 특성이 보상을 하지 않은 기존의 소자와 비교하여 감소량을 줄일 수 있었다. 이러한 온도보상의 개념은 실제 응용분야에서 온도에 의한 소자의 이득감소 현상에 대하여 적용하였을 때 보다 안정적인 운전을 할 수 있을 것이라 기대되고 보상회로의 구현과 기존의 열적 잡음의 개선방법 등의 병행으로 GaAs MESFET의 신뢰도 특성을 향상시킬 수 있을 것으로 예상되어 동일한 게이트 접합의 구조를 같은 HEMT분야에도 응용할 수 있으리라 기대된다.

감사의 글

이 논문은 1999년도 한국학술진흥재단의 연구비에 의하여 지원되었습니다. (KRF-99-041-D00166)

참고 문헌

[1] S. Kayali, G. Ponchak and R. Shaw, "GaAs MMIC Reliability Assurance Guideline for Space Applications", NASA & CALTEC, 1996.

[2] 박지홍, 원창섭, 안형근, 한득영, "GaAs MESFET의 정전용량에 관한 특성 연구", 전기전자재료학회논문지, 제13권11호, pp.895-900, 2000.

[3] F. S. Shoucair and P. K. Ojala, "High Temp. Electrical Characteristics of GaAs MESFET's (25-400°C)", IEEE Trans. Electron Devices, Vol. 39, No. 7, pp.1571-1577, Jul. 1992.

[4] P. Godts and J. Vanbremeersch, "Realisation of Very High g_m GaAs MESFETs", Electronics Lett., Vol. 24, No. 13, pp.775-776.

Jan. 1988.

[5] B. J. Moon and T. Ytterdal, "Enhanced GaAs MESFET CAD Model for Wide Range of Temperature", IEEE Trans. Electron Devices, Vol. 42, No. 10, pp.1724-1733, Oct. 1995.

[6] Won C. S., H. Ahn, Han D. Y., El Nokali, "DC Characteristics of MESFET's at High Temp.", Solid-State Elect, Vol.43. No.3, pp.537-542, 1999.

[7] Michael Shur, "GaAs Devices and Circuits", Plenum Press, 1987.

[8] R. Narasimhan, "Enhancement of High Temp. High-Freq. Performance of GaAs-Based FET's by the High-Temp. Elect. Tech.", IEEE Trans. Electron Dev., Vol.46, No.1, pp.24-31, Jan. 1999.

[9] "Calculation of Junction Temperature", MITEL Semicon. Co., AN4506-2.0, Mar. 1998.