

# Trap 주입에 의한 LIGBT의 스위칭 특성 향상에 관한 연구

논문  
13-2-5

## Study on Improved Switching Characteristics of LIGBT by the Trap Injection

추교혁\*, 강이구\*, 성만영\*

(Kyo Hyuck Choo\*, Ey Goo Kang\*, Man Young Sung\*)

### Abstract

In this paper, the effects of trap distribution on switching characteristics of a lateral insulated gate bipolar transistor (LIGBT) are investigated. The simulations are performed in order to analyze the effect of the position, width and concentration of trap distribution model with a reduced minority carrier lifetime using 2D device simulator MEDICI. The turn off time for the proposed LIGBT model A with the trap injection is  $0.8\mu s$ . These results indicate the improvement of about 2 times compared with the conventional LIGBT. It is shown that the trap distribution model is very effective to reduce the turn-off time with a little increasing of on-state voltage drop.

**Key Words(중요용어)** : turn-off(턴 오프), trap(트랩), switching(스위칭), carrier lifetime(캐리어 수명시간), LIGBT

## 1. 서 론

산업 각 분야에서 폭넓게 사용되고 있는 대표적 전력용 반도체 소자인 IGBT(Insulated Gate Bipolar Transistor)는 낮은 온 저항, 높은 전류 밀도, 높은 입력 임피던스, 구동회로의 단순성등의 장점에도 불구하고 상대적으로 느린 스위칭 속도가 단점으로 지적되고 있다<sup>1)~6)</sup>.

이를 개선하기 위해서 단락된 애노드(Anode) 구조와 같은 새로운 구조들이 제안되었지만 아직까지 많은 개선점이 제기되고 있고<sup>7)~8)</sup>, 동작주파수나 전력 손실의 측면에서도 고속 스위칭은 IGBT의 응용 범위를 넓히는 해결책이 될 것으로 기대되고 있다<sup>9)</sup>.

현재 턴 오프 시간을 줄이기 위하여 캐리어의 재결합을 증가시켜 캐리어의 수명시간이 감소하도록 수명

시간을 조절하는 방법이 연구되고 있는데, 이를 위한 트랩의 첨가는 온 상태 순방향 전압 강하를 증가시키기 때문에 스위칭 시간과 순방향 전압 강하 사이에 트레이드 오프(trade-off) 관계가 성립한다. 그러므로, 스위칭 시간을 빠르게 하고 순방향 전압 강하를 낮추기 위해서는 소자를 설계할 때 소자의 설계 및 공정변수를 최적으로 설계하는 것이 필요하다<sup>10)~13)</sup>.

따라서, 본 논문에서는 국부적으로 트랩의 위치를 변화시켜 설정함으로써 스위칭 시간의 변화 양상을 분석하였고 이에 따른 전기적인 특성 변화를 고찰하여 최적의 설계조건을 제시하고자 하였다.

## 2. 본 론

### 2.1 소자의 구조 및 트랩의 위치 설정

그림 1은 본 논문의 시뮬레이션에 사용된 SOI LIGBT 구조의 단면도로서 트랩을 4가지의 위치에 따라 구조를 설정하였으며, 이를 각각 A, B, C, D로 나타내었다. 이 구조의 여러 설계 변수값들은 표 1에 나타내었고, 이를 2차원 시뮬레이터인 MEDICI를

\* : 고려대학교 공과대학 전기공학과  
(서울특별시 성북구 안암동 5가 1, Fax : 02-921-1325 E-mail : semicad@kuccnx.korea.ac.kr)  
1999년 9월 22일 접수, 2000년 1월 24일 심사완료

이용하여 분석하였다<sup>10)</sup>.

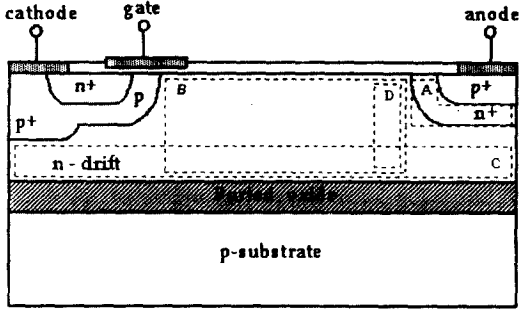


그림 1. SOI LIGBT 구조의 단면도와 트랩의 위치 설정  
 Fig. 1. Structure of SOI LIGBT and position of trap distribution

표 1. 시뮬레이션을 위한 제안된 구조의 설계 변수  
 Table 1. Design parameter for simulation of proposed structure

변수	길이 / 두께	농도
n- 드리프트	4 $\mu$ m	$3 \times 10^{11} \text{ cm}^{-3}$
n+ 버퍼층	2 $\mu$ m	$1 \times 10^{18} \text{ cm}^{-3}$
p+ 애노드	0.5 $\mu$ m	$1 \times 10^{19} \text{ cm}^{-3}$
p 베이스	1.5 $\mu$ m	$1 \times 10^{17} \text{ cm}^{-3}$
p+ 베이스	2 $\mu$ m	$5 \times 10^{18} \text{ cm}^{-3}$
n+ 캐소드	0.25 $\mu$ m	$1 \times 10^{19} \text{ cm}^{-3}$
게이트 산화막 두께	300Å	
채널길이	3 $\mu$ m	
트랩의 농도	$1 \times 10^{14} \text{ cm}^{-3}$	

2.2 시뮬레이션 결과 및 고찰

전체 n- 드리프트 영역에서 일정하게 고정된 소수캐리어 수명을 가지게 하고 그림 1과 같이 4개의 트랩 분포를 설정하여 시뮬레이션을 수행하였다. 트랩의 설정은 금의 확산을 적용하여 실리콘의 금지대 내에 깊은 불순물 준위를 형성해서 소수캐리어의 재결합율을 증가시키는 것으로 고려하

였다. 트랩을 형성하여 소수캐리어 수명을 조절하는 방법으로는 금(Au), 백금(Pt)등의 불순물을 확산시키는 방법, 높은 에너지의 전자를 조사하는 방법, 양성자나 중성자등의 이온을 조사하는 방법등이 있다. 최근에는 전자나 높은 에너지의 이온을 조사하는 방법이 많이 연구되고 있는데 본 논문의 결과를 제시한 금 이외에 다른 물질이나 방법으로 트랩을 형성한 경우에 적용하는 것도 가능하리라 판단된다.

모델 A는 p+ 애노드에서 정공이 주입되어 대부분이 통과할 것으로 예상되는 p+ 애노드와 n+ 버퍼층의 경계면에 트랩을 분포시킨 모델이며, 모델 B는 n- 드리프트 영역 내부 전반에 트랩을 위치시킨 모델이다. 또한, 모델 C는 실제로 소수캐리어가 축적될 것으로 생각되는 n- 드리프트 영역 하부에 트랩을 분포시킨 모델이고 마지막으로 모델 D는 모델 B에 비해 트랩 영역을 p+ 애노드 부근에 가깝게 하고 트랩의 분포 면적을 작게 위치시켜 p+ 애노드에서 주입되는 정공을 재결합시키는 모델이다.

그림 2는 기존의 SOI LIGBT와 본 논문에서 제안된 4개 트랩 분포의 턴 오프 스위칭 특성을 나타낸 것이다. 일반적으로 턴 오프 시간은 온 상태일 때 애노드 전류의 10%가 될 때까지의 시간으로 정의하므로 식 1과 같이 표현되며, 각 모델의 턴 오프 시간을 정리해보면 표 2와 같다.

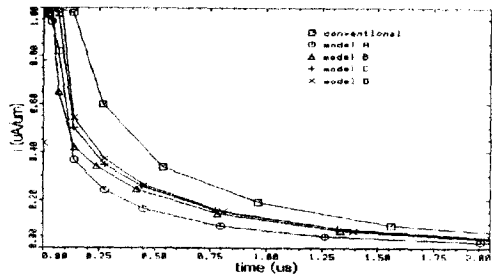


그림 2. 트랩 분포 모델 변화에 따른 턴 오프 스위칭 특성  
 Fig. 2. Turn off switching characteristic with various trap distribution model

표 2. 트랩 분포 모델 변화에 따른 턴 오프 스위칭 시간  
 Table 2. Turn off switching time with various trap distribution model

모델	기준	A	B	C	D
시간	1.6 $\mu$ s	0.8 $\mu$ s	1.1 $\mu$ s	1.2 $\mu$ s	1.1 $\mu$ s

$$t_{off} = \tau_{HL} \ln(10\alpha_{PNP}) \quad (1)$$

$\tau_{HL}$  : 고 레벨 소수캐리어 수명시간  
 $\alpha_{PNP}$  : IGBT 구조내의 PNP 트랜지스터 전류이득  
 $t_{off}$  : 턴-오프 시간

기존의 범용 IGBT 소자의 턴 오프 시간은 수  $\mu s$  내외로 알려져 있고 본 논문에서는 1.6 $\mu s$ 의 값을 가지는 것으로 나타나 있다. 제안된 모델 모두 트랩을 분포시키지 않은 기존의 구조보다 1.5~2배 빠른 스위칭 특성을 보여주고 있고, 특히 모델 A가 0.8 $\mu s$ 로 가장 빠른 턴 오프 스위칭 특성을 보여주고 있는데 이는 트랩 분포 영역이 p+ 애노드와 n+ 버퍼층 경계부에 위치할 때 p+ 애노드에서 n- 드리프트 영역으로 넘어온 정공이 트랩분포 영역에서 재결합율의 증가로 인해 빠르게 소수캐리어가 감소하기 때문이다. 모델 A를 제외한 나머지 모델 B, C, D는 거의 비슷한 정도의 턴 오프 스위칭 시간을 보여주고 있다. 즉, p+ 애노드와 n+ 버퍼층 경계부 이외의 n- 드리프트 영역에서의 트랩분포는 그 위치에는 크게 상관되지 않음을 알 수 있다. 또한 모델 B와 D의 경우를 비교해보면 트랩분포 영역의 분포 면적도 턴 오프 스위칭 특성에 거의 영향을 미치지 않음을 알 수 있다. 따라서 n- 드리프트 영역에 트랩을 위치시키는 것보다는 p+ 애노드와 n+ 버퍼층 경계부에 트랩을 위치시키는 것이 가장 효과적인 스위칭 특성 향상책임을 알 수 있었다.

그림 3과 4는 그림 2에서 가장 우수한 턴 오프 스위

칭 특성을 보이는 모델 A를 선택하여 기존의 구조와 순방향 전도 영역과 순방향 저지 영역에서의 전류-전압 특성을 비교한 것이다. 그림 3에서 기존의 구조와 모델 A의 순방향 전압 강하는 게이트 전압이 10V, 애노드 전류가  $5 \times 10^{-4} A/\mu m$ 일 때 기존의 구조는 1.35V이고 모델 A는 2.38V로 모델 A의 경우가 기존의 구조보다 큰 값의 순방향 전압 강하를 보이고 있다. 이는 앞서 언급한 바와 같이 턴 오프 시간과 온 상태 순방향 전압 강하의 트레이드 오프와 관련되는 것으로 스위칭 속도가 빨라지는 반면 순방향 전압 강하가 커지게 되는 것이다. 하지만 일반적으로 1~3V정도의 전압 강하를 가지고 있어 큰 문제가 되지 않는 것으로 판단된다. 그림 4에서 순방향 저지 항복 전압은 기존의 구조가 163V, 모델 A가 168V로 모델 A가 약간 우수한 순방향 저지 항복 특성을 가진다는 것을 알 수 있다.

그림 5는 기존의 구조와 모델 A의 트랩 분포 영역에서 총 재결합 밀도 변화를 비교해 본 것이다.  $y=1.0$  위치에서 기존의 구조가 p+ 애노드 부근에  $3.3 \times 10^{23} cm^3/s$ 의 값에서부터 서서히 감소하는 반면 모델 A는 트랩이 분포하는  $x=38\mu m$ 의 위치에서 이보다 큰  $5 \times 10^{25} cm^3/s$ 의 값을 가지다가 이후에는 급격히 감소한다.

또, 그림 6은 기존의 구조와 모델 A의 전류 흐름을 나타내는데 트랩분포 영역에서 총 재결합 밀도가 증가하고 이로 인해 전류의 흐름을 가리키는 선이 기존의 구조보다 적다는 것을 알 수 있다.

그림 7은 모델A에서 트랩의 농도를  $5 \times 10^{13} \sim 1 \times 10^{15} cm^{-3}$  까지 변화시키며 소수 캐리어의 수명 시간 변화에 따른 턴 오프 스위칭 특성을 나타내었다. 대체

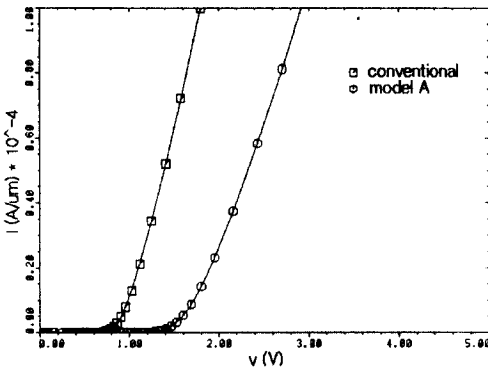


그림 3. 기존의 구조와 트랩 분포 모델 A의 순방향 전도 영역에서의 전류-전압 특성

Fig. 3. I-V characteristics of conventional structure and trap distribution model A at forward conduction mode

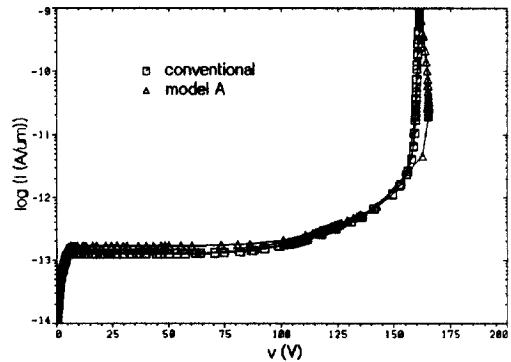
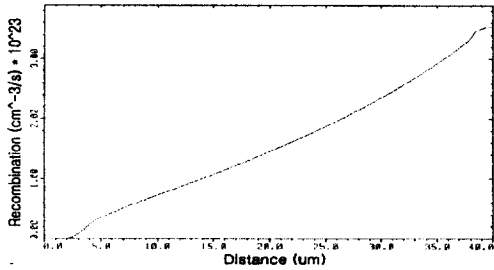
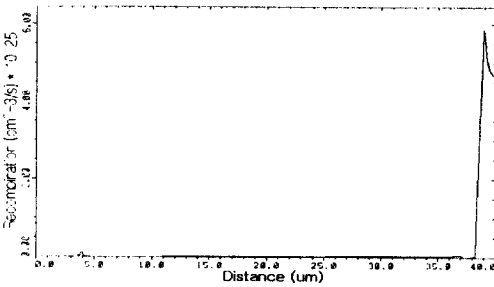


그림 4. 기존의 구조와 트랩 분포 모델 A의 순방향 저지 영역에서의 전류-전압 특성

Fig. 4. I-V characteristics of conventional structure and trap distribution model A at forward blocking mode

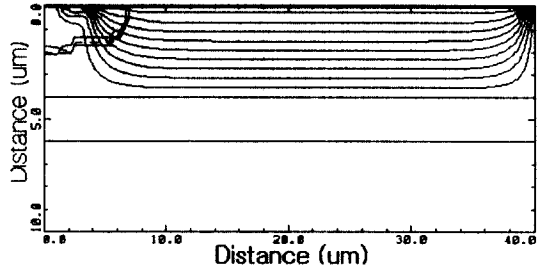


(a)

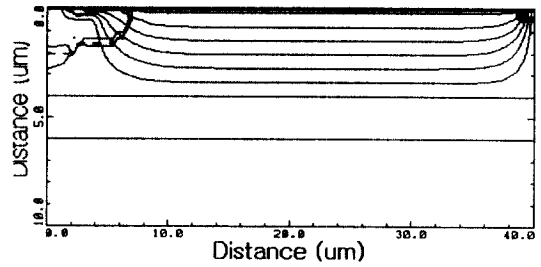


(b)

그림 5. 트랩 분포 영역  $y=1.0$  위치에서의 총 재결합 밀도 (a) 기존의 구조 (b) 트랩 분포 모델 A  
Fig. 5. Total recombination density at  $y=1.0$   $\mu\text{m}$  of trap distribution region



(a)



(b)

그림 6. 기존의 구조와 트랩 분포 모델 A의 전류흐름도 (a) 기존의 구조 (b) 트랩분포모델 A  
Fig. 6. Total recombination density at  $y=1.0$   $\mu\text{m}$  of trap distribution region

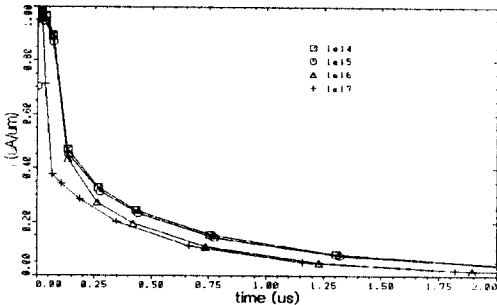


그림 7. 트랩 농도에 따른 턴 오프 스위칭 특성  
Fig. 7. Turn off switching characteristics with various trap concentration

적으로 트랩의 농도가 증가하면서 턴 오프 스위칭 시간은 감소하는 경향을 보였다. 이는 역시 트랩의 농도 증가에 따라 트랩 분포 영역에서의 재결합율의 증가에 기인한 것으로 생각되며, 그림 8의 턴 오프 시간

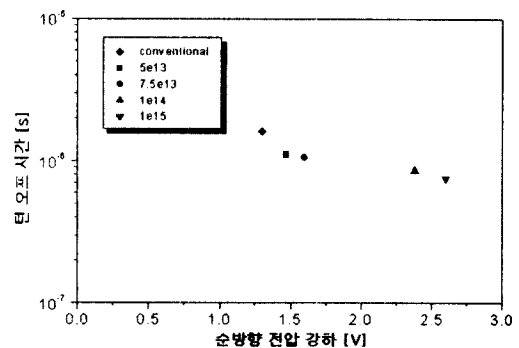


그림 8. 턴 오프 시간과 순방향 전압 강하의 트레이드-오프 관계  
Fig. 8. Trade-off between forward voltage drop and Turn off time

과 은 상태 순방향 전압 강하의 트레이드-오프 관계

를 적절하게 설정하는 것이 중요한데 본 논문의 시뮬레이션에 사용된 설계 변수 값을 가진 구조에서는 일반적인 허용치로 제시되고 있는 약 2~3V의 순방향 전압 강하를 야기하는  $1 \times 10^{14} \sim 1 \times 10^{15} \text{cm}^{-3}$  정도의 트랩 농도가 적절한 공정변수가 될 것으로 사료된다.

### 3. 결 론

LIGBT의 턴 오프 스위칭 특성의 개선을 위해 위치에 따른 트랩을 설정하여 시뮬레이션을 수행하고 각각의 특성을 비교 분석하였다. 본 논문에서 제안된 4개의 트랩 분포 모두가 기존의 구조에 비해 향상된 턴 오프 스위칭 특성을 보였다. 이중에서도 A가 기존의 구조보다 약 2배 정도 빠른 가장 우수한 턴 오프 스위칭 특성을 보였고, 이때 순방향 저지 항복 전압도 우수한 특성을 나타내었다. 제안된 모델을 비교해볼 때 트랩 분포를 p+ 애노드와 n+ 버퍼층의 경계면에 위치시키는 것이 가장 효과적이며 n- 드리프트 영역에서 트랩 분포의 두께등은 크게 영향을 미치지 않음을 알 수 있었다.

또한, 트랩의 농도가 증가함에 따라 턴 오프 스위칭 시간도 감소하는 경향을 보였다. 그러나, 턴 오프 스위칭 시간의 감소와 더불어 순방향 전압 강하가 증가하므로 이를 고려하여 적절한 설계 조건을 수립하는 것이 필요한데 본 논문에서 시뮬레이션에 사용한 구조에서는 약 2~3V의 순방향 전압 강하를 야기하는  $1 \times 10^{14} \sim 1 \times 10^{15} \text{cm}^{-3}$  정도의 트랩 농도가 적절한 공정변수라고 사료된다.

### 참 고 문 헌

[1] B. J. Baliga, "Power Semiconductor Devices", PWS Publishing Company, 1996.  
 [2] B. J. Baliga, "Trends in Power Semiconductor Devices", vol. 43, no. 10, pp. 1717-1731, 1996.  
 [3] S. K. Ghandi, "Semiconductor Power Device", New York : John Wiley and Sons, pp. 46-50, 1977.  
 [4] B. K. Bose, "Power Electronics - A

Technology Review", Proc. IEEE, vol. 76, no. 8, pp. 1303-1334, 1992.  
 [5] P. L. Hower, "Power Semiconductor Devices : An Overview", Proc. IEEE, vol. 76, no. 4, pp. 335-342, 1988.  
 [6] H. Akagi, "The State of the Art of Power Electronics in Japan", IEEE Trans. on Power Electronics, vol. 13, no. 2, pp. 345-356, 1998.  
 [7] M. R Simpson, "Analysis of Negative Differential Resistance in the I-V Characteristics of Shorted-Anode LIGBT's", IEEE Trans. Electron Devices, vol. 38, no. 7, July, 1991.  
 [8] D. M. Boisvert, "The Complementary Insulated-Gate Bipolar Transistor (CIGBT) - A New Power Switching Device", IEEE Electron Device Letters, vol. 11, no. 9, pp. 368-370, 1990.  
 [9] A. Bhalla, "Effect of IGBT Switching Dynamics on Loss Calculations in High Speed Applications", IEEE Electron Device Letters, vol. 20, no. 1, pp. 51-53, 1999.  
 [10] M. Saggio, "Innovative Localized Lifetime Control in High-Speed IGBT's", IEEE Electron Device Letters, vol. 18, no. 7, pp. 333-335, 1997.  
 [11] B. J. Baliga, "Comparison of Gold, Platinum, and Electron Irradiation for Controlling Lifetime in Power Rectifiers", IEEE Trans. Electron Devices, vol. 24, no. 6, 1977.  
 [12] E. Napoli, "Numerical Analysis of Local Lifetime Control for High-Speed Low-Loss P-i-N Diode Design", IEEE Trans. Power Electronic, vol. 14, no. 4, pp. 615-621, 1999.  
 [13] V. Rainera, "Voids in Silicon Power Devices", Solid-State Electronics, vol. 42, no. 12, pp. 2295-2301, 1998.  
 [14] "Two-Dimensional Device Simulation Program", : TMA, Inc., 1993.