

화학용액코팅법으로 제조한 $Sr_2(Nb, Ta)_2O_7$ 박막의 결정화 및 강유전특성 연구

논문
12-8-4

Crystallization and Ferroelectric Properties of $Sr_2(Nb, Ta)_2O_7$ Thin Films Prepared by Chemical Solution Deposition Processes

김창영*, 우동찬*, 이원재**, 이희영*

(Chang Young Kim*, Dong Chan Woo*, Won-Jae Lee**, Hee Young Lee*)

Abstract

The compounds of $Sr_2Nb_2O_7$ (SNO) system is suitable for use as the ferroelectric gate field effect transistor, because of their low relative permittivity, low coercive field and high heat resistance. In this study, ferroelectric $Sr_2(Nb, Ta)_2O_7$ (SNTO) thin films were prepared by chemical solution deposition processes. Sol-gel or MOD derived stock solutions were spin-coated onto either Pt/Ti/SiO₂/Si(100) or Pt/TiO₂/SiO₂/Si(100) substrate. After multiple coating/baking steps, dried thin films were annealed for crystallization at 800~1050°C in oxygen. XRD and SEM analyses revealed that the crystallization temperature by sol-gel process can be lowered to 950°C which is at least 50°C lower than that by MOD process, if Pt/Ti/SiO₂/Si(100) substrate was used. The use of Pt/TiO₂/SiO₂/Si(100) substrate further lowered it to 850°C. Leakage current and relative permittivity (ϵ_r) values were about $10^{-7} \sim 10^{-6}$ A/cm², and 34, respectively. Polarization hysteresis loops were not saturated regardless of solution preparation methods and annealing temperatures. Remanent polarization (2P_r) and coercive field (E_c) values were 0.7~1.9 μC/cm², and 15~22 kV/cm, respectively, when ±5V pulse was applied.

Key Words(중요용어) : Thin film, Ferroelectric gate field effect transistor, $Sr_2(Nb, Ta)_2O_7$, Ferroelectric, Chemical solution deposition

1. 서 론

강유전체 및 고유전을 박막은 각각 비휘발성메모리 소자(non-volatile random access memory, NvRAM)와 Giga-bit 이상의 초고밀도 DRAM에의 응용이 가능할 것으로 기대되고 있으며, 전세계적으로 연구가 활발히 진행되고 있다¹⁻⁴⁾. 특히, 강유전층이 MIS(metal-insulator-semiconductor) 게이트의 절연 층으로 사용된 MFSFET에의 응용이 관심을 끌고 있는데, 이는 1개의 FET로 메모리 셀이

만들어지므로 기존의 다른 메모리소자에 비하여 구조적으로 매우 간단하여 고집적도의 NvRAM이 가능할 것으로 보이기 때문이다⁵⁾. 반면에, 강유전체 박막을 이용한 비휘발성메모리, 즉 FeRAM에서 현재 실용화된 것은 기존의 DRAM과 같은 구조인 1T/1C 형태를 취하고 있는데, 이 방식의 단점은 저장된 정보를 읽기 위해서 분극반전 및 재반전이 필요한 소위 파괴적인 read-out 방식(destructive read-out, DRO)이라는 점이다. 이것이 문제가 되는 것은 PZT와 같은 강유전체 박막이 보이는 피로(fatigue) 때문인데, 분극반전 및 재반전이 10⁴회 이상 반복되면 잔류분극이 감소하여 메모리로서의 기능을 상실하기 때문이다. 이런 점에서도 정보를 읽을 때 분극반전이 필요 없는 MFSFET 형태의 메모리가 장래의 비휘발성 메모리로서 주목을 받고 있다.

그러나, MFSFET구조의 FeRAM이 성공적으로 실현되기 위해서는 몇 가지 해결하여야 할 문제들이

* : 영남대학교 재료금속공학부

** : 한국전자통신연구원 피로소자기술연구소

(경상북도 경산시 대동 214-1, Fax : 053-811-

4133 E-mail : hyulee@ynucc.yeungnam.ac.kr)

1999년 4월 8일 접수, 1999년 7월 14일 심사완료

있다. 무엇보다도 실리콘반도체위에 강유전체 박막을 집적하기가 어려운 점을 우선적으로 들 수 있다. 이는 산화물인 고유전을 강유전체 박막을 증착 또는 코팅 후 열처리하는 과정에서 강유전체와 실리콘사이의 계면에 저유전율의 실리카층이 생겨서 게이트 전압의 대부분이 저유전을 절연층에 걸리기 때문이다. 이렇게 되면 강유전체 박막에서의 분극반전이 일어나기 어렵게 되어 정보의 저장 및 수정이 불가능해진다. 이를 피하기 위하여 불화물 강유전체를 사용하거나, 고유전율의 확산방지막(buffer layer)을 강유전체와 실리콘사이에 증착하거나, 더 나아가 강유전체와 buffer인 절연층 사이에 floating gate를 삽입하는 MFMS 구조가 시도되고 있다^{12, 13}.

표 1. SNO계 강유전체 단결정의 특성^{14, 15)}
Table 1. Properties of SNO-family ferroelectric single crystals^{14, 15)}

	SNO	STO
Crystal system	Orth. (C_{mc21})	Orth. (C_{mc})
Lattice parameter (Å)	a = 3.933 b = 26.726 c = 5.683	a = 3.937 b = 27.198 c = 5.692
Curie temperature	1342°C	-107°C
$P_s \parallel$	[001]	[001]
Spontaneous polarization	9 μ C/cm ²	1.9 μ C/cm ² *
Coercive field	6kV/cm	0.4kV/cm*
Dielectric constant	f = 1kHz	f = 1MHz
	ϵ_{11}^T : 75	ϵ_{11}^T : 37
	ϵ_{22}^T : 46	ϵ_{22}^T : 22
	ϵ_{33}^T : 43	ϵ_{33}^T : 644

*measured value at liquid nitrogen temperature

한편, 이 문제를 해결할 수 있는 또 다른 방법으로 기존의 고유전을 강유전체 대신에 저유전을 강유전체 박막을 게이트에 사용하는 것을 고려할 수 있다. 본 연구진은 이러한 점에 착안하여 pyroniobate 구조의 $La_2Ti_2O_7$, $Sr_2Nb_2O_7$ 와 같은 저유전을 강유전체 박막에 대한 연구를 진행해 왔다⁹⁻¹¹⁾. 최근에 일본의 Rohm사에 의하여 $Sr_2(Nb,Ta)_2O_7$ 를 게이트에 적용

한 MFMS-FET 비휘발성메모리소자가 발표되면서 이 분야 연구가 여러 연구자들에게 주목을 받고 있는 중이다^{12, 13)}.

$Sr_2Nb_2O_7$, 즉 SNO는 결정구조가 orthorhombic (C_{mc21})이고 큐리온도가 약 1,342°C이며 저온에서는 분극이 용이하지 않은 것으로 알려져 있다. 그러나, 비슷한 구조를 가지는 $Sr_2Ta_2O_7$, 즉 STO와 고용체 $Sr_2(Nb,Ta)_2O_7$, 즉 SNTO를 만들게 되면 강유전특성을 유지하면서도 큐리온도를 상온 부근의 온도로 낮출 수 있다고 알려져 있다^{14, 15)}. 이는 STO가 orthorhombic(C_{mc})의 결정구조를 가지면서 큐리온도가 약 -107°C이기 때문이다. Table 1에 문헌에 보고된 데이터들을 정리하여 나타내었다.

본 논문에서는 화학용액증착법인 MOD법과 졸겔법을 이용하여 $Sr_2(Nb_{1-x}Ta_x)_2O_7$ 박막을 제조하고, 출발원료, 기판의 종류, 공정변수 등이 박막의 조성, 결정화, 전기, 유전 및 분극특성에 미치는 영향을 고찰하고자 하였으며, 측정 결과를 비슷한 주제에 대하여 다른 연구자들에 의하여 보고된 결과와 비교 분석하였다.

2. 실험방법

본 실험에서는 강유전체 박막제조에 있어 국내외에서 가장 널리 사용되고 있는 화학용액증착법, 즉 CSD(Chemical Solution Deposition)방법으로 분류되는 졸겔법 및 MOD(Metal Organic Decomposition)법에 의해 $Sr_2(Nb_{1-x}Ta_x)_2O_7$ ($x=0, 0.5, 0.7, 0.8, 0.9$) 박막을 제조하였다. MOD법에서는 $Sr_2(Nb_{1-x}Ta_x)_2O_7$ 를 제조하기 위해 Sr-neodecanoate [$Sr(OOC_{10}H_{19})_2$], Nb-ethoxide [$Nb(OC_2H_5)_5$]와 Ta-ethoxide [$Ta(OC_2H_5)_5$]를 출발물질로 사용하여 코팅용 혼합용액을 제조하였다.

먼저 Nb-ethoxide와 Ta-ethoxide를 neodecanoic acid [$HOOC_{10}H_{19}$]와 혼합한 뒤 80°C에서 1시간동안 refluxing시킨 다음 용매인 xylene [$C_8H_{10}(CH_3)_2$]에 녹여 120°C에서 30분간 refluxing 한 후, 별도로 Sr-neodecanoate를 xylene 10 ml에 녹여 120°C에서 30분간 refluxing시킨 용액과 섞어 12시간 상온에서 stirring함으로써 침전물이 없는 균일한 stock solution(0.2 M, 20 ml)을 제조할 수 있었다.

한편, 졸겔법에서는 출발 물질로 Sr-acetate [$Sr(OOCCH_3)_2$], Nb-ethoxide [$Nb(OC_2H_5)_5$]와 Ta-ethoxide [$Ta(OC_2H_5)_5$]가 사용되었다. 0.2

M, 10 ml의 stock solution을 제조하기 위해, 먼저 Sr-acetate 0.825g을 아세트산(acetic acid)에 65 °C에서 2시간 동안 refluxing한 후, 상온에서 2시간 더 stirring하였다. 아세트산의 양은 Sr-acetate를 녹이는데 필요한 최소량인 6 ml로 하였고, 용액의 pH를 높이기 위해서 methyl alcohol을 첨가하여 4 시간 더 stirring하였다. 여기서 methyl alcohol의 양은 모든 용질 및 용매의 양을 계산해 최종 solution이 10 ml가 되도록 첨가하였다. 다음으로 Nb-ethoxide와 Ta-ethoxide에 acetyl-acetone (AcAc)을 조성에 맞게 섞은 뒤 4시간동안 stirring시켜 두었다가 Sr-precursor와 섞은 후 상온에서 12시간 stirring하여 침전물이 전혀 없는 균일한 0.2 M stock solution을 제조하였다.

이렇게 제조된 SNTO 박막제조용 전구체 용액을 Pt/Ti/SiO₂/Si(100) 등의 기판에 도포하기 위하여 spinner를 사용하여 4000 rpm에서 30초간 도포하였다. 용매와 잔류 유기물을 제거하기 위해 TG-DTA 측정으로 얻은 결과를 토대로 baking을 200 °C와 400 °C에서 2단계로 하였는데, 이는 열처리를 1 단계로 하였을 시 발생할 수 있는 급격한 유기물의 분해로 인한 기포나 균열 발생을 억제하기 위한 것이다. 코팅 및 baking 공정을 3회 반복한 뒤, 결정화 및 치밀화를 위해 800~1100 °C의 온도 범위에서, 산소 분위기아래 1시간 동안 열처리하여 두께가 약 400 nm 정도의 박막을 얻었다. 제조된 박막의 결정화, 단면 및 표면을 XRD(D/MAX-2500, Rigaku Corp., Japan)와 SEM(S-4100, Hitachi Ltd., Japan)을 통해 관찰하였다. 강유전 및 전기적 특성을 측정하기 위하여서는, Pt 상부 전극을 shadow mask를 통하여 뒷면에 증착하여 MFM-type의 박막 커패시터를 제조하였으며, 누설전류, 정전용량 및 유전상수, 손실을, 분극이력곡선(P-E hysteresis) 등을 Electrometer(Keithley 617, Keithley Instruments, Inc., USA), RT66A(RT186, Radiant Tech., Inc., USA)와 LF Impedance Analyzer(HP4192A, Hewlett-Packard Co., USA)를 사용하여 측정하였다.

3. 결과 및 토의

3.1 XRD분석 및 미세구조분석

졸겔법에 의해 제조된 다양한 화학조성의 전구체 용액을 Pt/Ti/SiO₂/Si(100) 기판 위에 코팅 후 1시간 열처리한 SNTO 박막의 XRD pattern을 Fig. 1

에 나타내었다. 그림에서 Ta이 첨가되지 않은 조성, 즉 $x=0$ 일 때는 Sr₂Nb₂O₇(SNO) 박막에 대한 선행 연구에서 관측된 대로 (080)면의 회절강도가 뚜렷이 나타난 반면에, Ta이 $x=0.9$ 로 증가함에 따라 Sr₂Ta₂O₇(STO) 결정구조의 주 회절 면인 (151)면의 회절강도가 증가하는 것을 볼 수 있다.¹⁴

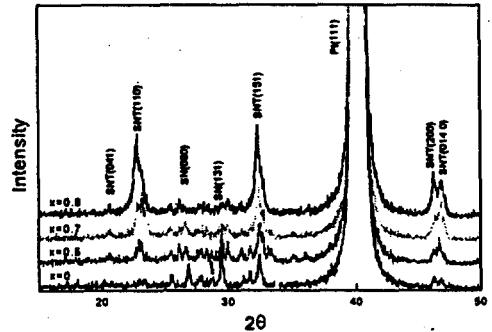


그림 1. 졸겔법으로 제조한 Sr₂(Nb_{1-x}, Ta_x)₂O₇/Pt/Ti/SiO₂/Si(100) 박막을 산소분위기에서 1000 °C, 1시간 열처리한 시편의 X-선 회절 패턴.

Fig. 1. X-ray diffraction patterns for sol-gel derived Sr₂(Nb_{1-x}, Ta_x)₂O₇ thin films on Pt/Ti/SiO₂/Si(100) substrate annealed at 1000 °C for 1 hour in oxygen.

유사한 연구^{14,15}에 의하여 밝혀진 대로 실온에서의 강유전특성이 좋은 것으로 알려진 조성($x=0.7$)에 대하여 졸겔법과 MOD법에 의해 제조한 전구체 용액을 Pt/Ti/SiO₂/Si(100) 기판 위에 스펀코팅 후 800~1050 °C에서 1시간 동안 산소분위기에서 어닐링한 SNTO 박막의 XRD pattern을 Fig. 2와 Fig. 3에 각각 나타내었다.

산소분위기에서 1시간동안 열처리를 하였을 때, 졸겔법의 경우에는 800 °C부터 결정상이 나타나기 시작하여 950 °C 이상의 온도에서 결정화가 완전히 이루어지는 것을 볼 수 있는 반면에, MOD법의 경우는 결정화시작온도는 비슷하나 1000 °C 이상은 되어야 결정화가 완전히 이루어지는 것으로 보인다. 이러한 사실로부터 부분가수분해를 통해 성분 금속 원소 사이에 cross-linking이 일부 일어나는 졸겔법이 MOD법에 비해 결정화를 위한 열처리온도를 낮추는 데에 더 효과적이라는 것을 알 수 있다.

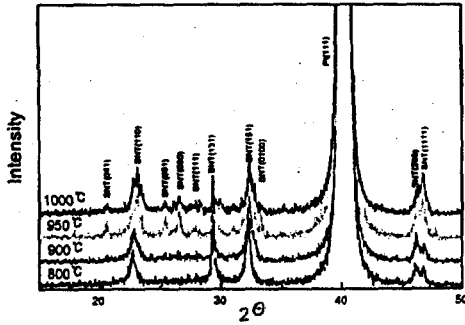


그림 2. 졸겔법으로 제조한 SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) 박막을 산소분위기에서 1시간 열처리한 시편의 X-선 회절 패턴.

Fig. 2. X-ray diffraction patterns for sol-gel derived SNTO(x=0.7) thin films on Pt/Ti/SiO₂/Si(100) substrate annealed for 1 hour in oxygen.

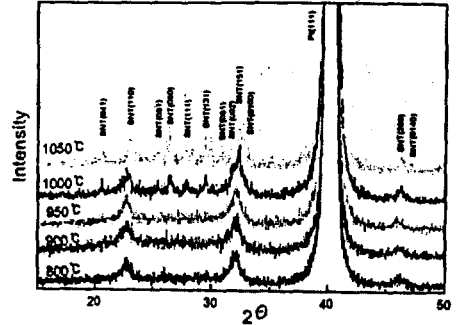


그림 3. MOD법으로 제조한 SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) 박막을 산소분위기에서 1시간 열처리한 시편의 X-선 회절 패턴.

Fig. 3. X-ray diffraction patterns for MOD derived SNTO(x=0.7) thin films on Pt/Ti/SiO₂/Si(100) substrate annealed for 1 hour in oxygen.

한편, 본 연구에서 사용한 Pt/Ti/SiO₂/Si(100) 기판은 전기적 특성 측정 시 단락이 종종 발생하였는데, 이는 고온에서 열처리를 하였을 때 기판에 hillock이나 pin-hole이 생겼기 때문이다¹³⁾. 이 문제를 해결하기 위하여 주로 사용한 Pt/Ti/SiO₂/Si(100) 기판 대신에 최고 850°C 까지는 안정하다고 알려진 Pt/TiO₂/SiO₂/Si(100) 기판을 사용하여 종전에 1000°C에서 1시간 동안 어닐링하던 것을 850°C에서 24시간 또는 48시간 장시간 열처리를 시도하였으며, 제조한 박막에 대한 X선회절패턴을 Fig. 4(a)에 나타내었다. 이를 Fig. 2, Fig. 3의 결과와 비교해보면, 종전의 1000°C보다도 150°C 낮은 850°C에서도 열처리 시간을 증가시킴으로써 결정화가 잘 이루어짐을 알 수 있었다. 그러나, Fig. 4(b), (c)에 나타낸 바와 같이 48시간동안 열처리한 시편의 경우에는, 결정화에는 문제가 없으나, 박막에 균열이 많이 발생하였다. 반면에, 24시간동안 열처리한 시편은 미소균열이 거의 일어나지 않았으며, 이 결과 Pt/Ti/SiO₂/Si(100) 기판을 사용하였을 때에 비하여 전기적 특성 측정 시 단락이 거의 일어나지 않았다.

Fig. 5는 제조된 SNTO 박막의 미세구조 사진으로, 졸겔법과 MOD법의 두 경우 모두 막의 두께는 400nm 정도이고, 전자의 경우에는 950°C 정도에서 잘 발달된 막대모양의 주상이 확연히 보이는 반면 후자의 경우에는 1000°C부터 주상이 나타나기 시작하여 1050°C정도에서 가장 결정화가 잘되는 것을 알 수 있다. 이러한 결과는 XRD 분석결과와 잘 일치하는

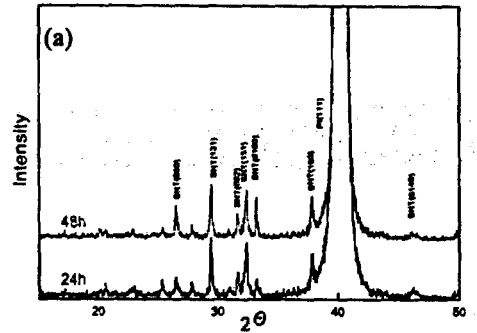


그림 4. (a) 졸겔법으로 제조한 SNTO(x=0.7)/Pt/TiO₂/SiO₂/Si(100) 박막을 산소분위기에서 850°C로 열처리한 시편의 X-선 회절 패턴. (b), (c) 졸겔법으로 제조한 SNTO(x=0.7)/Pt/TiO₂/SiO₂/Si(100) 박막을 산소분위기에서 850°C, 48시간 열처리한 시편의 SEM 사진.

Fig. 4. (a) X-ray diffraction patterns for sol-gel derived SNTO(x=0.7) thin films on Pt/TiO₂/SiO₂/Si(100) substrate annealed at 850°C in oxygen. (b), (c) SEM photo-micrographs for sol-gel derived SNTO(x=0.7) thin films on Pt/TiO₂/SiO₂/Si(100) substrate annealed at 850°C, 48hours in oxygen.

것이며, 졸겔법과 MOD법이 결정화온도에서 약 50~100℃ 정도가 차이가 있음을 보여주는 것이다.

Fig. 5(e)에 Pt/TiO₂/SiO₂/Si(100)기판 위에 졸겔법으로 3회 코팅 후 850℃, 산소 분위기에서 24시간 열처리한 박막시편(SNTO, x=0.7)의 SEM사진을 나타내었다. 그림에서 보는바와 같이 1000℃에서 1시간 열처리한 시편과 비교하여 결정화에 있어서 거의 차이가 없는 것으로 보인다.

3.2 전기적 특성

졸겔법으로 950℃에서 1시간 산소분위기에서 어닐링한 Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) 구조의 박막 커패시터와, MOD법으로 같은 방법으로 1000℃에서 제조한 박막 커패시터의 누설전류 특성을 각각 Fig. 6, Fig. 7에 나타내었다. 누설전류는 두 경우 큰 차이를 보이지 않았으며, 10⁻⁷~10⁻⁶A/cm² 정도의 양호한 값을 나타내고 있다. 이러한 결과는 본 연구진에 의해 연구된 MOD법으로 제조된 SNO 박막 커패시터에 대하여 보고된 10⁻⁶A/cm² 정도의 값과, 다른 연구자들에 의해 보고된 10⁻⁷A/cm² 정도의 값과 비교하였을 때, 잘 일치하는 것으로 보인다.^{9, 12, 13)}

그림 5. SNTO 박막의 SEM 사진 : (a) 단면, Pt/Ti/SiO₂/Si(100), 1000℃, 1시간(Sol-Gel), (b) 단면, Pt/Ti/SiO₂/Si(100), 1000℃, 1시간(MOD), (c) Pt/Ti/SiO₂/Si(100), 950℃, 1시간(Sol-Gel), (d) Pt/Ti/SiO₂/Si(100), 1000℃, 1시간(MOD), (e) Pt/TiO₂/SiO₂/Si(100), 850℃, 24시간(Sol-Gel)와 (f) Pt/Ti/SiO₂/Si(100), 1050℃, 1시간(MOD).

Fig. 5. SEM photo-micrographs of SNTO thin films deposited at (a) 1000℃, 1hour by sol-gel process [cross-section, Pt/Ti/SiO₂/Si(100)], (b) 1000℃, 1hour by MOD process [cross-section, Pt/Ti/SiO₂/Si(100)], (c) 950℃, 1hour by sol-gel process [plane, Pt/Ti/SiO₂/Si(100)], (d) 1000℃, 1 hour by MOD process [plane, Pt/Ti/SiO₂/Si(100)], (e) 850℃, 24hours by sol-gel process [plane, Pt/TiO₂/SiO₂/Si(100)], and (f) 1050℃, 1hour by MOD process [plane, Pt/Ti/SiO₂/Si(100)].

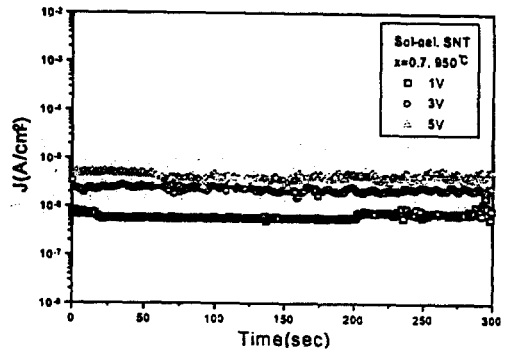


그림 6. 950℃, 산소 분위기에서 1시간 열처리한 Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) 박막 커패시터의 누설전류 특성. (졸겔법)

Fig. 6. Leakage current characteristics for Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) thin film capacitor annealed at 950℃ for 1 hour in oxygen. (sol-gel process)

Tuttle과 Schwartz는 MOD법의 큰 단점으로 미소균열을 지적한 바 있으나¹⁰⁾, 본 실험에서는 균열이 비교적 적은 SNTO 박막을 MOD법으로도 제조할 수 있음을 알 수 있었다. 다만, 열처리 온도가 졸겔법에 비하여 최소한 50℃ 이상 높기 때문에 1000℃ 이상의 고온에서 안정한 기판을 사용하여야 하는 것과, 무엇보다도 반도체공정에 적용하기 곤란한 고온 열처리가 필요하다는 점에서 MOD법은 졸겔법에 비하여 소자나 집적회로제조에 사용될 가능성이 없는

방법임을 알 수 있다¹⁰⁾.

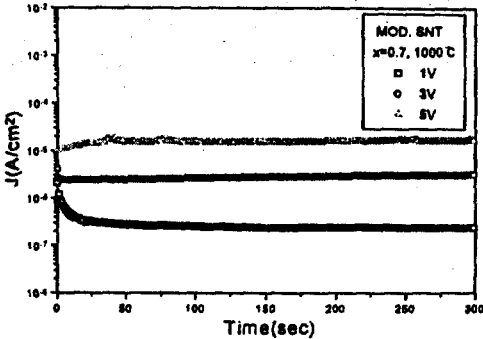


그림 7. 1000°C, 산소 분위기에서 1시간 열처리한 Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) 박막 커패시터의 누설전류 특성. (MOD)

Fig. 7. Leakage current characteristics for Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) thin film capacitor annealed at 1000°C for 1 hour in oxygen. (MOD process)

이외에도 두 가지 방법으로 제조한 SNTO 박막 커패시터의 누설전류는 다른 강유전체 박막 커패시터에 비하여 조금 큰 편인데, 이는 결정화 온도가 다른 경

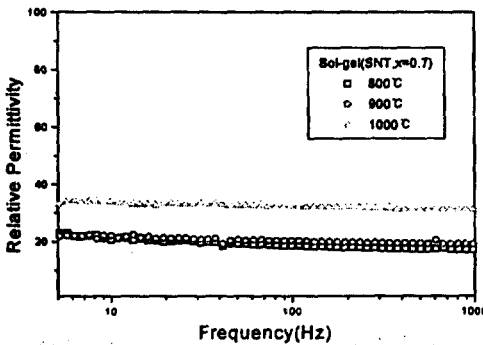


그림 8. (a) 산소 분위기에서 1시간 열처리한 Pt/SNTO/Pt/Ti/SiO₂/Si(100) 박막 커패시터의 비유전율-주파수 특성. (졸겔법)

Fig. 8. Relative Permittivity versus frequency characteristics for Pt/SNTO/Pt/Ti/SiO₂/Si(100) thin film capacitor annealed for 1 hour in oxygen. (sol-gel process)

우에 비하여 100~400°C 높은 데서 기인한 웨이퍼의 고온 안정성 결여 때문으로 생각할 수 있다¹¹⁾.

측정 주파수의 변화에 따른 비유전율과 손실을 ($\tan\delta$)의 변화를 Fig. 8에 졸겔법으로 제조한 박막 커패시터(SNTO, x=0.7)에 대하여 대표적으로 나타내었다. 그림에서 측정 주파수 범위에서는 비유전율(ϵ_r)이 22~34 정도에서 주파수에 관계없이 거의 일정한 값을 나타냄을 볼 수 있다. 어닐링에 사용한 800°C, 900°C, 1000°C 의 온도 중에서 1000°C에서 열처리 한 시편이 가장 높은 비유전율을 값을 나타내었는데, 이는 어닐링온도의 증가에 따른 박막의 치밀화 때문으로 보인다. 한편, 이 값은 다른 연구자에 의하여 보고된 값인 45에 비하면 상대적으로 낮은 값이긴 하나, 차이가 생기는 원인은 확실하지 않다¹²⁾. 측정된 유전손실율은 측정 주파수범위에서 0.02 정도 나타나 MOD 방법으로 제조한 박막의 경우(0.03)에 비해서 조금 우수한 특성을 나타내고 있다¹³⁾.

Fig. 9(a)에는 졸겔법으로 1050°C에서 1시간 열처리하여 제조한 Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) 박막 커패시터의 분극이력곡선(P-E hysteresis loop)을 나타내었다. $\pm 5V$ 를 가하였을 때 잔류분극($2P_r$)값이 $1.9\mu C/cm^2$ 이며 항전계(E_c)의 값은 $22kV/cm$ 정도로 관측되었다. 이 그림에 나타난 특징 중에서 주목할만한 것은 선행연구의 결과와 마찬가지로 분극이 포화되지 않는다는 것이다. 비슷한 결과가 MOD법으로 같은 조건에서 제조한 박막 커패시터

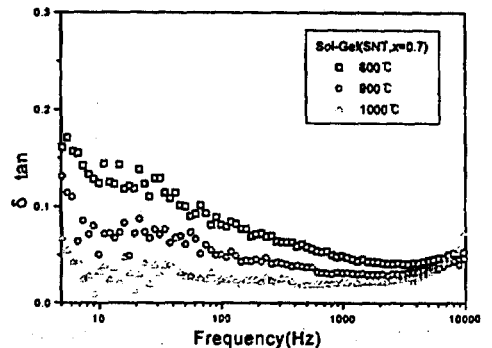


그림 8. (b) 산소 분위기에서 1시간 열처리한 Pt/SNTO/Pt/Ti/SiO₂/Si(100) 박막 커패시터의 유전손실-주파수 특성. (졸겔법)

Fig. 8. (b) Loss tangent versus frequency characteristics for Pt/SNTO/Pt/Ti/SiO₂/Si(100) thin film capacitor annealed for 1 hour in oxygen. (sol-gel process)

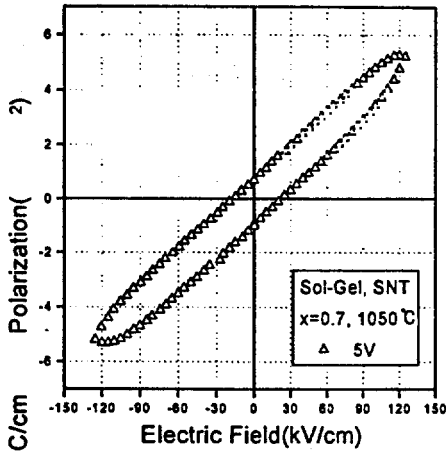


그림 9. (a) 1050°C, 산소 분위기에서 1시간 열처리 한 Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) 박막 커패시터의 분극-전압 특성. (졸겔법)

Fig. 9. (a) Polarization hysteresis characteristics for Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) thin film capacitor annealed at 1050°C for 1 hour in oxygen. (sol-gel process)

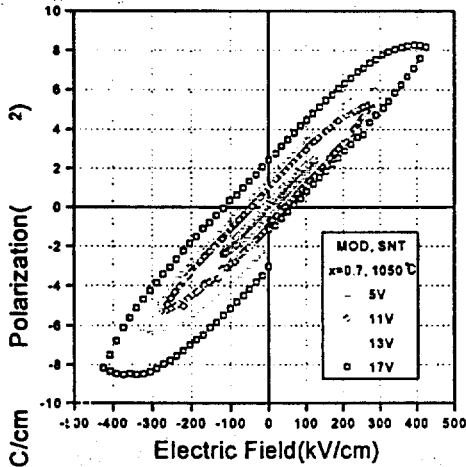


그림 9. (b) 1050°C, 산소 분위기에서 1시간 열처리 한 Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) 박막 커패시터의 분극-전압 특성. (MOD법)

Fig. 9. (b) Polarization hysteresis characteristics for Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) thin film capacitor annealed at 1050°C for 1 hour in oxygen. (MOD process)

패시터에 대해서도 관측되었으며, Fig. 9(b)에 나타내었다. 한편, Pt/TiO₂/SiO₂/Si(100) 기판을 사용하여 850°C의 저온에서 24시간 어닐링한 Pt/SNTO(x=0.7)/Pt/TiO₂/SiO₂/Si(100) 박막 커패시터에 대한 분극이력곡선을 Fig. 9(c)에 나타내었는데, 위와 같은 조건인 ±5V 펄스를 가하였을 때 잔류분극값이 1μC/cm²이며 항전계의 값은 24kV/cm 정도로 측정오차 범위에서 유사한 결과를 얻었다. 본 연구에서 얻은 잔류분극값은 다른 연구자에 의하여 비슷한 박막에 대하여 보고된 값과 비교하였을 때, 거의 같

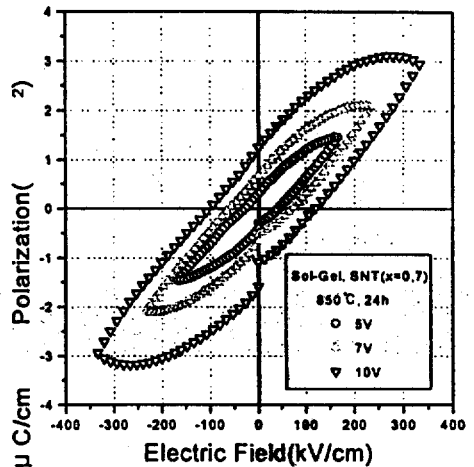


그림 9. (c) 850°C, 산소 분위기에서 24시간 열처리 한 Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) 박막 커패시터의 분극-전압 특성. (졸겔법)

Fig. 9. (c) Polarization hysteresis characteristics for Pt/SNTO(x=0.7)/Pt/Ti/SiO₂/Si(100) thin film capacitor annealed at 850°C for 24 hours in oxygen. (sol-gel process)

4. 결론 및 요약

Pt/Ti/SiO₂/Si(100) 기판과 Pt/TiO₂/SiO₂/Si(100) 기판 위에 졸겔법과 MOD법으로 제조한 전구체용액을 스펀코팅한 후, 800~1100°C 범위의 온도에서 산소분위기에서 어닐링하여 강유전체 Sr₂(Nb_{1-x}Ta_x)₂O₇ (SNTO) 박막을 제조하였다. MOD법에서는 Sr-neodecanoate, Nb-ethoxide,

Ta-ethoxide를 출발물질로 사용하였으며, 졸겔법에서는 출발 물질로 Sr-acetate, Nb-ethoxide와 Ta-ethoxide를 사용하여 두께 400nm의 박막을 제조하였다.

XRD패턴 및 SEM미세구조 사진으로부터, Pt/Ti/SiO₂/Si(100) 기판을 사용하여 산소분위기에서 1시간 열처리하였을 때, 800℃에서 결정화가 시작되어 졸겔법의 경우 950℃에서 결정화가 완전히 이루어지는 반면에, MOD법의 경우는 1050℃는 되어야 결정화가 완전히 이루어지는 것을 알 수 있었다. 이 결과는 부분가수분해를 통해 성분 금속 원소사이에 cross-linking이 일부 일어나는 졸겔법이 MOD법에 비해 결정화를 위한 열처리온도를 낮추는 데에 더 효과적이라는 것을 보여주는 것이다. 한편, 850℃까지는 안정하다고 알려진 Pt/TiO₂/SiO₂/Si(100) 기판을 사용하여 중전에 1000℃에서 1시간 동안 어닐링하던 것을 850℃에서 24시간 또는 48시간 장시간 열처리를 시도해본 결과 저온에서도 결정성이 우수한 박막을 얻었으나, 48시간 열처리하였을 경우에는 미소균열이 많이 발생한 반면에 24시간 열처리하였을 경우에는 주상의 양호한 박막을 얻을 수 있었다.

누설전류 및 비유전율은 각각 10⁻⁷~10⁻⁶A/cm², 34 정도로 선행 연구결과와 대체로 일치하였다. 분극이력곡선 측정결과, 제조방법, 어닐링온도 등에 관계없이 잔류분극이 완전히 포화되지 않은 결과를 얻었다. 잔류분극(2P_r)과 항전계(E_c) 값은 ±5V 전압펄스를 가하였을 때, 각각 0.7~1.9μC/cm², 15~22kV/cm 범위의 값을 나타내었다. 이러한 결과는 다른 연구자에 의하여 보고된 값과 비슷하다.

한편, Pt/TiO₂/SiO₂/Si(100) 기판과 같이 고온에서 안정한 기판을 사용하여 기존의 열처리 온도보다 150℃ 정도 낮은 850℃에서 24시간 열처리를 통하여 분극 및 유전특성 등이 저하되지 않으면서도 열처리 온도를 낮출 수 있음을 확인하였다.

감사의 글

이 논문은 1997년 한국학술진흥재단의 자유공모과제 연구비에 의하여 연구되었으며, 이에 감사드립니다.

참고 문헌

1. S.-Y. Wu, "A New Ferroelectric Memory Devices, Metal-Ferroelectric-Semiconductor

Transistor", *IEEE Trans. Electron Devices*, Vol. ED-21, No. 8, pp. 499-504, Aug. 1974.

2. E. Tokumitsu, R. Nakamura, and H. Ishiwara, "Nonvolatile Memory Operation of Metal-Ferroelectric-Insulator(MFIS)FET's Using PLZT/STO/Si(100) Structure", *IEEE Electron Device Letters*, Vol. 18, No. 4, pp. 160-162, 1997.

3. T. Nakamura, Y. Nakao, A. Kamisawa, and H. Takasu, "A Single-Transistor Ferroelectric Memory Cell", *1995 IEEE International Solid State Circuits Conference, Digest of Technical papers*, pp. 68-69, 1995.

4. S. H. Lee, T. K. Song and T. W. Noh, *Appl. Phys. Lett.*, 67[43], 1995.

5. K. Nashimoto, H. Moriyama and E. Osakabe, *Jpn. J. Appl. Phys.*, 35, 4936, 1996.

6. J. G. Yoon and K. Kim, *Appl. Phys. Lett.*, 68, 2523, 1996.

7. B. M. Melnick, M. C. Scott, C. A. P. Araujo and L. D. McMillan, *Integrated ferroelectrics*, 3, 293, 1993.

8. H. N. Al-Shareef, K. R. Beller, O. Auciello and A. I. Kingon, *Intergrated Ferroelectrics*, 5, 185, 1994.

9. C. H. Son et al., "Microstructure and Dielectric Properties of Sr₂Nb₂O₇ Thin Films by Metalorganic Decomposition", *J. Kor. Phys. Soc.*, 32, S1434-S1437, 1998.

10. S. J. Jeon et al., "Crystallization and Dielectric Properties of Lanthanum Titanate Thin Films by Metalorganic Decomposition", *J. Kor. Phys. Soc.*, 32, S1657-S1659, 1998.

11. S. W. Jang et al., "Crystallization and Ferroelectric Properties of La₂Ti₂O₇ Thin Films Prepared by the Sol-Gel Process", *submitted for publication*.

12. Yoshikazu Fujimoi, Naoki Izumi, Takashi Nakamura and Akira Kamisawa, "Application of Sr₂Nb₂O₇ Family Ferroelectric Films for Ferroelectric Memory Field Effect Transistor", *Jpn. J. Appl. Phys.*, Vol. 37, Pt. 1, No. 9B, pp. 5207-10, 1998.

13. Yoshikazu Fujimoi, Naoki Izumi, Takashi

- Nakamura, Akira Kamisawa and Yasuhiro Shigematsu, "Development of Low Dielectric Constant Ferroelectric Materials for the Ferroelectric Memory Field Effect Transistor", *Jpn. J. Appl. Phys.*, Vol. 36, Pt. 1, No. 9B, pp. 5935-38, 1997.
14. T. Mitsui and S. Nomura, *Landolt-Börnstein*, Vol. 16, pp. 221-229, Springer-Verlag, 1981.
15. E. Nakamura, *Landolt-Börnstein*, Vol. 28, pp. 168-173, Springer-Verlag, 1990.
16. B. A. Tuttle and R. W. Schwartz, "Solution Deposition of Ferroelectric Thin Films", *MRS Bulletin*, pp. 49-54, June, 1996.