Journal of the Korean Institute of Electrical and Electronic Material Engineers. Vol. 12, No. 2, pp. 145-150, 1999.

TiN이 증착된 SiO/TiN 박막의 전압-전류 특성

논 문
12-2-7

Voltage-Current Characteristics of Thin Films of SiO/TiN Deposited TiN

송찬일*, 김창석*, 정천옥**, 김병인***

(Chan-Il Song*, Chang-Suk Kim*, Chun-Ock Chung**, Byung-In Kim***)

Abstract

In this study, the evaporation of SiO layers with different thickness on Si wafer(n-100) is conducted by using the RF sputtering method. Thin films are made with the structure of Si/SiO and Si/SiO/TiN by evaporating TiN which is used as a diffusion barrier of non-resistant superintegrated semiconductor circuit. The research is performed to increase the I-V characteristics depending upon the SiO thickness and the reliability and reproducibility of the TiN thin film. It is shown that, since the TiN is diffused into SiO surface and fosters the potential barrier highly in the SiO/TiN thin film, the saturation voltage appears after the SiO thin film does. The thicker the SiO film becomes, the weaker the current variation does and the less leakage current the TiN deposited thin film has. The leakage current variation with a little slope is found in the negative voltage zone due to the effect of the trap state density near the electrode.

The spiking which occurs when the film is too very thin can be reduced by adding TiN. The stability can be obtained due to no pervasion of Al into SiO. The experimental result matches the Ohm's law and satisfies the equation of current.

Key Words(중요용어) : Imperfect insulation(불완전한 절연), Leakage current(누설전류), Potential barrier(전위장벽), Saturation voltage(포화전압), Diffusion barrier(확산장벽)

1. 서 론

최근 급속히 발전하고 있는 정보통신 산업을 중심으로 반도체 소자 크기를 감소시켜 고집적화와 함께 박막의 두께가 얇아지는 추세이다.[1]

VLSI용 패케이지와 silicon 산화막을 비롯한 커패시터의 절연막 두께 역시 엷게 되어 가고 있다.[2] 이렇게 집적도 증가와 더불어 막의 두께가 얇아짐에 따라 핀홀 밀도 증가, 불순물 확산과 저항력 감소 문제가 제기되어 이를 보완한 새로운 게이트 절연막이 요구되고 있다.[3] SiO막은 전기 절연성이 크고 내부식성 및 내마모성이 우수한 특성을 갖고 있을 뿐만아니라 절연체 및 유전체로 응용 범위가 넓어 SiO 박막 개발이 다양하게 이루어지고 있다.[4] SiO막 위에 전극용 Al을 증착하면 Al이 SiO층에 확산되면서 생기는 스파이킹 현상으로 하부 전극과 단락 되어 박막에 치명적인 영향을 주는데[5], 본 연구에서는 RF 스퍼터링법으로 n(100) Si wafer에 SiO층 두께를 다르게 증착한 후 그 위에 비저항을 갖고[6][7] 초집적 반도체 집적회로의 word line contact의 확산방벽용으로 사용되는 TiN을 증착하여 제작된 박막의 I-V 특성을 측정하여 TiN 박막의 신뢰성 및 재현성을 증대시키기 위한 연구를 수행하였다.

* : 조선대 공대 전기공학과
** : 조선대 공대 전기공학과 박사과정
*** : 송원대학 전기과
(광주시 서구 광천동 199-1, Fax : 062-360-5761, E-mail : kibyin@songwon.songwon-c.ac.kr)
1998년 8월 17일 접수, 1999년 1월 14일 심사완료

2. 실 험

2-1. 실험장치

본 연구에 사용한 진공반응로는 Leybold사 제품(model:L560)으로 RF 전원발생기로는 RF-GEN(model, OEM-6A)을 사용하고 기판은 n(100) Si wafer를, 그리고 스퍼터링 타켓으로는 순도 99.9%의 target(CERAC사 제품, 직경 50.8mm) SiO, TiN, Al을 각각 사용하였다. Si wafer 표면의 불순물을 제거하기 위해 초음파 세척기(일본 Branson사, model 1200)를 이용해서 아

세톤을 용제(아세톤 : 증류수=1:10, 온도 50℃)로 30분간 간접 세척한 후 메탄올로 30분간 초음파 세척하였다.

2-2. 박막제작

본 실험에 사용된 시료의 물성을 표 1에 나타내고 실험순서 및 과정도는 그림 1과 같다. 기판 온도를 150℃로 하고 작용가스를 주입시켜 10^{-4} torr대로 유지시킨 상태에서 SiO막의 두께를 다르게 3개의 시편을 제작 한 후, SiO 위에 TiN을 증착하고 상. 하부 전극으로는 응착력이 좋은 알루미늄(Al)을 각각 증착하여 Al/SiO/Al와 Al/SiO/TiN/Al 구조로 시료를 제작하였다. 이때 사용한 반응 가스는 SiO와 Al은 아르곤을 TiN 증착시는 질소를 사용하였다. 시료의 제작 개요와 두께를 표 2에, 시료의 구조는 그림 2에 나타냈다.

표 1. SiO와 TiN의 물성

Table 1. The properties of SiO and TiN

Formula	Materlal	Standard purities, %	Theoretical density, g/cm	Listed melting point, ℃	Fabrication method
SiO_2	Silicon monoxide	99.99	2.13	1700	Hot-pressed
TiN	Titanium nitride	99.5	14.4	3090	Hot-pressed

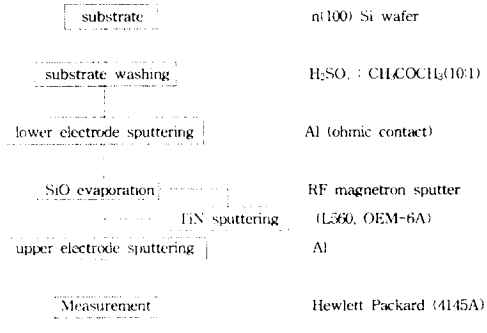

그림 1. 실험 순서 과정도

Fig. 1. Flow chart of experimental procedures

2-3 측정장치

제작된 박막특성은 미국 Hewlett Packard사 Variable

표 2. 박막의 구조 및 종류

Table 2. Structures and varieties of thin film

No	Target			Construction
	SiO	TiN	Al	
01	800Å			Al/Si/SiO/Al
02	1600Å			
03	2400Å			
04	800Å		500Å	Al/Si/SiO/TiN/Al
05	1600Å	500Å		
06	2400Å			
Gas	Ar	N_2	Ar	

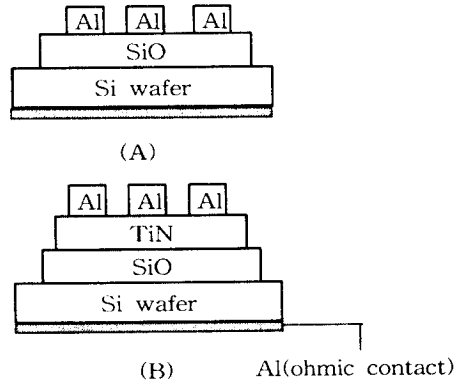

그림 2. 제작된 시편의 구조

Fig. 2. Structure of fabricated specimens

Analyzer, Semiconductor Parameter Analyzer, Plotter(Color Pro Probe Station (4145A))를 이용하여 상온에서 박막에 전압을 -12V에서 0.1V step씩 증가시키면서 +12V 까지 측정하였다.

3. 실험 결과 및 토론

그림 3은 I-V 플로터를 이용하여 SiO 만을 증착한 시료에 상온에서 전압을 -12V에서 +12V 까지 가했을 때 전류변화를 나타낸 것으로 커패시터의 누설전류는 비교적 적은 값이었으며 SiO 박막의 두께에 따라 전류기울기 크기와 포화영역의 차가 나타났다. 박막 모두 포화전압이 나타나고 이때 정방향 포화전류는 0.04mA였다. 800Å 박막의 경우 포화 전압은 +6V였으며 역방향 포화 전압은 -8V가 나타나고 이때 역방향 포화 전류는 -0.39mA였다. 1600Å 박막의 경우 역방향 포화 전류는 -0.039mA, 정방향

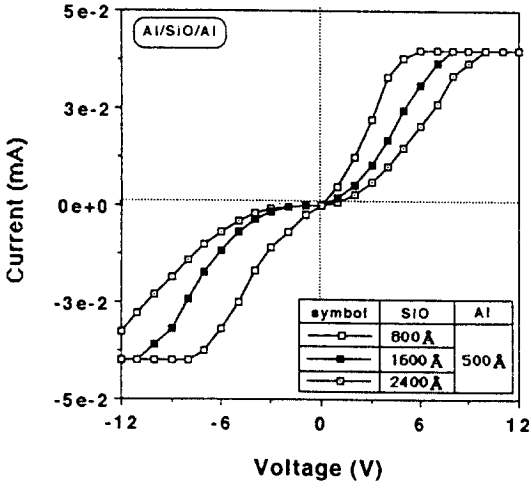

그림 3. 박막 Al/SiO/Al(01, 02, 03)의 전류-전압 특성

Fig. 3. I-V characteristics of Al/SiO/Al(01, 02, 03) thin films

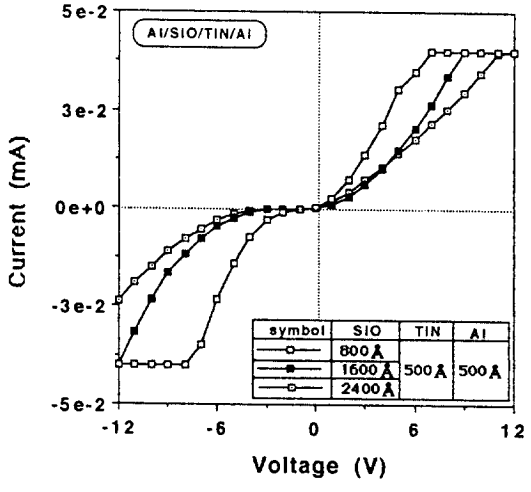

그림 4. 박막 Al/SiO/TiN/Al(04, 05, 06)의 전류-전압 특성

Fig. 4. I-V characteristics of Al/SiO/TiN/Al(04, 05, 06) thin films

포화 전압은 +8V였으며 역방향 포화 전압은 -11V였다. 2400Å인 경우 역방향 포화 전류는 -0.39mA, 정방향 포화 전압은 +10V 그리고 역방향 포화 전압은 -14V였다. 두께 증가에 따라 포화전압은 +10V에서 2V, -10V에서는 3V의 편차를 나타났다. 여기서 시료에 인가된 전압에 의해 carrier의 쿨롱력에 의한 금지대 밀도는 절연체인 SiO 두께가 두꺼울 수록 단위 밀도가 낮아 전압포화가 늦게 나타나고 있음을 알 수 있다. 그리고 SiO 두께가 1600Å인 시료가 전류포화가 발생하지 않았고 같은 전압대에서 정방향과 역방향의 포화전류값이 다른 이유는 Si Wafer가 n type이므로 부(-) 전압대에서 공핍층이 넓어져 결국 두께에 비례한 전위장벽이 높아지기 때문이고 이로인해 같은 정(+) 및 역(-)전압대에서 다른 값이 나타난다고 생각된다.

그림 4는 SiO 위에 TiN을 증착한 절연체막 SiO의 두께가 800Å일 때 정방향 포화전류는 0.04mA이고, 정방향 포화 전압은 +7V였다. 그리고 역방향 포화 전압은 -8V가 나타났다. 역방향 전류 0.039mA일 때 -12V에서 1600Å는 포화가 나타났으며 같은 전류 값을 갖는 정방향 포화 전압은 +9V였다. 2400Å인 경우 역방향 포화전압과 전류는 나타나지 않았으며 정방향 포화전압은 11V였다. 확산방벽용 TiN을 증착한 경우에도 절연체 박막의 두께가 얇을 수록 전압의 포화점이 빨리 나타나는 특성을 보여 주고 있는데 이것은 전위장벽이 낮아 포화점이 더 작은 전압에서 나타남을 알 수 있다.

그림 5와 그림 6은 SiO 박막두께가 800Å과 2400Å일 때의 SiO와 SiO/TiN의 I-V 곡선을 비교한 것인 데 두께가 두꺼울 수록 전류기울기는 적게 나타

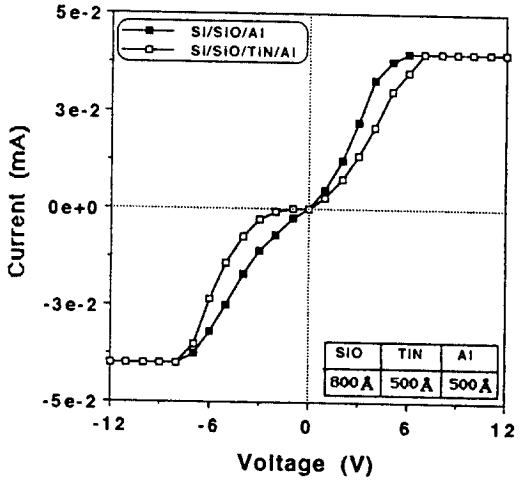

그림 5. 박막 Al/SiO/Al(01)과 Al/SiO/TiN/Al(04)의 전류-전압 특성

Fig. 5. I-V characteristics of Al/SiO/Al(01), Al/SiOTiN/Al(04) thin films

났으며 TiN을 증착 시킨 경우에는 더 적은 누설전류가 나타난 특성을 보였다. 전압과 전류 특성에서 절연층으로 사용된 SiO 박막의 두께가 클수록 정전용량이 적으므로 포화전압은 두께가 얇은 박막이 더 빨

리 나타났고, SiO/TiN과 SiO 경우 SiO/TiN의 포화점이 더 늦게 나타났는데 이것은 SiO/TiN가 SiO보다 정전용량이 더 적기 때문이라고 생각된다. 그것은 SiO/TiN이 SiO 보다는 유전율이 다소 감소하게 되어 정전용량이 감소하게 되기 때문이며 이것은 이종 금속접합에서 오는 전극의 도전율 감소에 의한 영향이라고 볼 수 있다. 그리고 TiN은 부동태 박막과 낮은 비저항을 특성을 갖고 있으며 TiN/Al 에서 TiN을 확산장벽으로 증착하였을 때 Al과 반응하지 않으나 Si과는 접촉저항이 높게 나므로 SiO 만을 증착한 경우보다 SiO/TiN의 박막이 TiN층에 해당하는 절연성이 증가하게 된다.

따라서 SiO/TiN막 처럼 이종금속 접합부위의 벌크와 페르미 준위의 변화로 인한 전자의 이동도 감소는 유전율의 감소를 야기하게 된다. 그리고 유전율은 물질의 분극 기구에 의해 정해지는데 이 분극은 유전체(절연체)에 전기장을 작용시킬 때 하전입자의 변위에 의한 전자분극 혹은 이온분극에 의해 발생하므로 분극에 의한 전자 이동이 유전율과의 관계를 정리 할 수 있다.

TiN을 증착한 시료가 더 늦게 포화점이 나타난 이유는 TiN이 고융점 물질이면서 페르미준위가 높기 때문이며 TIN이 SiO 표면으로부터 확산되면서 SiO 표면의 불순물 농도가 높아지고 확산거리가 길어짐에 따라 TiN농도에 비례하여 전위장벽이 높아져 포화전압이 더 늦게 나타난다고 생각한다.

이렇게 낮은 비저항과 도전성확산이 우수한 TiN의 확산으로 인해 가전자대의 정공과 전도대에 속해있는 전자의 상호작용이 활발하게 되어 전류 값은 저 전압대에서 작게 나타나고(저항 증가) 전압이 증가함에 따라 큰 값(저항 감소)이 나타났다. 박막두께 감소 때 발생할 수 있는 단선 현상을 TiN을 사용하여 더욱 감소시킬 수 있고 Al의 SiO에 대한 침투 현상도 없어서 안정되었다. 결정 경계면의 전위 장벽을 통해 전송되고 전하의 기여에 의한 전류는 양자 역학적 터널링에 의한 것과 열 이온 방출(thermionic emission)에 의한 것으로 전위 장벽이 높고, 좁을 때는 열 이온 방출 전류보다 터널링 전류가 더 크게 기여한다. 실리콘의 전위 장벽은 폭이 넓으며 더 높게 나타나며 장벽의 높이는 고밀도로 증착시 작은 값으로 급격히 감소한다. 시료 상 하부 Al 전극에 공급하는 전원 단자를 그대로 측정했을 때 forward mode의 특성과 바꾸어 측정했을 때 reverse mode의 특성은 서로 다른 경향을 보이는데 이는 높은 전압이 걸리는 전극 근처의 활성층 영역이나 산화막 경계 면에서 생기는 결함 때문이라고 생각된다. 전극 근처의 트랩 상태 밀도에 영향을 받으므로 역방향 측정시 심각한 변화 특성을 보이며, 누설 전류는 전극 근처에서의 트랩 상태밀도에 기인되므로 정방향 측정일 때만 영향을 받음을 알 수 있다.

그림 7은 SiO만을 증착시킨 시료의 저항 특성을 나타내고 있는데 -1V에서 가장 두꺼운 2400Å이 20㏀의 큰 값이 나타나 얇은것과의 편차가 19.61㏀이 나타났다. +12V에서 모두 0.29㏀이 그리고 -12V에서 0.3㏀의 편차가 각각 나타났다. 또한 SiO막 두께가 비례적으로 증가함에 따라 저항 편차가 급속하게 증가한 이유는 si wafer가 n type이므로 부(-)전압대에서 전위장벽이 높아져 케리어 이동이 더욱

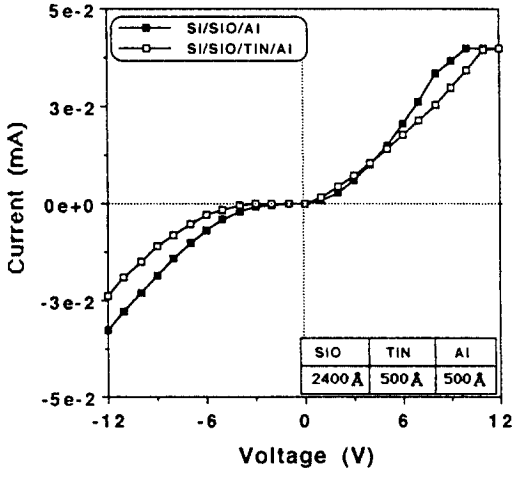

그림 6. 박막 Al/SiO/Al(03)과 Al/SiO/TiN/Al(06)의 전류-전압 특성

Fig. 6. I-V characteristics of Al/SiO/Al(03), Al/SiO/TiN/Al(06) thin films

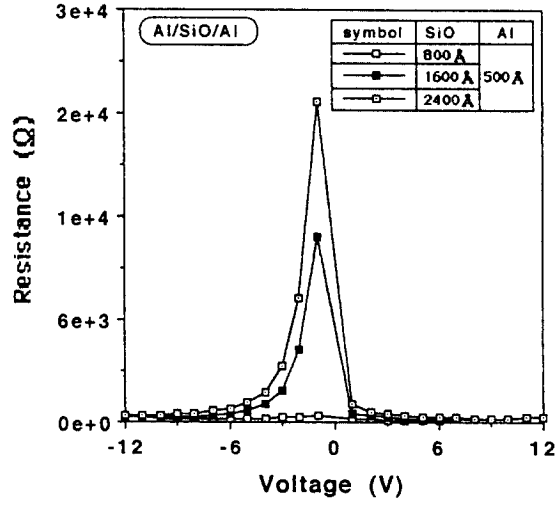

그림 7. 박막 Al/SiO/Al(01, 02, 03)의 전압-저항 특성

Fig. 7. V-R characteristics of Al/SiO/Al(01, 02, 03) thin films

어렵기 때문에 두께에 따른 저항편차가 심하게 나타나고 있다.

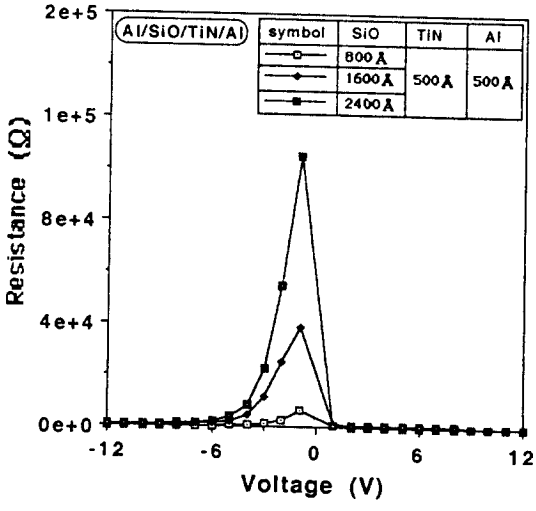

그림 8. 박막 Al/SiO/TiN/Al(04, 05, 06)의 전압-저항 특성

Fig. 8. V-R characteristics of Al/SiO/TiN/Al(04, 05, 06) thin films

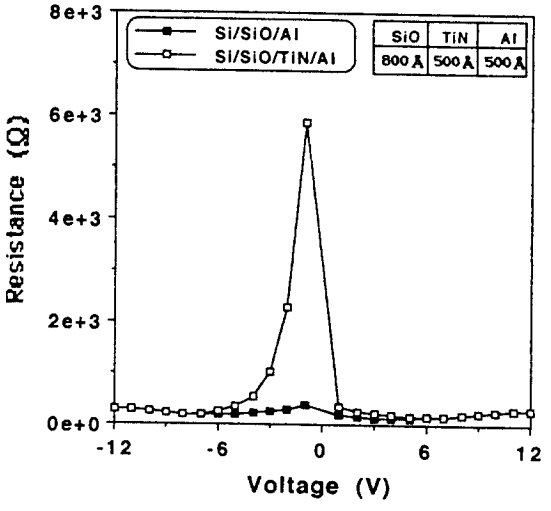

그림 9. 박막 Al/SiO/Al(01)과 Al/SiO/TiN/Al(04)의 전압-저항 특성

Fig. 9. V-R characteristics of Al/SiO/Al(01), Al/SiO/TiN/Al(04) thin films

그리고 TiN을 증착시킨 경우를 그림 8에 나타냈는데 두꺼운 것이 큰 값이 나타났으며 -1V에서 92.5㏀의 편차가 나타나고 +12V에서 0.29㏀이 -12V에서 0.35㏀의 편차가 나타나 SiO/TiN 박막이 같은 두께에 대해 더 큰 저항 값이 나타났는데 그 이유는 TiN이 Al과 이종접합시 페르미준위 상승 효과가 발생하여 결국 캐리어 확산운동은 접촉전위차에 따라 전위장벽에 의해 억제 되기 때문이다.

그림 9와 10은 박막두께가 800Å과 2400Å인 SiO와 SiO/TiN 박막의 저항 특성을 각각 비교 한 것인데 SiO막 두꺼울 수록 큰 값이 나타나고 마찬가지로 TiN을 증착시킨 박막이 더 크게 나타났다.

이와 같이 그림 3과 7 그리고 그림 5와 9를 연관지어 분석해 보면 저항 증가에 따라 전류가 감소함이 나타나 옴의 법칙 증명이 가능함을 알 수 있다. 그리고 R-V 특성에서 피크가 나타나고 있는데 그것은 전압 0V 근처에서 전류값이 최소가 된다는 것은 저항이 최대값을 갖는다는 의미이므로 전압과 저항특성에서는 0V대에서 최대(피크)가 나타난다고 설명할 수 있다.

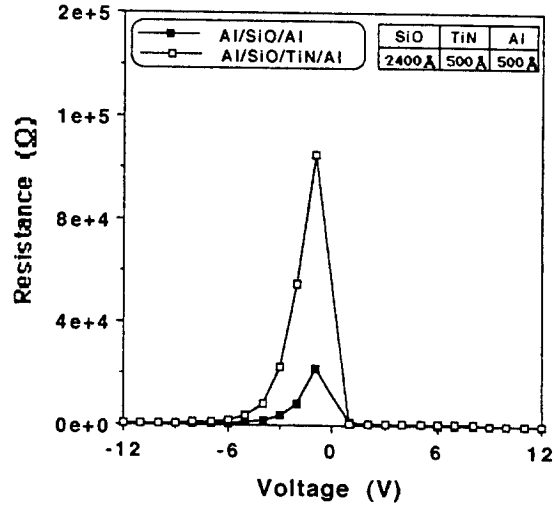

그림 10. 박막 Al/SiO/Al(03)과 Al/SiO/TiN/Al(06)의 전압-저항 특성

Fig. 10. V-R characteristics of Al/SiO/Al(03), Al/SiO/TiN/Al(06) thin films

4. 결 론

본 연구에서는 절연체의 신 소자로서 이용이 증가되고 있는 SiO와 확산장벽으로 사용되고 있는 TiN을 이용하여 박막을 제작하여 I-V 특성을 측정, 검토한 결과 다음과 같은 결론을 얻었다.

〔1〕. SiO/TiN 박막의 경우 TiN이 SiO 표면으로

확산되어 전위장벽을 높게 조장하므로서 포화 전압이 SiO박막 보다 더 늦게 나타났다.
〔2〕. SiO 두께가 두꺼울 수록 전류 편차는 작게 나타났으며 TiN을 증착 시킨 경우에는 더 적은 누설전류가 나타나는 특성을 보였다.
〔3〕. 부 전압 대에서 전극 근처의 트랩 상태밀도 영향으로 누설전류 변화 기울기가 적게 나타났다
〔4〕. 박막두께 감소 때 발생할 수 있는 단선 현상을 TiN을 사용하여 더욱 감소시킬 수 있었고 Al의 SiO에 대한 침투 현상도 없어서 안정되었다.
〔5〕. 전압대 전류 그리고 저항의 옴의 법칙 해석 결과는 실험치와 비교한 결과 잘 일치하고 전류방정식을 만족하였다. 이와 같이 SiO막 위에 확산방벽용 TiN막을 증착시켜 측정한 결과는 전기적으로 안정되고 좋은 특성을 얻을 수 있어 SiO/TiN 박막이 고집적 박막소자로 제작이 가능함을 제시한다.

감사의 글

이 논문은 1997년도 조선대학교 학술연구비(교비) 지원을 받아 연구되었음.

참 고 문 헌

1. G. Baccarani et al., "Generalized Scaling Thory and Its Application to a 1/4 Micrometer MOSFET Design", IEEE Trans. on Electron Devices, Vol ED-31, No. 4, p. 452, 1984.
2. S. M. Sze, VLSI Technology, New York, McGraw-Hill Book Company, p. 106, 1983.
3. R. H. Dennard, F. H. Gaensslen, H. N. Yu, N. L. Rideout, E. Bessous, and A. R. Leblanc, IEEE J. Solid State Circuits., Vol. SC-9, p. 256, 1974.
4. D. K. Schroder and H. C. Nathanson, "On the Separation of Bulk and Surface Components of Lifetime Using the Pulsed MOS Capacitor", oild-State Lectronices., Vol. 13, pp. 577-582, 1970.
5. E. H. Nicollan and J. R. Brews, MOS(Metal Oxide Semiconductor) Physices and Technology Technology. John Wiley & Sons, 1982.
6. J. P. Coda and D. S. Rickerby, "The Use of Titanium Nitride as a Diffusion Barrier for M-Cr-Al-Y Coationgs", Material Sci. Eng., Vol..74, p. 93, 1985.
7. A. Erdemir, and C. C. Cheng, "Effect of Postdeposion Annealing on Structure and Chemistry of the TiN Film/Steel Substrate Interfaces", J. Vac. Sci. Techno., Vol. A9(3), p. 439, 1991.