

SiO₂가 첨가된 산화아연 바리스터의 미세구조 및 전기적 특성

10-7-3

Microstructure and Electrical Properties of SiO₂-Doped Zinc Oxide Varistors

남춘우, 정순철

(Choon-Woo Nahm, Soon-Chul Jung)

Abstract

The influence of SiO₂ on the microstructure and electrical properties of zinc oxide varistor was investigated. Zn₂SiO₄ third phase in the sintered body was found at grain boundaries, multiple grain junctions, and occasionally within ZnO grains. This phase acted as a grain growth inhibitor, which retard the grain growth of the ZnO matrix by impeding migration on the grain boundaries. As SiO₂ addition increases, average grain size decreased from 40.6μm to 26.9μm due to the pinning effect by Zn₂SiO₄ and drag effect by Si segregation at grain boundaries, the breakdown voltage consequently increased. When SiO₂ addition is increased, interface state density decreased, however, the barrier height increased by decrease of donor concentration, as a result, the nonlinear exponent increased and leakage current decreased. While, as SiO₂ addition increases, it was found that the apparent dielectric loss factor shows a tendency of decrease. Wholly, electrical properties of zinc oxide varistor can be said to be improved by SiO₂ addition.

Key Words (중요용어) : Zinc oxide varistor (산화아연 바리스터), Nonlinear exponent (비직선 지수), Pinning effect (피닝효과), Dielectric loss factor (비유전손율), Grain size (결정입 크기)

1. 서 론

Matsuoka¹⁾에 의해 처음으로 발견된 산화아연 바리스터는 ZnO에 Bi, Co, Mn, Sb, Cr과 같은 미량의 금속 산화물이 첨가되어 소결된 ZnO 세라믹 반도체 소자이다.

바리스터의 미세구조는 입계부위의 전기적 절연성인 쇼트키 장벽으로 둘러싸인 반도체인 ZnO 결정입으로 구성되어 있다.^{2,3)} 입계 근처의 결정입은 Bi와 같은 이온 반경이 큰 원소의 편석으로 결정입 내부의 규칙적인 원자배열과는 달리 불규칙 원자배열로 되어 있는데, 이 때문에 전자적 결합준위인 계면상태가 고밀도로 존재하여 입계 근처의 결정입 내에 공간 전하층이 형성되고, 그로인해 포텐셜 장벽이 나타나게 된다.⁴⁾

이와 같이 ZnO-ZnO 결정입 사이의 경계면에 나

타나는 포텐셜 장벽을 갖는 마이크로바리스터가 일정 크기내에 직,병렬로 무질서하게 연결되어 있는 것이 ZnO 바리스터로 back-to-back 제너 다이오드와 매우 유사한 비직선적인 I-V 특성을 나타낸다. 그러나 ZnO 바리스터는 다접합 소자로서 제너 다이오드보다는 고전류 및 에너지 흡수 능력이 훨씬 뛰어나다.²⁾

바리스터의 I-V 특성은 다음과 같이 간단한 실험식¹⁾으로 나타낼 수 있다.

$$I = (V/C)^{\alpha} \quad (1)$$

여기서 V는 인가전압, I는 V에 대응해서 바리스터에 흐르는 전류, C는 바리스터의 두께에 비례하는 상수, α는 미세구조에 의존하는 비직선 지수로 일반적으로 25~50 정도의 범위이다.

ZnO 바리스터는 높은 비직선성과 고에너지 흡수성을 갖고 있기 때문에 각종 서지로부터 정보통신기기, 제어기기 등의 전자기기나 전력기기 구동제어 장치에서의 반도체 소자나 전자회로를 보호하는데

* : 동의대학교 공대 전기공학과

접수일자 : 1997년 4월 21일

심사완료 : 1997년 6월 17일

없어서는 안될 전기전자기기의 신뢰성 향상에 중요한 전자부품이다. 이와 같이 실용적인 보호소자로서 높은 가치 때문에 첨가물조건, 소결조건 등에 따른 높은 비직선성, 고에너지 흡수능력, 빠른 응답시간, 긴 수명과 같은 고성능, 고신뢰성의 실현 및 사용전압의 광범위화를 위해 지속적으로 연구가 이루어지고 있다. 그러나 많은 경우에 첨가물의 조합조건 및 소결조건이 매우 다양하므로 복합 불순물의 공동효과는 물론 단일 불순물의 효과 자체도 분명하지 않아 향후 계속적으로 연구가 이루어져야 할 것으로 판단된다.

본 논문에서는 ZnO, Bi₂O₃, CoO, MnO로 구성되는 기존의 바리스터 기본조성에 SiO₂를 첨가시켜 첨가량에 따른 I-V 특성, C-V 특성, 유전 특성 및 미세구조를 조사하여 SiO₂가 산화아연 바리스터의 특성에 미치는 효과를 연구하고자 한다.

2. 실험

2.1 시편제작

본 연구에 사용된 출발 시료는 순도가 99.9%로서 표 1과 같은 시료조성에 따라 각 시료를 0.1mg의 오차범위까지 평량하여 아세톤과 지르코니아 불이 든 폴리프로필렌(PP)병에 넣어 24시간 혼합 및 분쇄하였다. 시료를 100℃의 건조오븐에서 24시간 건조시킨 후, 700℃에서 2시간 하소하였다. 하소된 시료를 agate mortar와 pestle을 사용하여 재분쇄한 후, 바인더로서 PVA(5wt%수용액)를 시료 무게의 5wt% 첨가하여 조립한 다음, 직경 8mm의 mould로 두께 2.0mm되게 500Kg/cm²의 압력으로 성형하였다. 성형체를 1250℃에서 2시간 소결한 후, #800, #1000, #2000 SiC 연마지로 차례로 래핑하여 두께가 1.0mm 되게 한 다음, 0.3μm Al₂O₃ 분말로 거울 연마하였다. 1 시간동안 증류수, 아세톤, TCE에 차례로 초음파 세척하여 건조시킨 후, 시편 양면에 은전극(SP6151,

표 1. ZnO 바리스터의 시료조성

Table 1. Compositions of ZnO varistors

시편 번호	시 료 조 성 (mol%)
S ₁	98.0 ZnO + 0.5(Bi ₂ O ₃ + CoO + MnO) + 0.5 SiO ₂
S ₂	97.5 ZnO + 0.5(Bi ₂ O ₃ + CoO + MnO) + 1.0 SiO ₂
S ₃	96.5 ZnO + 0.5(Bi ₂ O ₃ + CoO + MnO) + 2.0 SiO ₂
S ₄	94.5 ZnO + 0.5(Bi ₂ O ₃ + CoO + MnO) + 4.0 SiO ₂

Ag 75wt%)을 도포한 다음, 오음성 접촉을 형성시키기 위해서 600℃에서 10분간 열처리하였다.

2.2 측 정

(1) I - V 특성

ZnO 바리스터를 ±0.3℃의 편차 나타내는 항온기에 넣고 컴퓨터(HP-Vectra VL)와 IEEE 488로 인터페이스된 Current/Voltage Source Measure Unit (Keithley 237)를 사용하여 펄스폭이 1ms, duty cycle이 1ms, 0.3V/step의 선형계단전압을 전류밀도 50mA/cm²까지 인가하여 측정하였다.

(2) C - V 특성

Precision RLC Meter (QuadTech 7600A)와 Electrometer/Source (Keithley 617)를 사용하여 1Vrms/1KHz의 ac신호로 25℃에서 항복전압의 50%까지 dc전압을 변화시켜 정전용량을 측정하였다. 이때 dc전압의 ON/OFF 시간을 60s/30s 로 하였다.

(3) 유전 특성

정전용량, 겐보기 비유전율(ε_{APP}'), 손실계수(tan δ), 겐보기 비유전손율(ε_{APP}'')의 주파수 특성은 50Hz~2MH 주파수 범위에서 1Vrms ac신호로 측정되었다.

(4) 미세구조

전기적 특성의 측정이 완료된 시편을 #2000 SiC 연마지로 래핑하여 0.3μm Al₂O₃ 분말로 폴리싱한 다음, 1시간 초음파 세척하여 1HClO₄ : 1000H₂O 용액⁵⁾으로 60초 에칭하였다. 그 다음 증류수, 아세톤에 차례로 세척하여 건조시킨 후, 전하효과를 줄이고 상의 선명도를 개선시키기 위해서 표면을 100Å 두께의 Pt를 코팅시켜 SEM으로 시편의 표면 형상을 관찰하였고, 미세구조에서의 SiO₂ 분포상태를 조사하기 위해 EDAX를 행하였다. 또한 XRD를 사용하여 분쇄한 분말시료의 회절패턴으로부터 결정상을 조사하였다.

3. 결과 및 고찰

3.1 미세구조

그림 1은 SiO₂의 첨가량에 따른 산화아연 바리스터의 SEM 조직사진을 나타낸 것으로 모든 시편에 전형적인 바리스터의 조직상인 ZnO 결정입, 입계에 선형적인 바리스터의 조직상인 ZnO 결정입, 입계에 line intergranular 상, 다수의 ZnO 결정입 교차점에서의 Bi₂O₃ rich인 bulk intergranular 상이 공통

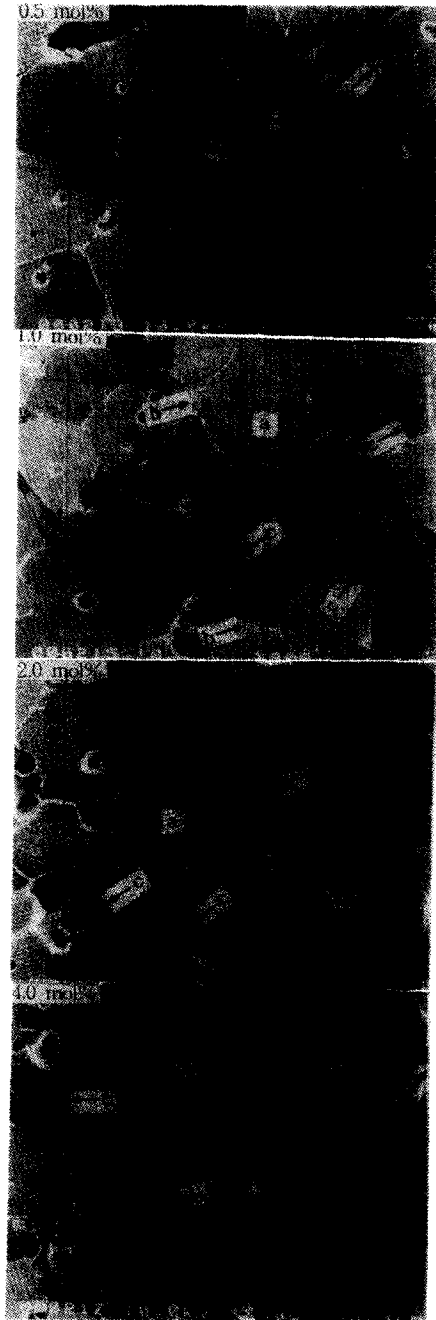


그림 1. SiO₂의 첨가량에 따른 ZnO 바리스타의 미세 구조 (a: ZnO 결정입, b: 벌크 intergranular 상, c: Zn₂SiO₄ 상)

Fig. 1. Microstructure of ZnO varistors with SiO₂ addition (a: ZnO grain, b: Bulk intergranular phase, c: Zn₂SiO₄ phase)

적으로 나타났으며, 1.0mol% SiO₂가 첨가된 시편에서 제 3상이 입계와 다수의 결정입 교차점에 나타나기 시작하여 SiO₂의 첨가량이 증가함에 따라 제 3상이 보다 많이 분포됨은 물론 다수의 결정입 교차점에 bulk intergranular 상보다 제 3상이 특히 많이 존재하고 있으며, 결정입 내에도 존재함을 알 수 있다. 전체적으로 제 3상의 분포영역이 보다 넓어짐을 알 수 있다.

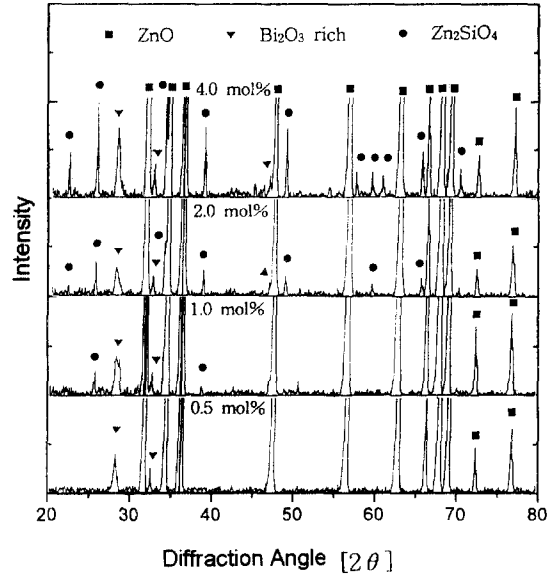
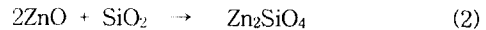


그림 2. SiO₂의 첨가량에 따른 ZnO 바리스타의 X-선 회절패턴

Fig. 2. X-ray diffraction patterns of ZnO varistors with SiO₂ addition

제 3상은 그림 2의 X-선 회절패턴으로부터 Zn₂SiO₄상인 것으로 나타났으며, 이것은 다음과 같은 소결반응으로 형성됨을 이해할 수 있다.



평균 결정입 크기 d는 SEM 사진을 이용하여 다음과 같은 식으로 주어지는 선형교차기법 (lineal intercept technique)⁶⁾으로 구할 수 있다.

$$d = 1.56 L/MN \quad (3)$$

여기서 L은 SEM 사진상의 임의의 직선길이, M은 SEM의 배율, N은 직선과 입계의 교차점 수이다.

SiO₂의 첨가량이 증가함에 따라 40.6, 36.8, 31.8,

26.9 μ m 순으로 감소하였다. 결정입 크기가 감소하게 되는 주된 원인은 입계 및 다수의 결정입 교차점에 Zn₂SiO₄가 형성되어 소위 피닝(pinning)효과에 의해 입계의 이동이 저지되거나 입계에 Si의 편석에 의한

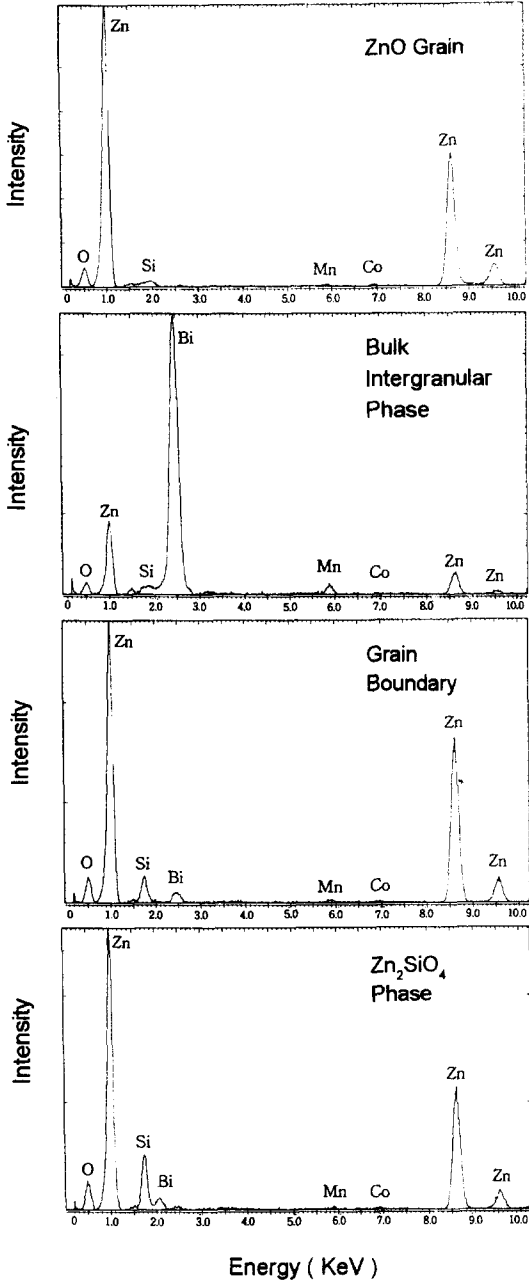


그림 3. 4.0mol% SiO₂가 첨가된 ZnO 바리스터의 EDAX 패턴

Fig. 3. EDAX patterns of ZnO varistors containing 4.0mol% SiO₂ addition

계면에너지의 감소로 소위 드래그(drag)효과에 의해 입계의 이동이 저지됨으로써 결정입의 성장이 억제되기 때문인 것으로 생각된다.

그림 3은 4.0mol% SiO₂가 첨가된 시편의 Si 분포 상태를 나타낸 EDAX 패턴으로써 Si가 Zn₂SiO₄ 상에는 물론 ZnO 결정입, 입계부위, bulk intergranular 상에도 존재함을 확인할 수 있다.

3.2 I - V 특성

그림 4는 25 $^{\circ}$ C에서 SiO₂의 첨가량에 따른 I-V 특성을 나타낸 것으로 Eda⁶⁾에 의해 제안된 SIS (Semiconductor-Insulator-Semiconductor) 모델로부터 설명될 수 있다. SIS 모델은 Bi₂O₃ rich intergranular 상의 절연체인 입계층이 n형 반도체인 ZnO 결정입과 결정입 사이에 존재하고, 입계의 표면 상태로 인해 입계근처의 결정입 내에 공간 전하층이 형성되어 입계 양쪽에 대칭의 쇼트키 장벽이 나타난다는 가설이다.

항복전압보다 낮은 전압인가시 전자는 순방향 바이어스된 쇼트키 장벽-intergranular 층의 트랩준위-역방향 바이어스된 쇼트키 장벽을 열적 방출 또는 열적 전계방출에 의해 ZnO 전도대에서 반대편 ZnO 전도대로 전송되며, 항복전압보다 높은 전압인가시

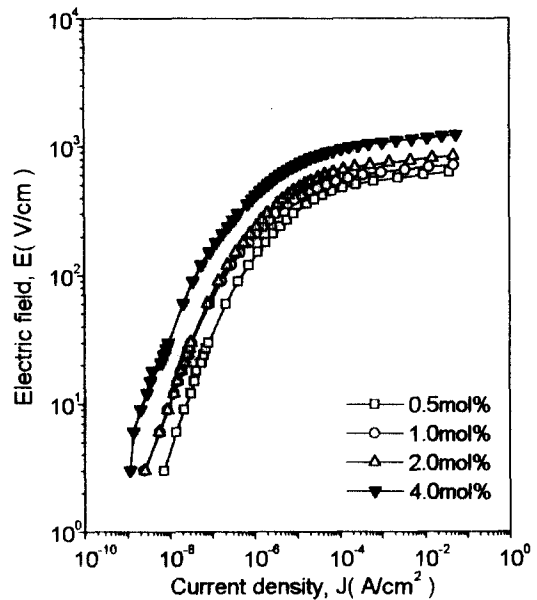


그림 4. SiO₂의 첨가량에 따른 ZnO 바리스터의 I-V 특성

Fig. 4. I-V characteristics of ZnO varistors with SiO₂ addition

전자는 쇼트키 효과로 보다 낮아진 순방향 바이어스된 쇼트키 장벽을 열적 방출에 의해 intergranular 층의 트랩준위를 터널링하여 보다 좁아진 역방향 바이어스된 쇼트키 장벽을 Fowler-Nordheim 터널링으로 전송된다는 해석으로부터 그림 4의 I-V 특성을 이해할 수 있다.

표 2는 I-V 특성으로부터 구한 항복전압 V_B , 입계당 항복전압 v_b , 비직선지수 α , 누설전류 I_ℓ 를 SiO_2 의 첨가량에 따라 비교한 것이다.

표 2. SiO_2 의 첨가량에 따른 ZnO 바리스터의 I-V 특성 파라미터

Table 2. I-V characteristic parameters of ZnO varistors with SiO_2 addition

SiO_2 addition (mol %)	V_B (V/mm)	v_b (V/gb)	α	I_ℓ (μA)
0.5	55.10	2.24	25.92	11.20
1.0	63.10	2.32	27.99	8.00
2.0	73.90	2.35	29.50	7.26
4.0	108.00	2.91	30.39	6.14

항복전압 V_B 는 전류밀도가 $1\text{mA}/\text{cm}^2$ 일 때의 전압으로 SiO_2 의 첨가량이 증가함에 따라 증가한다. 동일한 두께에 V_B 가 증가한다는 것은 ZnO 결정입의 수가 증가함을 의미하는 것으로, 궁극적으로 ZnO 결정입 크기의 감소에 따른 현상이다. 입계당 항복전압 v_b 는 다음과 같은 식으로부터 구할 수 있다.

$$V_B = nv_b = Dv_b/d \quad (4)$$

여기서 n 은 결정입 수, D 는 시편의 두께, d 는 결정입 크기이다.

v_b 는 SiO_2 의 첨가량이 증가함에 따라 증가하나 일반적으로 알려진 2~3V의 범위⁷⁾와 잘 일치함을 알 수 있다. v_b 의 증가는 공핍층의 폭이 증가한다는 것이고, 더 나아가 장벽높이가 증가함을 함축하고 있다. 이는 나중에 언급될 C-V 특성에서의 장벽높이의 증가와 부합된다. 비직선 지수 α 는 비전도 상태에서 전도 상태로 전환되는 특정 전류범위에서 전압 변화에 전류가 어느 정도 급격히 변화하는지를 나타내는 중요한 특성 파라미터로 다음과 같은 식으로 α 값을 구할 수 있다.

$$\alpha = d(\log J) / d(\log E) \quad (5)$$

SiO_2 의 첨가량이 증가함에 따라 α 값이 증가한다는 것은 바리스터의 I-V 특성을 지배하는 역방향 바이어스된 쇼트키 장벽에서 열적 방출로 형성되는 전류보다 터널링에 의해 형성되는 전류가 상대적으로 상승함을 의미하며, 이는 쇼트키 장벽높이의 증가의 결과로 볼 수 있다.

누설전류 I_ℓ 은 $0.8V_B$ 에서 측정된 것으로 V_B , v_b , α 의 결과로 보아 장벽높이의 증가에 따른 결과로 이해되며, SiO_2 가 첨가된 모든 시편에 대해 비교적 낮은 값을 보이고 있다.

3.3 C - V 특성

그림 5는 SiO_2 의 첨가량에 따른 ZnO 바리스터의 C-V 특성을 나타낸 것으로 모든 시편에 대해서 입계당 전압 V_g 가 증가함에 따라 입계의 단위 면적당 정전용량 C_b 가 감소함을 알 수 있다.

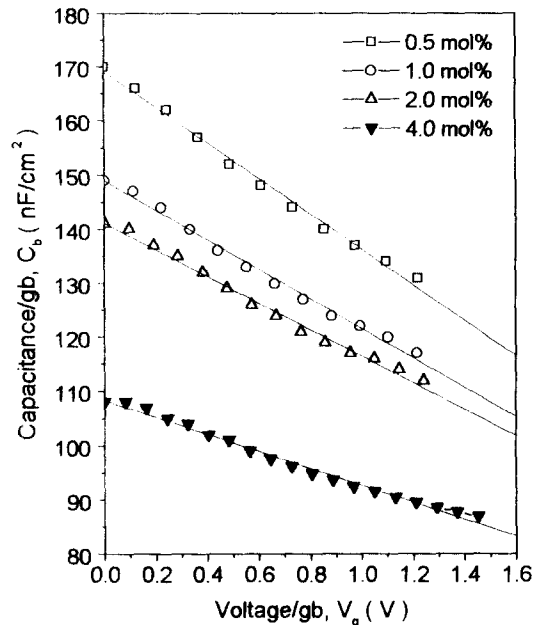


그림 5. SiO_2 의 첨가량에 따른 ZnO 바리스터의 C-V 특성

Fig. 5. C-V characteristics of ZnO varistors with SiO_2 addition

쇼트키 장벽과 관련된 반도체의 도너농도 N_d 와 장벽높이 ϕ_b 를 결정하는 데는 일반적인 C-V 특성이 대단히 유용하게 사용되지만, ZnO 바리스터와 같이

다접합 입계소자인 경우 2중 쇼트키 장벽모델로부터 도출된 다음과 같은 변형된 C-V 관계식이 보다 더 유용한 것으로 알려져 있다.⁸⁾

$$(1/C_b - 1/2C_{bo})^2 = 2(\phi_b + V_g)/q\epsilon N_d \quad (6)$$

여기서 q는 전자전하량, ϵ 는 ZnO의 유전율(7.53×10^{13} F/cm), C_{bo}는 V_g=0일 때 C_b이고, 다음과 같이 나타내진다.

$$1/C_{bo} = 2(2\phi_b/q\epsilon N_d)^{1/2} \quad (7)$$

그림 5의 C-V 특성을 이용하여 식 (6)의 $(1/C_b - 1/2C_{bo})^2 - V_g$ 관계를 도시하면 그림 6과 같이 직선적인 관계가 얻어진다. 직선의 기울기로부터 N_d가 결정되고, V_g축에 직선을 외삽시켜 얻어진 교점이 바로 ϕ_b 이다. ZnO 결정입과 intergranular 층 사이의 계면상태밀도 N_s는 N_d, ϕ_b 사이에 성립하는 다음의 관계식으로부터 구할 수 있다.

$$N_s = (2\epsilon N_d \phi_b/q)^{1/2} \quad (8)$$

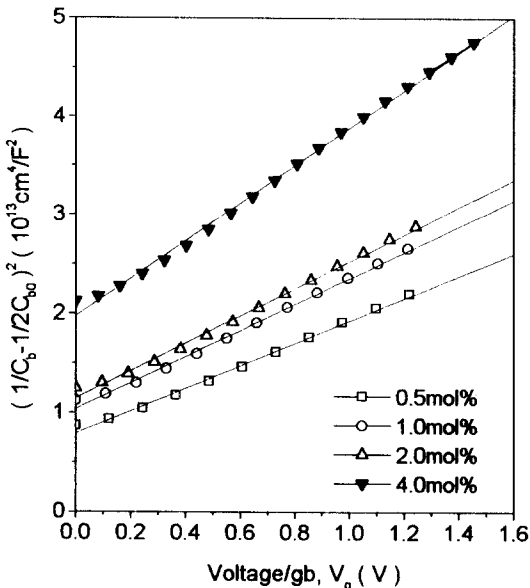


그림 6. SiO₂의 첨가량에 따른 ZnO 바리스터의 $(1/C_b - 1/2C_{bo})^2 - V_g$ 관계

Fig. 6. $1/C_b - 1/2C_{bo})^2$ vs. V_g of ZnO varistors with SiO₂ addition

시편의 정전용량 C는 다음과 같이 나타내진다.

$$C = \epsilon_o \epsilon_{APP} S/D \quad (9)$$

여기서 ϵ_{APP} '는 겉보기 비유전율, S는 전극면적, D는 시편의 두께이다.

실제의 경우 ZnO 결정입 크기 d가 공핍층 두께 t보다 훨씬 크므로

$$C = \epsilon_o \epsilon_g S/(Dt/d) \quad (10)$$

로 된다. 식 (9)과 식 (10)으로부터

$$\epsilon_{APP} = \epsilon_g d/t \quad (11)$$

로 되고, ϵ_{APP} '는 실제 ZnO의 비유전율 $\epsilon_g=8.5$ 보다 훨씬 큼을 알 수 있으며, ZnO 결정입의 크기가 클수록 커짐을 알 수 있고, 식 (11)로부터 t를 구할 수 있다.

상술한 C-V 특성과 관련된 입계 파라미터를 SiO₂의 첨가량에 따라 구하여 비교한 것을 표 3에 나타냈다.

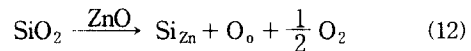
표 3. SiO₂의 첨가량에 따른 ZnO바리스터의 입계 파라미터

Table 3. Grain boundary parameters of ZnO varistors with SiO₂ addition

SiO ₂ addition (mol%)	N _d (10 ¹⁸ cm ⁻³)	N _s (10 ¹² cm ⁻²)	ϕ_b (eV)	t (nm)
0.5	1.46	3.12	0.71	44.39
1.0	1.26	3.07	0.80	50.46
2.0	1.19	3.06	0.84	53.27
4.0	0.83	2.85	1.04	69.38

SiO₂의 첨가량이 증가함에 따라 그림 6의 직선의 기울기가 증가한다는 사실로부터 N_d가 감소함을 알 수 있다. N_d의 감소는 SiO₂와 ZnO가 화학반응시 발생하는 산소와 관련시켜 생각할 수 있다.

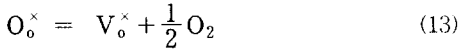
SiO₂가 ZnO에 치환할 때의 화학반응은



로 되며, 4가의 Si가 2가의 Zn과 치환시 Si는 도너 역할을 하여 ZnO 결정입의 도너농도가 증가할 것

로 예상되지만, 산소발생에 따른 산소분압은 도너 및 엑셉터 농도에 큰 영향을 미친다⁹⁾.

ZnO의 자연결합 중의 하나인 산소공공^{9,10)}은 두 개의 전자를 트랩한 상태에서 열적 에너지로 전기전도에 기여할 전자를 제공하여 1가 또는 2가로 대전되기 때문에 자연도너로 작용한다. 따라서 도너로 작용하는 산소공공과 산소와 연관되는 결합반응은 다음과 같다.



여기서 O_o^{\times} 는 산소격자자리의 중성의 산소이온, V_o^{\times} 는 중성의 산소공공이다.

식 (13)의 평형상수를 K_d 라할 때 질량작용법칙을 적용하면

$$[V_o^{\times}] = K_d (P_{O_2})^{-\frac{1}{2}} \quad (14)$$

와 같이 나타 낼 수 있다. 따라서 SiO_2 의 첨가량이 증가하면 산소분압이 증가하여 산소공공의 농도가 감소함으로써 도너농도가 감소하는 것으로 해석할 수 있다. SiO_2 의 첨가량이 증가함에 따라 계면상태 밀도 N_s 가 감소하는 것은 SiO_2 가 준안정한 양으로 대전된 공핍층의 격자간 Zn의 이동에 대한 활성화 에너지를 감소시켜 격자간 Zn이 입계에서 음으로 대전된 Zn 공공과 반응하거나 또는 Si 이온이 입계의 Zn 공공과 반응하여 Zn 공공의 농도가 감소하기 때문인 것으로 생각된다. 한편 장벽높이 ϕ_b 는 식 (8)에서 N_d 와 N_s 에 관계되는 것으로 즉, N_s 의 제곱에 비례하고, N_d 에 반비례 하는 관계로 실험결과에서 SiO_2 의 첨가량이 증가함에 따라 N_d 의 감소율이 N_s 의 감소율보다 크기 때문에 ϕ_b 가 증가된 것으로 이해할 수 있다. 이러한 ϕ_b 의 증가는 I-V 특성에서의 누설 전류의 감소를 뒷받침하고 있다. 공핍층 두께 t 의 증가는 SiO_2 의 첨가량이 증가함에 따라 N_d 의 감소로 이해된다.

3.4 유전 특성

그림 7은 25°C에서 SiO_2 의 첨가량에 따른 결보기 비유전율 ϵ_{APP}' , 손실계수 $\tan \delta$, 결보기 비유전손율 ϵ_{APP}'' 의 주파수 의존성을 나타낸 것이다. 모든 바리스터에 대해서 주파수가 증가할 때 ϵ_{APP}' 는 200 Hz 부근까지는 현저히 감소하며, 200Hz~50KHz 사

이에서 매우 낮은 감소율로 감소하다가 50KHz 부근부터 다시 현저히 감소하는 현상이 나타나고, SiO_2 의 첨가량이 증가함에 따라 감소율이 둔화됨을 알 수 있다. 유전율이 발생하는 것은 전계에 따라 정:부 전하가 역방향으로 변위하는 즉 전기쌍극자가 형성되기 때문인데 ϵ_{APP}' 가 주파수의 증가에 따라 감소하는 것은 쌍극자 분자간의 충돌 및 주위 분자로부터 상호작용으로 인한 점성저항으로 교류전계의 주파수에 추종할 수 있는 공간전하 캐리어가 감소하는 유전분산현상으로 볼 수 있다. SiO_2 의 첨가량에 따른 ϵ_{APP}' 는 1KHz에서 7770~3300 범위로 감소하나,

ϵ_{APP}'' 의 피이크 주파수에선 4980~2360 범위로 감소함으로써 전체적으로 현저히 감소함을 알 수 있다. 이와 같은 현저한 감소는 배향분극에 기인하는 것으로 생각된다. 분산주파수 영역에서 SiO_2 의 첨가량에 따른 ϵ_{APP}' 의 감소율의 둔화는 교류전계의 주파수에 추종할 수 있는 캐리어의 수가 덜 감소하기 때문인 것으로 사료된다. 50Hz 이하의 또하나의 분산주파수 영역에서 ϵ_{APP}' 의 현저한 감소는 가장 배향속도가 느린 계면분극이나 공간전하분극에 기인하는 것으로 생각된다. SiO_2 의 첨가량이 증가함에 따라 측정 주파수 범위 내에서 ϵ_{APP}' 가 감소하는 것은 식 (11)에서 알 수 있는 바와 같이 ZnO 결정입 크기의 감소로부터 오는 결과이다. 주파수에 따른

$\tan \delta$ 는 모든 바리스터에 대해서 비슷한 특성을 보이고 있다. $\tan \delta$ 는 3KHz까지 주파수가 증가함에 따라 감소하며, 그 후 급격히 증가하다가 감소하는 피이크 형을 나타내고 있다. SiO_2 의 첨가량이 증가함에 따라 $\tan \delta$ 의 피이크 주파수는 $6.45 \times 10^5 \text{Hz} \sim 3.00 \times 10^5 \text{Hz}$ 범위로 감소하는 경향을 보이며, 피이크 주파수에서 $\tan \delta$ 는 0.31~0.22 범위로 감소함을 알 수 있다.

주파수에 따른 ϵ_{APP}'' 는

$$\epsilon_{APP}'' = \epsilon_{APP}' \tan \delta \quad (15)$$

로 나타낼 수 있는데 $\tan \delta$ 와 비슷한 곡선 모양을 나타내고 있음을 알 수 있다. 일반적으로 쌍극자는 주위 분자로부터의 영향 때문에 한 개의 물질 내에서도 부분, 부분에 의한 완화시간은 다른 것으로 완화시간은 어떤 분포를 나타내게 된다. 그림 7의 주파수에 따른 ϵ_{APP}'' 는 전형적인 분포 완화시간계의 유전흡수 곡선을 보여주고 있다.

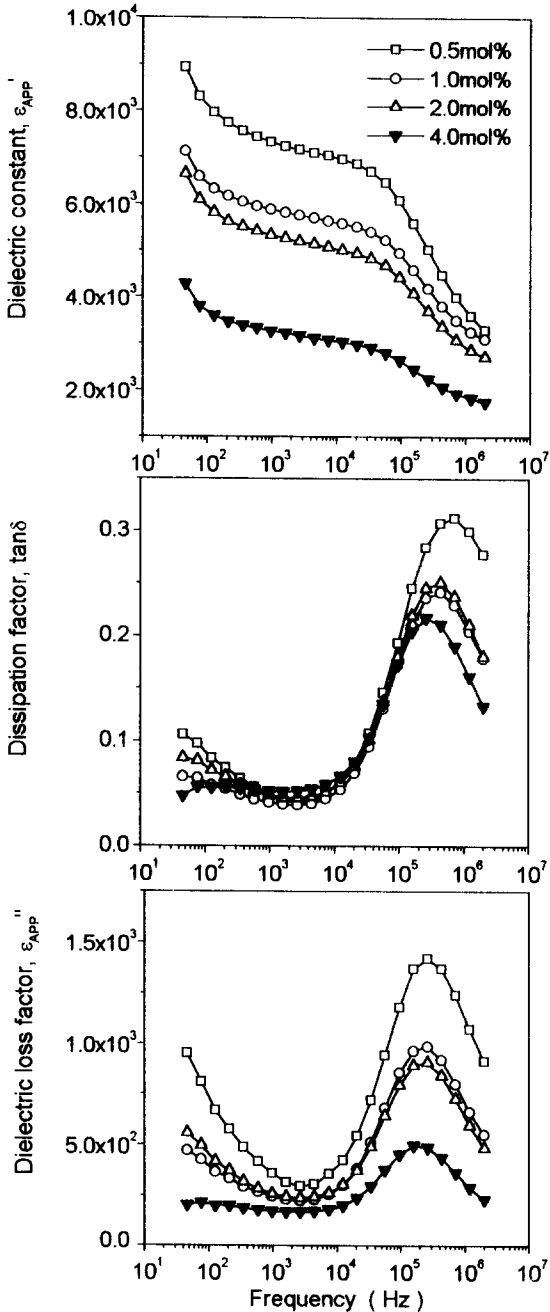


그림 7. SiO₂의 첨가량에 따른 ZnO 바리스터의 결보기 비유전율, 손실계수, 결보기 비유전율의 주파수의존성

Fig. 7. Apparent dielectric constant, dissipation factor, and apparent dielectric loss factor vs. frequency of ZnO varistors with SiO₂ addition

ϵ_{APP}' 는 유전체의 에너지 흡수의 크기를 직접 표시한 양으로서 유전분산이 일어나는 주파수 영역에서 유전흡수가 발생하게 되며, ϵ_{APP}' 의 피크는 완화과정이 어떤것이든 간에 그 주기가 외부 전계의 주기와 같을 때에 생기며, 완화시간이 외부전계의 주기보다 클 때나, 완화과정이 외부전계의 주파수보다 빠를 때는 손실이 작다. SiO₂의 첨가량이 증가함에 따라 ϵ_{APP}' 는 감소하는 경향을 보이고 있으며, ϵ_{APP}' 의 피크는 1425~501 범위로 감소하여 SiO₂의 첨가량에 비교적 강하게 영향을 받으나 유전 흡수의 피크 주파수는 $2.77 \times 10^5 \text{ Hz} \sim 1.99 \times 10^5 \text{ Hz}$ 범위로 감소하므로써 SiO₂의 첨가량에 ϵ_{APP}' 의 피크보다는 약하게 영향을 받음을 알 수 있다. SiO₂의 첨가량에 따른 ϵ_{APP}' 의 피크의 감소현상은 장벽높이의 증가로 인한 누설전류의 감소 및 첨가량에 따라 결합분포로부터 발생하는 재료의 점성을 증가에 의한 완화시간의 증가에 그 원인이 있는 것으로 사료된다.

4. 결 론

본 연구에서는 0.5~4.0 mol% 범위의 SiO₂가 첨가된 ZnO 바리스터를 제작하여 SiO₂의 첨가량에 따른 바리스터의 미세구조 및 전기적 특성의 고찰로부터 다음과 같은 결론을 얻었다.

1. 첨가된 SiO₂는 세라믹 전체에 분포하고 있으며, ZnO 결정입. 결정입 교차점. 입계영역. 제 3상 순으로 그 분포양이 증가하였다.
2. 제 3상인 Zn₂SiO₄는 ZnO 결정입. 결정입 교차점. 입계영역 등에 존재하며, SiO₂의 첨가량이 증가함에 따라 보다 넓게 분포하였다.
3. SiO₂의 첨가량이 증가함에 따라 입계에서 Zn₂SiO₄ 형성에 의한 피닝효과 및 Si 편석에 의한 드래그 효과로 인하여 결정입 크기는 40.6~26.9 μm 범위로 감소하였다.
4. SiO₂의 첨가량에 따른 결정입 크기의 감소로 항복전압은 55.1~108V 범위로 증가하였고 장벽당 전압은 2~3V였다. 비직선 지수도 25.9 2~30.39 범 위로 증가하였으며, 누설전류는 11.2~6.14 μA 범위로 감소하였다.
5. 계면상태밀도는 SiO₂의 첨가량이 증가함에 따라 $3.12 \times 10^{12} \sim 2.85 \times 10^{12} / \text{cm}^2$ 범위로 감소하였으나 도너농도의 감소로 장벽높이는 0.71~1.04 eV 범위로 증가하였다.

6. SiO₂의 첨가량이 증가함에 따라 비유전율은 1KHz에서 7770~3300 범위로 감소하였으며, $2.77 \times 10^5 \text{Hz} \sim 1.99 \times 10^5 \text{Hz}$ 범위로 감소하는 유전률수의 피이크 주파수에서는 비유전율은 4980~2360 범위로, 비유전손율은 1425~501 범위로 감소하였다.
7. 측정 주파수 범위 내에서, SiO₂의 첨가량은 손실계수에 있어서는 피이크 값보다는 피이크 주파수에, 비유전손율에 있어서는 피이크 주파수보다는 피이크 값에 상대적으로 큰 영향을 미쳤다.

참 고 문 헌

1. M. Matsuoka, "Nonlinear Properties of Zinc Oxide Ceramics," Jpn. J. Appl. Phys., vol. 10, pp. 736-746, 1971
2. L. M. Levinson and H. R. Phillipp, "The Physics of Metal Oxide Varistors," J. Appl. Phys., vol. 46, pp. 1332-1342, 1975
3. L. M. Levinson and H. R. Phillipp, "Metal Oxide Varistor -A Multijunction Thin-film Device," Appl. Phys. Lett., vol. 24, pp. 183-185, 1974
4. 岡崎清, "電子セラミックスへの招待," 森北出版株式会社, pp. 183-185, 1986
5. J. Wong, "Microstructure and Phase Transformation in a Highly Non-Ohmic Metal Oxide Varistor Ceramic," J. Appl. Phys., vol. 46, pp. 1653-1659, 1975
6. K. Eda, "Conduction Mechanism of Non-Ohmic Zinc Oxide Ceramic," J. Appl. Phys., vol. 49, pp. 2964-2972, 1978
7. L. M. Levinson and H. R. Phillipp, "Zinc Oxide Varistor-A Review," Ceram. Bull., vol. 65, pp. 639-646, 1986
8. K. Mukae, K. Tsuda, and I. Nagasawa, "Capacitance-vs-Voltage Characteristics of ZnO Varistors," J. Appl. Phys., vol. 50, pp. 4475-4476, 1979
9. G. D. Mahan, "Intrinsic Defects ZnO Varistor," J. Appl. Phys., vol. 54, pp. 3825-3832, 1983
10. T. K. Gupta and W. G. Carlson, "A Grain Boundary Defect Model for Instability / Stability of a ZnO Varistor," J. Mat. Sci., vol. 20, pp. 3487-3500, 1985

시시 소개



남춘우
 1959년 3월 7일생. 1982년 2월 울산공대 전기공학과 졸업. 1984년 2월 연세대 대학원 전기공학과 졸업(석사). 1989년 2월 연세대 대학원 전기공학과 졸업(공학박). 1986년-1990년 2월 삼성전자 반도체 연구소 선임연구원. 현재 동의대 공대 전기공학과 부교수.



정순철
 1971년 11월 14일생. 1997년 2월 동의대학교 전기공학과 졸업. 현재 동의대 대학원 전기공학과 석사과정.