

초고주파 응용을 위한 Si/SiGe 이종 접합 쌍극자 트랜지스터의 연구 동향

기술해설

Research Trends of Si/SiGe Heterojunction Bipolar Transistor for Microwave Application

형창희, 김남영

(Chang-Hee Hyoung and Nam-Young Kim)

Key Word(중요단어): HBT(이종접합쌍극자트랜지스터), Lattice Constant(격자상수), Energy Bandgap(에너지 대역간극), SIMMIC(실리콘 단일칩 마이크로파 집적회로),

1. 서 론

80년대 후반부터 무선 통신 시스템의 활성화가 시작되면서 초고속 마이크로파 집적회로에 대한 연구가 활발하게 진행되어 왔다. 특히 최근의 PCS 통신 시장이 활성화되면서 800 MHz ~ 2.5 GHz 주파수 대역의 고성능 저가의 통신용 소자에 대한 수요가 급증하고 있다. 현재 사용하고 있는 화합물 반도체 소자와 성능이 대등하며 저단가인 대표적인 Si 반도체 소자는 Si/SiGe 이종 접합 쌍극자 트랜지스터(Heterojunction Bipolar Transistor, HBT)¹⁾이다. Si/SiGe HBT는 PCS 정보통신 서비스의 발달과 더불어 저가의 Si 소자에 대한 요구로 인하여 그 응용 범위가 넓어가고 있다.

RFIC(Radio Frequency Integrated Circuit) 또는 초고주파 집적회로(Microwave Integrated Circuit, MIC)에 있어서 화합물 반도체인 갈륨비소(GaAs)가 갖고 있는 반부도체(semi-insulating) 특성 및 빠른 전자 이동도를 때문에 GaAs MESFET, GaAs HEMT 및 GaAs HBT가 주목을 이루어 널리 사용되고 있다. GaAs와 같은 화합물 반도체는 위에서 언급한 여러 장점을 갖고 있는 동시에 제조 공정의 어려움, 웨이퍼 크기의 제약, 고가의 기관, 비소의 취급문제 등과 같은 여러 가지 단점을 갖고 있다. 따라서 Si 공정이 갖고 있는 저 가격, 대량 양산의 용이함, 공정의 안정성 등을 이용한 고집적 실리콘 RFIC를 위한 Si RF소자에 대한 연구가 절실하다.

특히, Si와 Ge의 이종 접합 구조를 이용한 Si/SiGe HBT 초고주파 소자는 최근에 110GHz대의 차단 주파수(f_T)를 갖으며²⁾³⁾ 20Gbps급 광수신기용 IC⁴⁾ 및 40GHz급 VCO⁵⁾ 등의 RFIC제작에 사용

되고 있다. 또한, Si/SiGe HBT는 잡음 특성, 선형성 및 전력 효율이 우수하여 저잡음 증폭기, VCO 및 전력 증폭기 등에 사용되고 있으며, 최종적으로는 실리콘 단일칩 초고주파 집적회로(SIMMIC)에 사용될 것이다.⁶⁾

2. Si/SiGe 재료 특성

RFIC소자로 주로 사용되는 GaAs 기관은 반부도체(semi-insulating) 특성 및 빠른 전자 이동도를 갖는 장점과 더불어 높은 온도의 공정과정 및 산화과정, As의 취급상 위험성, 대부분의 연구소 및 foundry가 갖고 있는 GaAs 웨이퍼 크기의 제약성, 상온에서 낮은 0.5W/cmK의 열 전도도, 높은 재결합율, 벌크 상태에서 발생하는 ns 정도의 캐리어 life time등의 단점을 갖고 있다.

이에 반하여 Si 기관은 GaAs가 갖고 있는 여러 단점을 극복할 수 있다. 그러나, Si의 가장 문제점은 비반부도체(non semi-insulating) 특성으로 인한 유전체 손실에 있다. 그러나 마이크로 스트립 회로에 있어서 주된 손실은 전로 및 후면 금속막(backside metalization)에 의해 좌우되므로 마이크로 스트립 전로의 선폭비를 고려하면 전체 감쇠량을 낮출 수 있다. 그림 1은 높은 저항성을 갖는 실리콘 기관(7000 Ωcm)에서 마이크로 스트립 전로의 감쇠량을 보여주고 있다. 마이크로 스트립 전로의 폭이 0.3 mm이하인 경우에는 기관보다는 전로의 손실이 대부분을 차지한다. 그림 1에서는 50Ω의 전로 임피던스 정합을 위하여 w/h 비율을 일정한 값(0.8)으로 유지하였다.

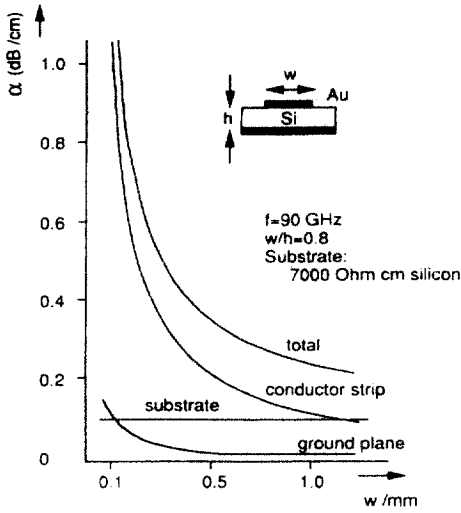


그림 1. 7000Ωcm 실리콘 기판에서 마이크로 스트립 선로의 선폭에 따른 마이크로 스트립 선로의 감쇠량

Fig. 1. Attenuation of microstrip lines on 7000 Ωcm silicon substrate as a function of the microstrip line width w.

3. Si/SiGe 이종 접합 구조

반도체의 에너지 밴드 갭(E_g)에 대한 연구는 초고속 소자의 출현에 크나 큰 기여를 하였다. 에너지 밴드 갭이 다른 물질을 이용한 이종 접합 구조(Hetero-junction structure)는 AlGaAs/GaAs HBT와 같은 화합물 반도체 소자뿐만 아니라 Si/SiGe HBT와 같은 소자를 제작할 수 있게 하였다.

Si/SiGe HBT를 구성하는 Si과 Ge은 모두 4족 물질이며 같은 다이아몬드 격자구조를 갖는다. 실온에서 Si의 격자 상수는 5.431Å, 그리고 Ge은 5.657Å로 4.17%의 미결합격자율을 보이고, 온도에 따라서 격자크기가 약간씩 증가한다. 그림 2는 반도체의 격자 상수에 따른 에너지 대역간극을 보여주고 있다.

Si과 Ge이 결합할 때 생기는 현상을 그림 3에서 처럼 두 가지로 구분하여 설명할 수 있다. 그림 3(c)와 같이 Si과 Ge의 접합면에서 격자 불일치에 말미암아 strain이 발생하게 되고, 이러한 격자 불일치는 critical thickness에 영향을 미치게 된다. 따라서, 그림 3(b)와 같이 Si위에 $Si_{1-x}Ge_x$ 층의 pseudomorphic 성장으로 말미암은 격자 일치를 형성하여야 한다.

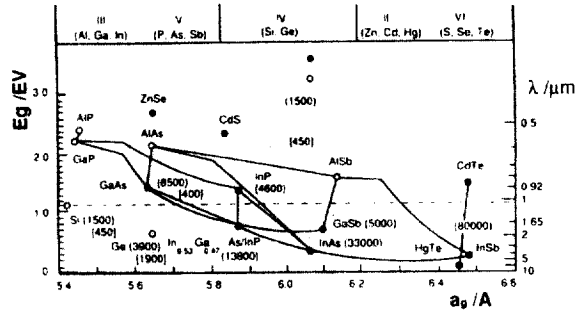


그림 2. 반도체의 격자 상수에 따른 에너지 대역 간극

Fig. 2. Energy gap as a function of the lattice constant for semiconductor

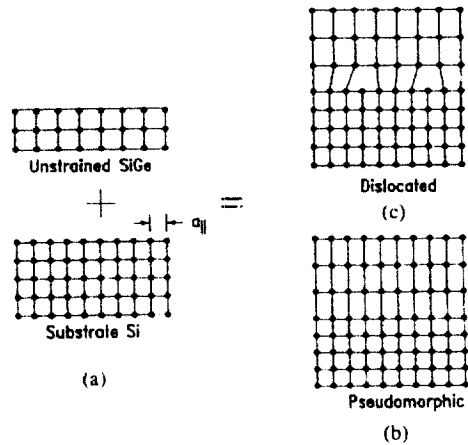


그림 3. Pseudomorphic 성장의 2차원 표현

Fig. 3. A two-dimensional representation of pseudomorphic growth

이러한 격자일치는 그림 4에서 나타낸 열동적 평형 상태의 안정영역에서만 가능하다. 또한 이러한 strain은 전기적 결합시 에너지 밴드 갭에 영향을 미치게 한다.[그림 5]

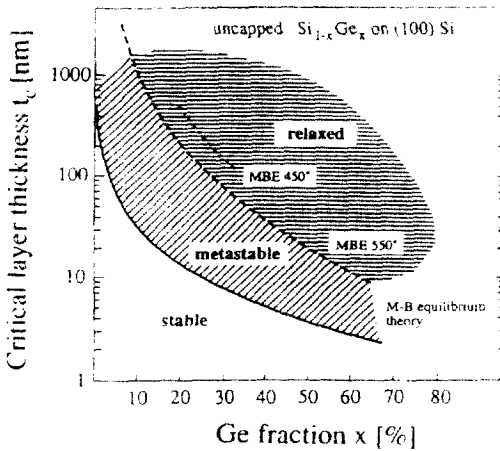


그림 4. 게르마늄 성분비에 따른 층의 critical 두께

Fig. 4. Critical layer thickness as a function of the Ge content

4. Si/SiGe HBT

Si과 SiGe의 에너지 밴드 갭 차이를 이용한 이중 접합의 구조를 갖는 Si/SiGe HBT는 먼저 실리콘 기판상 위에 SiGe 단결정을 성장시키고, Si과 Ge의 격자상수의 차이로 인하여 생긴 strain을 갖는 pseudomorphic 구조로 성장되며, Ge량이 증가함에 따라 SiGe의 에너지 밴드 갭은 감소하게 된다. Si/SiGe 이중접합의 에너지 밴드 갭 차이(ΔE_v)는 0.02eV로 거의 변화가 없고, 대부분의 에너지 밴드 갭(ΔE_c)이 가전자대에 형성되므로, 에미터에서 베이스로의 전자 주입은 증가하는 반면, 베이스에서 에미터로의 정공 주입이 감소되어 전류 이득이 증가하게 된다. 또한 베이스 박막 내의 Ge량을 에미터 접합경계부터 컬렉터 접합면까지 선형적으로 증가시키면 에너지 밴드 갭의 선형적인 변화로 말미암아 베이스로 주입된 전자가 drift field에 의하여 가속되어 베이스 천이 시간(base transit time)의 감소와 그에 따른 전류 이득의 증가도 얻을 수 있다.⁷¹ 따라서, 주어진 일정한 전류 이득에서 Si 단일 접합 트랜지스터보다 고농도의 얇은 베이스로 저항과 천이 시간을 감소시킬 수 있고 베이스 폭 변조 효과(Early effect)를 줄일 수 있어, 고주파용 RFIC 제작에 적합한 특성을 얻을 수 있다.⁸⁹

Si/SiGe 이중 접합 트랜지스터는 분자빔 에피택셜(Molecular Beam Epitaxy, MBE)를 이용하여 처음 제작되었다.⁹⁰ 이러한 저온 공정으로 말미암아

pseudomorphic 층의 열적 안정도를 얻었으나, 에미터나 베이스층에는 원하는 고농도의 도핑이 어려워져서, Si MBE 기술은 전류 이득이나 베이스의 저항에 있어서 제약을 갖고 있었다.

그러나, 이러한 제약을 극복하기 위하여 진공상태를 계속 유지하면서 콜렉터, 베이스, 그리고 에미터 층들을 에피택셜적으로 성장시키는 방법이 개발되었다.¹⁰⁾ Sb와 Ga는 pre build-up, flash-off, 그리고 2차 주입에 의한 도핑(Doping by Secondary Implantation, DSI) 기술로 각각 n-과 p-형 불순물을 사용하였다. Ge는 100-nm SiGe 베이스 내에서 균일한 분포를 갖으며 광범용 영역에서는 그림 5에서 보는바와 같이 0부터 12%로 감소하고 있다. SiGe 베이스 층은 strain의 이완을 막기 위해 저온 처리과정이 사용되었다. 베이스 접촉 저항을 향상시키기 위하여 낮은 에너지의 Ga를 주입하였고, 전직 석각으로 mesa 구조를 제작하였다. 그림 5와 그림 6은 이렇게 제작된 Si/SiGe HBT의 이차 이온 질량 분석기(Secondary Ion Mass Spectrometer, SIMS)의 프로파일과 단면도를 보여주고 있다.

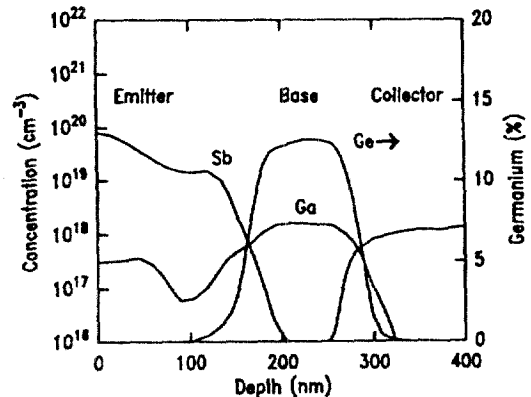


그림 5. 100-nm SiGe 베이스 HBT의 이차 이온 질량분석기 프로파일

Fig. 5. SIMS profile of 100-nm Si_{0.88}Ge_{0.12}-base heterojunction transistor.

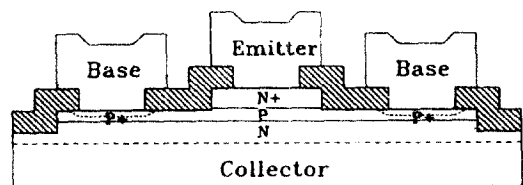


그림 6. mesa 정의된 트랜지스터의 단면도

Fig. 6. Schematic view of the mesa-defined transistor structure.

최근에는 Si/SiGe HBT의 이상적인 접합 특성을 얻기 위하여 제한 반응 처리(Limited Reaction Processing, LRP)로 알려진 화학 기상 증착(Cheical Vapor Deposition, CVD) 기술을 이용하고 있다. 그림 7는 이러한 방법에 의해 제작된 도핑 프로파일과 소자의 최종 단면도이다. 컬렉터, 베이스, 그리고 에미터 층들은 한 번의 단일 성장 공정에 의하여 형성된 후에, 고온 청결 공정을 거치고 strain 이완을 막기 위한 저온 처리 과정으로 마무리된다. 특히 이 실험에서는 640°C의 SiGe 베이스 성장 후, 850°C에서 5.5분 동안의 에미터 성장이 가장 큰 열적 노출이었다.

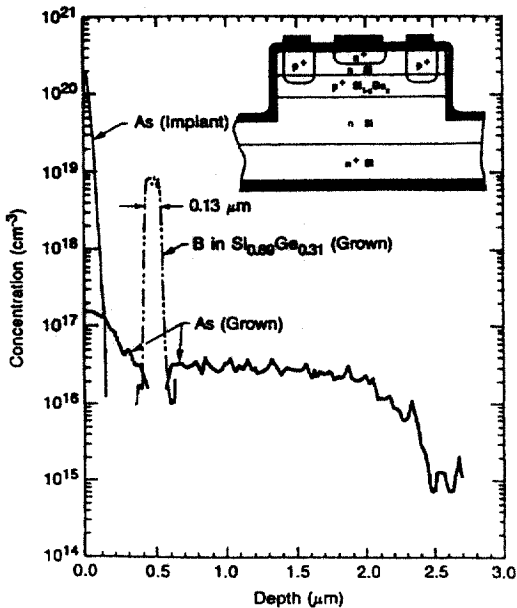


그림 7. LRP에 의한 130-nm Si_{1-x}Ge_x base n-p-n HBT의 도핑 프로 파일과 단면도

Fig. 7. SIMS plot showing the n-p-n doping profile for a 130-nm thick Si_{1-x}Ge_x base by LRP.

가장 최근에 이루어진 저온(550°C) 에피택셜 실리콘 증착법인 Ultra High Vacuum Chemical Vapor Deposition (UHVCVD)을 사용하여 표준 폴리 에미터 방식으로 Si과 경사진 SiGe 베이스 HBT를 제작하였다. 이 방식을 이용하여 우수한 성능의 Si/ SiGe 이종 접합을 형성하였으며, 특히 이 방식은 SiGe 트랜지스터의 장점에 폴리 에미터 공정을 접목한 점에서 특이하다 하겠다. 그림 8과 그림 9은 이러한 방식에 의하여 제작된 폴리 에미

터 쌍극자 트랜지스터의 프로파일과 구조를 보여 주고 있다.

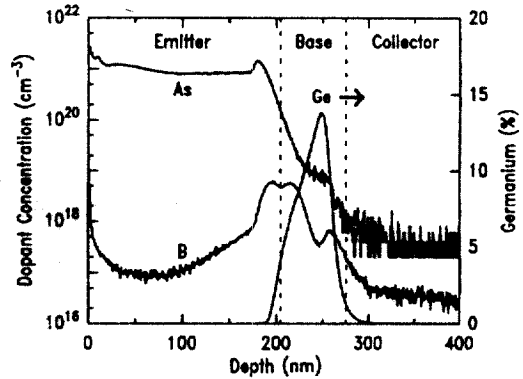


그림 8. UHVCVD에 의하여 형성된 SiGe 베이스 트랜지스터의 이차 이온 질량분석기 프로 파일

Fig. 8. SIMS profile of a completed SiGe-base device formed by UHVCVD

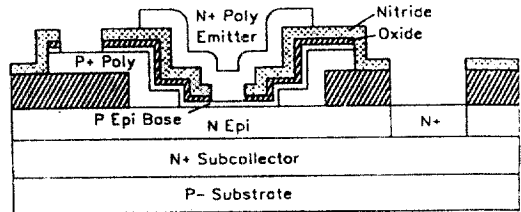


그림 9. UHVCVD에 의한 SiGe 베이스 비자기정렬 트랜지스터의 단면도

Fig. 9. Schematic cross section of the non-self-aligned bipolar structure by UHVCVD

5. 초고주파 응용

실리콘을 이용한 초고주파 집적회로는 1965년에 처음 제안되었다. 이러한 집적 기술은 RCA 그룹에 의해 다시 실리콘 밀리미터 웨이브 집적회로 기술로 불리며 다시 연구되었다. 오늘날 실리콘 재료는 40GHz 이상에서 동작하는 평면회로에 적합한 10kΩ·cm의 저항을 갖게되었다.

국내에서는 상압 화학 기상 증착기(Atmospheric Pressure Chemical Vapor Deposition, APCVD)를 이용한 Si/SiGe HBT가 연구 및 제작되고 있다.¹¹⁾

이 HBT 소자는 고출력을 위하여 LOCOS (LOCAL Oxidation of Silicon) 산화막이 성장된 기

판 위에 SiGe 베이스 박막을 성장하였고, 베이스 저항을 줄이고 전력 이득을 증가시키기 위하여 티타늄 실리사이드로 베이스 전극을 형성하였다. [그림 10]

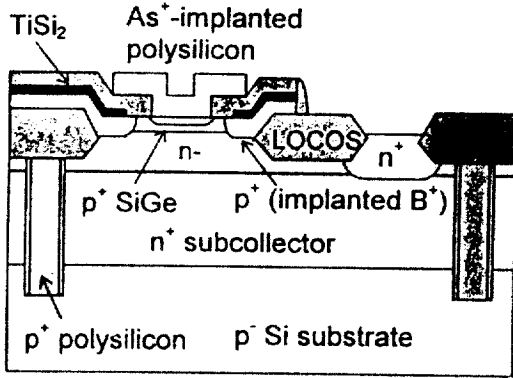


그림 10. 티타늄 실리사이드 베이스 전극을 이용한 비자기정렬 SiGeHBT소자 단면도

Fig. 10. Schematic cross section of non-self-aligned SiGe HBT with TiSi₂ base electrode.

많은 초고주파용 소자가 현재 실리콘으로 제작되고 있으며, 최근 차단 주파수가 110GHz, 그리고 70GHz이상의 최대 진동 주파수를 갖는 Si/SiGe HBT도 제작되었다. HBT소자의 베이스 폭은 높은 차단 주파수를 결정하는데 있어서 가장 중요한 요소이다. 따라서, 낮은 베이스 저항과 높은 차단 주파수의 상호 보완점을 찾는 것이 SIMMIC의 주요 관심사이다. 그림 11는 Si/SiGe HBT에서의 차단 주파수와 최대 진동 주파수의 관계를 보여주고 있다.

높은 저항을 이용한 Si 기판 위에 hybrid와 monolithic MIC 응용을 위하여 24GHz 유전체 공진 발진기(Dielectric Resonator Oscillator, DRO)가 설계되었다[그림 12]. 발진기는 유전체 공진기를 트랜지스터의 베이스에, 출력 단자는 콜렉터에 위치하는 직렬 제한 회로로 구성되었다. 트랜지스터의 소신호 S-파라미터를 이용하여 마이크로 스트림 회로를 구성하였고, CAD tool을 이용하여 불연속성을 분석하였다. Hybrid 형태의 발진기는 150 μm 두께의 기판 위에, 0.3 mm×0.5mm HBT 칩을 사용되었다. 바이어스 네트워크에는 75Ω λ/4라인과 라디알 스텐브(Radial Stub)가 사용되었다. 비유전율이 36인 barium-titanate puck형태 유전체 공진기(직경2.7 mm, 높이 1.2 mm)가 사용되었다.

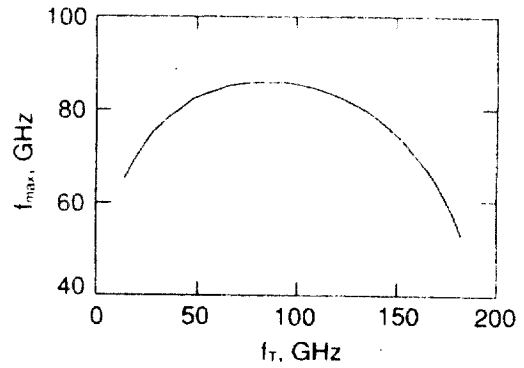


그림 11. Si/SiGe HBT의 f_t 주파수에 따른 최대 진동 주파수

Fig. 11. Maximum oscillation frequency as a function of the transition frequency for a Si/SiGe HBT

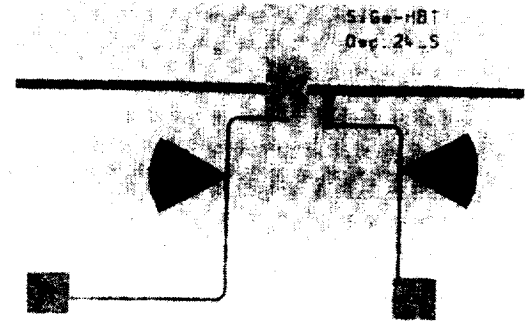


그림 12. 24 GHz Si/SiGe HBT DRO의 레이아웃
Fig. 12 Layout of 24 GHz Si/SiGe HBT DRO

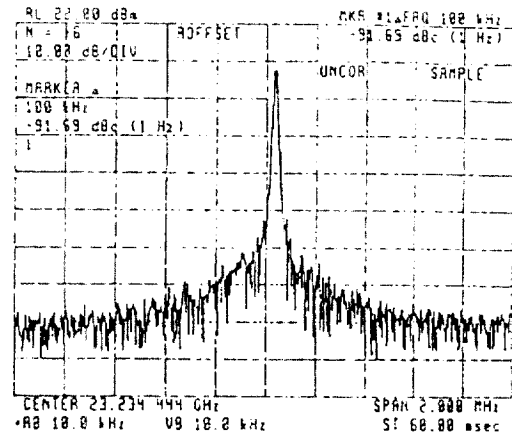


그림 13. Si/SiGe HBT 발진기의 출력
Fig. 13. Spectrum of Si/SiGe HBT oscillator(23.3 GHz)

그림 13는 출력 스펙트럼을 보여 주고 있다. 23.2 GHz에서 -92dBc/Hz (100 kHz off carrier)의 위상 잡음을 갖는 +7dBm의 RF 전력을 얻었다. 이 밖에도 20Gbps급 광수신기용 IC 및 40GHz 급 VCO등의 IC 제작이 발표되고 있다.

6. 맺 음 말

Si/SiGe 이종 접합 구조와 이러한 구조를 이용한 HBT 소자의 일반적인 이론과 방법에 대하여 설명하였다. 특히, Si/SiGe HBT 소자는 잡음 특성, 선형성 및 전력 효율이 우수하여 저잡음 증폭기, VCO 및 전력 증폭기등의 RF 소자 및 MMIC의 사용이 기대된다. 현재까지 고집적도 MMIC용 소자는 화합물 반도체를 사용하고 있지만, 저가의 대량 생산을 위하여 Si를 이용한 MMIC의 소자, 회로, 공정 기술이 계속적으로 발전할 것이다.

참 고 문 헌

1. S. S. Iyer, G. L. Patton, et al., IEEE IEDM Tech. Dig., pp. 874-876, Dec., 1987.
2. A. Schüen, A. Gruhle et al., Electronics Letters, vol. 30, pp. 1187-1188, 1994.
3. E. Crabbé B. Meyerson et al., DRC, II A-3, 1993.
4. M. Soda, H. Tezuka, et al., DCTM, pp. 82-88, 1995.
5. A. Gruhle, A. Schüen. et al., IEEE IEDM Tech. Dig., pp. 725-728, 1995.
6. J.-F. Luy, K. M. Strohm, H.-E. Sasse, A. Schüen, M. Wollitzer, A. Gruhle, F. A.

- Schäfler, U. Guettich, and A. Klaaßen, "Si/SiGe MMICs," IEEE Trans. Microwave Theory & Tech., vol. 43, no. 4, pp. 705-714, April, 1995
7. G. L. Patton, J. H. Comfort, B. S. Meyerson, E. F. Crabbe, G. J. Scilla, E. Fresart, J. M. C. Sotrk, J. Y.-C. SUN, D. L. Haramé and J. N. Burghartz, "75-GHz f_T SiGe-Base Heterojunction Bipolar Transistors," IEEE Electron Device Letters, vol. 11, no. 4, pp. 171-173, April, 1990.
8. E. J. Prinz and J. C. Sturm, "Analytical Modeling of current Gain Early Voltage Products in Si/Si_{1-x}Ge_x/Si Heterojunction Bipolar Transistors," IEEE IEDM Tech. Dig., pp. 853-856, Dec., 1991.
9. T. Tatsumi, H. Hirayama, and N. Aizaki, "Si/Ge_{0.3}Si_{0.7}/Si heterojunction bipolar transistor made with Si molecular beam epitaxy," Appl. Phys. Lett., vol. 52, pp. 895-897, Mar. 1988.
10. G. L. Patton, S. S. Iyer, S. L. Delage, S. Tiwari, and J. M. C. Stork, "Silicon-germanium-base heterojunction bipolar transistors by molecular beam epitaxy," IEEE Electron Device Lett., vol. 9, pp. 165-167, Apr. 1988.
11. T. H. Han, S. M. Lee, D. H. Cho, S. H. Lee, B. R. Ryum, and J. Y. Kang, "Fabrication and Characteristics of the SiGe Base Heterojunction Bipolar Transistors using APCVD," vol. 31, no. 11, Jan. 1994. pp. 124-130.

저 자 소개



형창희
 1973년 서울 출생. 1996년 광운대학교 전자공학과 졸업. 1996년 광운대학교 전자공학과 대학원 입학. 현재 전자통신연구원 위촉 연구원. MMIC용 능동 소자인 Si/SiGe HBT, GaAs PHEMT, HBT을 이용한 전력 증폭기 연구 중.



김남영
 1960년 11월 14일생. 1981년 2월 - 1987년 2월 광운대학 전자공학과 졸업. 1989년 8월 - 1991년 2월 뉴욕주립대학 전자공학과(석사). 1991년 2월 - 1994년 2월 뉴욕주립대학 전자공학과(공학). 1993년 1월-1994년 2월 재미과학회 서북부 뉴욕지부 간사. 1994년 2월 - 1994년 9월 뉴욕주립대학 선임연구원. 1994년 9월 - 현재 광운대학교 전자과 조교수. 광운대 신기술연구소 연구원.